



# 开关和多路复用器 产品常见问题解答

编写人 **CAC(J)**

版本号 **Rev 2.1**

-----  
本报告为 Analog Devices Inc. (ADI) 中国技术支持中心专用，ADI 可以随时修改本报告而不用通知任何使用本报告的人员。  
如有任何问题请与 [china.support@analog.com](mailto:china.support@analog.com) 联系。  
-----

# 目录

1 开关和多路复用器产品简介 .....	1
1.1 产品概述.....	1
1.2 产品选型.....	2
1.3 参考资料.....	5
1.3.1 实验室电路.....	5
1.3.2 应用笔记.....	5
1.3.3 模拟对话.....	5
1.3.4 技术文章.....	5
1.3.5 应用工程师问答.....	6
1.3.6 非常见问题解答.....	6
1.3.7 技术指南.....	6
1.3.4 评估板及评估软件.....	6
2 通用开关和多路复用器常见问题解答 .....	7
2.1 术语“引脚电容”是什么意思，如何计算源极和漏极之间的电容？ .....	7
2.2 恶劣工作环境（超过绝对最大额定值）中的开关和多路复用器设计考虑是什么？ .....	7
2.3 ADI 的开关和多路复用器是否提供 IBIS/SPICE 模型？ .....	7
2.4 LFCSP 器件上的裸露焊盘应连接到哪里？使用 LFCSP 封装是否有任何特殊注意事项？ .....	7
2.5 能否让裸露焊盘浮空？ .....	7
2.6 CMOS 开关的噪声贡献是多少？ .....	7
2.7 如何配置某些多路复用器，以将 SPST 当作 SPDT 使用？ .....	8
2.8 如何计算系统中开关/多路复用器的建立时间？ .....	8
2.9 应如何管理未连接的引脚？ .....	8
2.10 防闩锁器件是否有过压故障保护功能？ .....	8
2.11 先开后合式开关定时测量 .....	8
2.12 器件数据手册指标中是否指定开关关断电阻？ .....	9
2.13 CMOS 开关逻辑控制电压电平对 $I_{dd}$ 有何影响？ .....	9
2.14 多路复用器/开关噪声性能如何呢？.....	9
2.15 如何减小开关和多路复用器漏电流？.....	10
2.16 有些 ADG 系列开关采用 DI 工艺制造。什么是 DI？ .....	10
2.17 故障保护多路复用器和通道保护器如何工作？ .....	11
2.18 存在过压时器件将如何工作？ .....	11
2.19 负载如何影响箝位电压？ .....	12
2.20 没有电源时，故障保护多路复用器和通道保护器是否可以工作？ .....	12
2.21 什么是“电荷注入”？ .....	13
2.22 如何改进模拟开关的电荷注入性能？ .....	14

2.23 如何将应用中的电荷注入效应降至最低? .....	15
2.24 如何评估模拟开关或多路复用器的电荷注入性能? .....	15
2.25 如何评估开关/多路复用器的建立时间对 ADC 采样系统的精度的影响? ...	16
2.26 当模拟开关的数字控制引脚连接至供电轨时, 需要使用串行限流电阻吗? .....	16
2.27 ADI 的开关具有高压 ESD 保护吗? .....	16
3. ADG54xx/ADG52XX 防门锁开关与多路复用器常见问题解答 .....	16
3.1 什么是门锁, 这些器件如何防门锁? .....	16
3.2 如果我对我的器件或下游电路进行过压保护, 应该怎么做? .....	18
3.3 这些器件的 ESD 额定值是多少, 该额定值的优势是什么? .....	18
3.4 可与这些器件配合使用的最小供电电压是多少? .....	18
3.5 应如何管理未使用或未连接的引脚? .....	18
3.6 ADG54xx 系列器件适合哪些应用? .....	18
3.7 我喜欢这些器件针对 PSS 问题的鲁棒性和良好的 ESD 性能, 但我的应用需要 更低的电容和良好的泄漏性能。 .....	18
3.8 这些器件不错, 但我需要在 $\pm 15V$ 时较低的导通电阻。有兼容的器件吗? ..	19
3.9 我看到多路复用器 ADG5408 数据手册里标称的电源范围是 $\pm 22V$ , 是否可以 使用在 $\pm 23V$ 的电源下供电? .....	19
4. ADG52xxF/ADG54XXF 故障保护开关与多路复用器常见问题解答 .....	19
4.1 这些故障保护开关的主要优势是什么? .....	20
4.2 使用副电源进行过压故障保护有哪些系统优势? .....	20
4.3 故障诊断的工作原理是什么? .....	20
4.4 故障诊断有哪些系统优势? .....	20
4.5 当一个通道处于故障状态时, 其他通道真的能继续正常工作吗? .....	20
4.6 ADG5248F 提供 $\pm 55V$ 过压保护。 与在应用中使用标准开关相比, 我需要了 解有关这个过压保护开关的哪些关键信息? .....	21
4.7 在过压事件过程中, 输出会如何? .....	21
4.8 您能否解释一下掉电保护及其优势? .....	21
4.9 我的下游组件表明输入不能超过 $V_{dd}+0.3V$ , 但 ADG5248F 仅在输入电压超过 $V_{dd}$ 约 $0.7V$ 时关断。这会导致我的系统出问题吗? .....	21
4.10 从故障通道切换至无故障通道时的恢复时间是多久? .....	22
4.11 这些器件与现有器件是否引脚兼容? .....	22
4.12 推荐上电序列是什么? .....	22
5. ADGS1XXX SPI 接口开关与多路复用器常见问题解答 .....	22
5.1 SPI 控制的 ADGS1412 与并行控制开关相比, 有哪些系统级优势? .....	22
5.2 我已使用 SPI 控制系统上的另一器件, 能否使用相同的 SPI 总线控制 ADGS1412? .....	22
5.3 菊花链模式有哪些优势? .....	22
5.4 如何将开关配置为菊花链模式? .....	22

5.5 ADGS1412 的 SPI 接口的最大 SCLK 频率是多少? .....	23
5.6 如何复位 ADGS1412? .....	23
5.7 开关上电或复位后有没有建立时间? .....	23
5.8 上电时或复位后, ADGS1412 的默认设置是什么? .....	23
5.9 ADGS1412 提供哪些数字错误检测功能? .....	23
5.10 ADGS1412 与哪些 SPI 模式兼容? .....	23
5.11 有没有评估 ADGS1412 的快速方法? .....	23
6. MEMS 开关常见问题解答.....	23
6.1 什么是 ADI MEMS 开关技术? .....	23
6.2 为何应使用 ADI MEMS 开关? .....	24
6.3 MEMS 开关的目标应用是什么? .....	24
6.4 MEMS 开关的驱动机制是什么? .....	24
6.5 接通开关需要多大功耗? .....	24
6.6 开关的使用寿命是多长? .....	24
6.7 MEMS 开关是否对机械振动或跌落敏感? .....	25
6.8 开关的直流电压和电流额定值是多少? .....	25
6.9 ADGM1304 开关的导通和关断泄漏规格如何? .....	25
6.10 热切换是什么意思? .....	25
6.11 要最大限度地减少热切换事件, 应采取哪些预防措施? .....	25
6.12 持续导通(COL)规格是什么? .....	25
6.13 Vcp 引脚上的并联电容有何用途? .....	26
6.14 使用 MEMS 开关时, Ron 会有什么样的变化? .....	26
6.15 MEMS 开关是否会反弹? .....	26
6.16 此开关的 Con 和 Coff 电容是多少? .....	26
6.17 在较低频率(如 300kHz 至 200MHz)下的插入损耗和关断隔离是多少? ..	26
6.18 什么是关态电压? .....	26
6.19 有多少内部 11MHz 电荷泵振荡器时钟馈通至开关? .....	26
6.20 能否完全消除内部 11MHz 电荷泵振荡器馈通? .....	26
6.21 接通开关的速度有多快? .....	27
6.22 能否同时接通 ADGM1304 和 ADGM1004 器件中的所有开关通道? .....	27
6.23 MEMS 开关有哪些线性性能? .....	27
6.24 ADGM1304 MEMS 开关的 ESD 额定值是多少? .....	27
6.25 ADGM1004 MEMS 开关的 ESD 额定值是多少? .....	27
6.26 对于与 ADGM1304 器件配合使用的 TVS ESD 保护二极管, 您有什么建议?	
.....	27
6.27 要最大限度地减少 ESD 风险, 应采取哪些预防措施? .....	27
6.28 什么是插入损耗, 以及如何定义它? .....	27
6.29 什么是关断隔离, 以及如何定义它? .....	28
6.30 什么是三阶交调截取点(IIP3)参数? .....	28

6.31 什么是浮空节点，它如何工作？ .....	28
6.32 如何避免浮空节点？ .....	29
6.33 MEMS 开关器件是否无铅？ .....	29
6.34 此器件的 MSL 级别是什么？ .....	29
6.35 开关的热切换使用寿命是多长？ .....	30
6.36 虽然 Vcc_max 是 6V，但数据手册提到的电源范围是 3.1V 至 3.3V。由于现有电源，我想使用 3.6V，有问题吗？这样做有什么缺点？ .....	30
6.37 10MHz、100MHz 和 1GHz 的导通和关断 CRF（RF 端口电容）的期望值是多少？ .....	30
7. ADG9XX 宽带 CMOS 开关与多路复用器常见问题解答 .....	30
7.1 对于 ADG9xx 宽带 CMOS 开关，其插入损耗是什么，是如何定义的？ .....	30
7.2 能将大于 0.5 V 的直流偏置电压用于 ADG9xx 宽带 CMOS 开关吗？ .....	30
7.3 P1dB（1-dB 压缩点）的意思是什么？ .....	31
7.4 我是否可以并联 4 片 ADG904 来实现 16:1 的功能吗？ .....	31
7.5 如何将一个直流偏置应用到 ADG9xx 开关的 RF 输入上？ .....	31
7.6 ADG9xx 开关系列支持负电源电压吗？ .....	32
7.7 CMOS 宽带开关解决方案相对于砷化镓的主要优势是什么？ .....	32
7.8 什么是反射式开关？ .....	32
7.9 ADG901、ADG918、ADG936 和 ADG904 四款开关都提供吸收式选项。它们都是什么，适用于哪些应用？ .....	32
8. 数字交叉点开关常见问题解答 .....	33
8.1 支持哪些数据速率或数据速率范围？ .....	33
8.2 支持哪些串行数据协议？ .....	33
8.3 在高速串行通道上何时应使用交流耦合，何时应使用直流耦合？ .....	33
8.4 能否将一个输入连接到多个输出？ .....	33
8.5 更改交叉点连接会影响之前配置的其他连接的状态吗？ .....	33
8.6 如何处理未使用的输入或输出？ .....	33
9. 其他开关与多路复用器常见问题解答 .....	33
9.1 我正在使用 ADG884 的 spice 模型。在数据手册中，-3dB 带宽是 18MHz。仿真结果约为 1.7GHz。Spice 模型中是否未包含信号链的模拟信号带宽？ .....	33
9.1 使用单电源工作时，ADG1612 好像无法正常发射双极性信号。当信号降至地电压以下时，信号发生削波。如何避免这种情况？ .....	34
9.3 为了降低 ADG801 的 RON，我是否可以多片 ADG801 并联从而减低 RON 的值？ .....	34
9.4 看到 ADG451/2/3 的数字逻辑电源 VL 的供电只说了 5V 情况下的指标，现在我的 FPGA 是 3.3V 供电的，高低电平分别为 3.3V 和 0V，我该如何处理 VL 的值呢？ .....	34
9.5 对于没有逻辑电源的开关，如 ADG409，数字控制口的逻辑高电平可以达到 VDD 吗？数据手册只标称了高电平的最小值为 2.4V。 .....	35

---

9.6 ADG333A 在输入管脚悬空的状态下，它的输出端 D 连接的是 A 端还是 B 端呢？ .....	35
9.7 使用 ADG1434，当在没有上电的时候，即 $V_{dd}=V_{ss}=0$ ，然而输入端 S 仍然会有信号存在，即 $S1A=12V$ ，这样使用会对芯片有什么影响？ .....	35
9.8 ADG1419 的 EN 管脚可以直接连接到 VDD 保持永久使能吗？这样有可能由于 EN 管脚 带来的干扰直接影响到 VDD 吗？ .....	36

## 1 开关和多路复用器产品简介

### 1.1 产品概述

ADI 公司提供种类繁多的开关和多路复用器，包括覆盖了各种信号范围的单通道或多通道开关元件，并提供多种封装形式，能够更好地满足客户的应用需要。这些开关和多路复用器广泛应用于工业、仪器仪表、医疗、消费电子、通信和汽车系统等领域，而且应用范围还在不断扩大。

标准 CMOS 开关（图 1）采用 N 和 P 沟道 MOSFET 作为开关元件、数字控制逻辑和驱动器电路。N 和 P 沟道 MOSFET 以并联方式相连，允许进行双向操作，并将模拟输入电压范围可以扩展到供电轨，同时在整个信号范围内使导通电阻保持相当恒定。

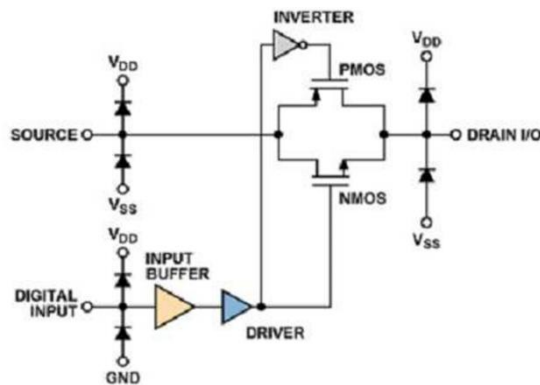


图 1-1 标准模拟开关电路

信号源、漏极和逻辑控制端对正负源电压都设计有箝位二极管以提供 ESD 保护，如图 1 所示。在正常工作模式下，这些二极管反向偏置，因此除非信号超过电源电压，否则不会通过电流。这些二极管的尺寸因工艺而异，不过一般都采用小型设计，以尽量减少正常工作时的漏电流。模拟开关的控制方式如下：当栅极-源极电压为正值时，N 沟道器件导通，而当该电压为负值时则关断；P 沟道器件由互补信号进行切换，因此与 N 沟道器件同时接通。开关的接通与断开是通过在两个栅极上分别施加正负源电压来实现的。当栅极上的电压固定时，两个晶体管的有效驱动电压随着通过开关的模拟信号极性和幅度变化而呈比例变化。图 2 中的虚线表示，当输入信号接近电源电压时，总有一个器件的沟道开始饱和，从而造成该器件的导通电阻急剧增加。不过，并联器件在供电轨电压附近相互补偿，因此最终得到的是完全的轨到轨开关，并且导通电阻在信号范围内保持相对恒定。

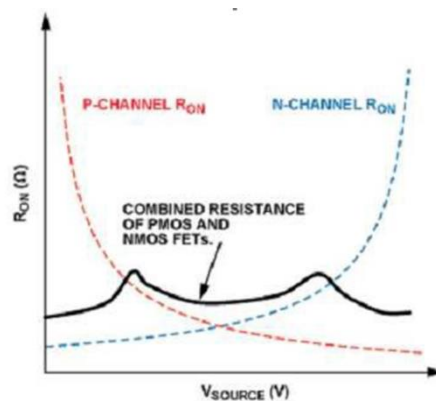


图 1-2 标准模拟开关 Ron 图

ADI 公司的 RF-MEMS 开关具备出色的可靠性和精度，并提供从 0 Hz (DC) 到 14 GHz 的 RF 性能。它们只需低电压、低电流电源即可供电，具有完全独立的并行逻辑控制接口。同时提供节省空间的标准 LFCSP 表贴塑料封装。

MEMS 开关技术是采用密封硅电容的静电驱动型 MEMS 开关，与低压低电流驱动器 IC 共同封装。开关元件配备高度适配且极其可靠的金属对金属接触件，通过配套驱动器 IC 产生的直流电压进行静电驱动。共同封装解决方案可确保业界一流的 RF 性能，使开关极为简单易用。

开关采用三端子配置进行连接。功能上可以将这些端子视为源极、栅极和漏极。图 1-3 是开关的简化示意图，情况 A 表示开关处于断开位置。将一个直流电压施加于栅极时，开关梁上就会产生一个静电下拉力。这种静电力与平行板电容的正负带电板之间的吸引力是相同的。当栅极电压斜升至足够高的值时，它会产生足够大的吸引力（红色箭头）来克服开关梁的弹簧阻力，开关梁开始向下移动，直至触点接触漏极。该过程如图 2 中的情况 B 所示。因此，源极和漏极之间的电路闭合，开关现已接通。拉下开关梁所需的实际力大小与悬臂梁的弹簧常数及其对运动的阻力有关。注意：即使在接通位置，开关梁仍有上拉开关的弹簧力（蓝色箭头），但只要下拉静电力（红色箭头）更大，开关就会保持接通状态。最后，当移除栅极电压时（图 2 中的情况 C），即栅极电极为 0 V 时，静电吸引力消失，开关梁作为弹簧具有足够大的恢复力（蓝色箭头）来断开源极和漏极之间的连接，然后回到原始关断位置。

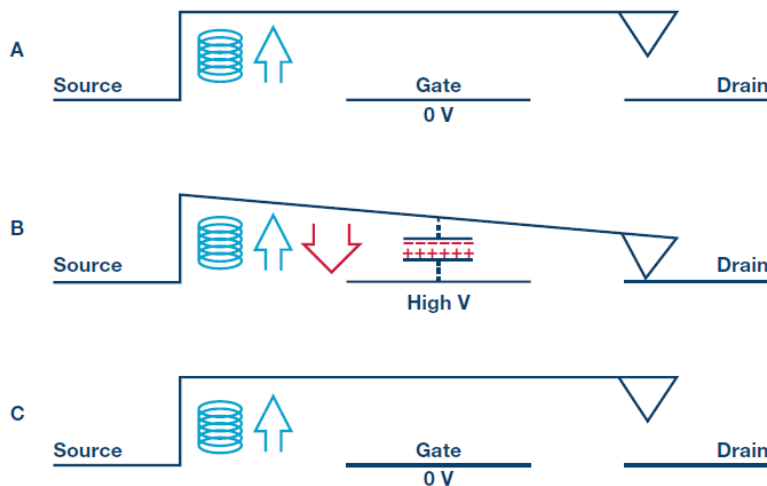


图 1-3 MEMS 开关动作过程，A 和 C 表示开关关断，B 表示开关接通

## 1.2 产品选型

ADI 公司提供种类繁多的开关和多路复用器，包括各种信号范围的单路或多路开关元件，并提供多种封装形式，能够更好地满足客户的应用需要。

ADI 公司的开关根据电源电压可分为数个系列。高压开关在使用最大信号范围时表现最佳，但也可在较低电压时使用。现有的系列产品如下：

### ADGM1004/1304

- 宽频段优秀性能，DC~GHz
- 与传统 RF 继电器相比，性能大幅提高：
  - 通道密度增加，SP4T
  - 体积缩小 20 倍



切换速度快 30 倍

功耗低 10 倍

使用寿命长 100 倍

- 开创性的 5KV ESD MEMS 开关技术

#### **ADG5XXXF/BF**

- 可保护下游器件免遭过压事件损坏，过压保护电压高达 $\pm 60V$
- 可降低信号通路中串联电阻值
- 双向过压保护（ADG541XBF）

#### **ADGSXXXX**

- SPI 串行控制端口，节省控制器 IO 口，SPI 菊花链模式，节省 PCB 板布线空间，提高通道密度
- 可寻址模式支持 CRC 错误检测
- 封装内双裸片，芯片型号在原有基础上增加“S”，如 ADG1412 升级为 ADGS1412

#### **ADG54xx**

- 防闩锁，并具有高压 ESD 保护
- 最高可采用 $\pm 22V$  双电源供电和 $+40V$  单电源供电
- 具有较小的导通电阻，较高的导通电阻平坦度。

#### **ADG52xx**

- 防闩锁，并具有高压 ESD 保护
- 最高可采用 $\pm 22V$  双电源供电和 $+40V$  单电源供电
- 具有较小的电荷注入与关断电容

#### **ADG14xx**

- $\pm 15V$  类别中导通电阻( Ron)最低；极低失真和高连续电流
- 导通电阻最小  $1 \Omega$ ，导通电阻平坦度为  $0.2 \Omega$

#### **ADG12xx**

- $\pm 15V$  类别中电荷注入(QINJ)和电容最小
- 电荷注入小于  $1 pC$ ， $2 pF$  关断电容

#### **ADG13xx**

- $\pm 15V$  导通电阻和电荷注入经过优化
- 针对标准性能应用而优化

#### **ADG5xx**

- $\pm 15V$  和 $\pm 5V$  低电荷注入和电容
- $R_{ON} = 30 \Omega$  至  $280 \Omega$ ， $Q_{INJ} = 4 pC$  至  $11 pC$
- ADG5xxF  $\pm 15V$  具有过压/故障保护功能： $-40V$  至 $+55V$

#### **ADG4xx**

- $\pm 15V$  低导通电阻和电荷注入； $R_{ON} = 4 \Omega$  至  $50 \Omega$ ， $Q_{INJ} = 1 pC$  至  $20 pC$
- ADG4xxF  $\pm 15V$  具有过压/故障保护功能： $-40V$  至 $+55V$

#### **ADG46xx 新款**

- $\pm 5V$  断电保护，过压范围： $-5.5V$  至 $+16V$
- 针对鲁棒性和保护性能进行了优化

#### **ADG16xx 新款**

- $\pm 5V$  类别中导通电阻(Ron)最低；

- 极低失真和高连续电流
- 导通电阻最小 1  $\Omega$ ，且导通电阻平坦度为 0.2  $\Omega$

**ADG6xx**

- $\pm 5$  V 低导通电阻和电荷注入
- RON = 2  $\Omega$  至 85  $\Omega$ ，QINJ = 0.5 pC 至 50 pC

**ADG8xx**

- <5.5 V 极低导通电阻和最小失真，高连续电流
- RON = 0.25  $\Omega$  至 0.8  $\Omega$ ，导通电阻平坦度为 0.05  $\Omega$  至 0.17  $\Omega$

**ADG7xx**

- <5.5 V 低导通电阻
- RON = 2.2  $\Omega$  至 15  $\Omega$ ，QINJ = 2 pC 至 14 pC

**ADG9xx**

- 低压直流至高频 RF
- -3 dB BW = 2.5 GHz 至 4.5 GHz

**ADG3xxx**

- 低压电平转换器/总线开关
- 单向和双向数字

**ADG2xx**

- $\pm 15$  V 低电荷注入和电容
- RON = 30  $\Omega$  至 115  $\Omega$ ，QINJ = 10 pC 至 20 pC
- 单向和双向数字

**ADG21xx**

- 无缓冲交叉点开关
- 单电源和双电源 I2C 控制

更多相关产品请参考如下选型表：

<https://www.analog.com/media/en/news-marketing-collateral/product-selection-guide/precision-technology-selection-guide.pdf>

## 1.3 参考资料

### 1.3.1 实验室电路

[针对无线基础设施的 IF 带通滤波器切换网络](#) (CN0211)

[适合过程控制应用的完全可编程通用模拟前端](#) (CN0209)

[使用故障保护 CMOS 开关的关断保护数据采集信号链](#)  
(CN0165)

[利用四通道单刀单掷开关 ADG1611 和仪表放大器 AD620 构建低成本可编程增益仪表放大器电路](#)  
(CN0146) [采用 PMU AD5522 及 16 位 ADC AD7685 的 ATE 应用参数测量单元和支持器件](#) (CN0104)

[利用 ADG1211 开关实现采样保持电路](#) (CN0058)

[DC to 2.5 GHz Switchable RF Attenuator Implemented with RF MEMS Switches](#) (CN0377)

### 1.3.2 应用笔记

[AN-1024: 如何计算多路复用器的建立时间和采样速率](#) (pdf, 439 kB)

[AN-686: 实现 I<sup>2</sup>C® 复位](#) (pdf, 263 kB)

[AN-349: 延长 CMOS 寿命的关键因素](#) (pdf, 326 kB)

[AN-348: 避开无源元件的陷阱](#) (pdf, 931 kB)

[AN-952: ADG9xx 宽带 CMOS 开关: 常见问题](#) (pdf, 162 kB)

[AN-874: 在 ±5V 电源下使用 ADG12xx 系列器件及其性能影响](#) (pdf, 206 kB)

[AN-802: ADG794 - A 2.5 V Input Signal Range Switching Solution for HDTV](#) (pdf, 176 kB)

[AN-680:0: ADG451/ADG452/ADG453 Threshold Voltage Versus Digital Supply, V<sub>I</sub>](#) (pdf, 49 kB)

[AN-355: Behind the Switch Symbol](#) (pdf, 132 kB)

[AN-251: Ron Modulation in CMOS Switches and Multiplexers](#) (pdf, 168 kB)

[AN-311: 如何切实有效地保护 CMOS 电路不受电源过压影响](#) (pdf, 217 kB)

[AN-121: High Performance Stereo Routing Switcher](#) (pdf, 140 kB)

[AN-32: Single Supply Operation of JFET Multiplexers](#) (pdf, 87 kB)

[AN-249: Over Voltage Protection for the ADG5XXA Multiplexer Series](#) (pdf, 229 kB)

[AN-35: Understanding Crosstalk in Analog Multiplexers](#) (pdf, 491 kB)

[AN-250:0: Bandwidth, OFF Isolation and Crosstalk Performance of the AD5XXA Multiplexer Series](#) (pdf, 681 kB)

[AN-248: ADG201A/ADG202A and ADG221/ADG222 Performance with Reduced Power Supplies](#) (pdf, 166 kB)

[AN-1360: ADGM1304 和 ADGM1004 如何增加测试仪器仪表的通道密度和测试功能](#) (pdf, 576kB)

[AN-1436: 利用 ADG5412F 解决模拟输入的 IEC 系统保护](#) (pdf, 325kB)

### 1.3.3 模拟对话

[采用 SPI 接口的模拟开关提高通道密度](#) (pdf, 1.26M)

[解决模拟输入 IEC 系统保护问题](#) (pdf, 859kB)

### 1.3.4 技术文章

[开创性的 5 kV ESD MEMS 开关技术](#) (pdf, 850KB)

[ADI 公司的革命性 MEMS 开关技术基本原理](#) (pdf, 983kB)

[ADI 公司的革命性 MEMS 开关技术基本原理](#) (pdf, 460kB)

[用过压故障保护模拟开关代替分立保护器件](#) (pdf, 202kB)

### 1.3.5 应用工程师问答

[应用工程师问答 - 40 恶劣工作环境中的开关和多路复用器 设计考虑](#) (pdf, 856kB)

[Ask The Applications Engineer—40: Switch and Multiplexer Design Considerations for Hostile Environments](#)(pdf, 423kB)

### 1.3.6 非常见问题解答

[Overvoltage Protection for RTD-Based Measurement Systems](#) (pdf, 1.37MB)

### 1.3.7 技术指南

[MT-088: Analog Switches and Multiplexers](#) (pdf, 368 kB)

[MT-089: Video Multiplexers and Crosspoint Switches](#) (pdf, 193 kB)

### 1.3.4 评估板及评估软件

为了简化用户的开发成本及开发时间，开关和多路复用器产品还为用户提供了评估板及相关评估软件，大家可以到评估板搜寻页面寻找相应的评估板资料：

<http://www.analog.com/zh/evaluation-boards-kits/resources/index.html>

欲了解更多相关的资料，请登录 [www.analog.com](http://www.analog.com)

## 2 通用开关和多路复用器常见问题解答

### 2.1 术语“引脚电容”是什么意思，如何计算源极和漏极之间的电容？

引脚电容由开关通道关断时的源极电容  $C_s(\text{off})$ 、开关通道关断时的漏极电容  $C_d(\text{off})$ 、数字接口引脚的电容  $C_{in}$  指定。 $C_d$ 、 $C_s(\text{on})$  是通道导通时的开关的导通电容（开关处于导通状态）。用  $C_d$ 、 $C_s(\text{on})$  减去  $(C_s(\text{off}) + C_d(\text{off}))$ ，计算通道的电容的近似值。

要测量引脚电容，应当注意，测量中使用的任何 PCB 或导线都将有其自己的固有电容，必须减去此固有电容才能得到电容值。连接到引脚的其他电路也会增加电容，因此也应去除。

### 2.2 恶劣工作环境（超过绝对最大额定值）中的开关和多路复用器设计考虑是什么？

用户必须始终注意确保不超过各器件的绝对最大额定值。有关恶劣工作环境说明和可以减轻其影响的方法，请参见：

[http://www.analog.com/library/analogdialogue/archives/45-05/switch\\_mux.pdf](http://www.analog.com/library/analogdialogue/archives/45-05/switch_mux.pdf)

用户始终有责任确保任何瞬态缩减方案适合所使用的器件。

### 2.3 ADI 的开关和多路复用器是否提供 IBIS/SPICE 模型？

可用于 ADI 器件的 IBIS 和 Spice 模型，请参见：

<https://www.analog.com/cn/design-center.html> 或产品网页。

### 2.4 LFCSP 器件上的裸露焊盘应连接到哪里？使用 LFCSP 封装是否有任何特殊注意事项？

如果封装具有裸露焊盘，则应连接到器件工作的最低电位，或遵循数据手册中的规范。如果连接到任何其他电位，器件也许可以工作但可能会在器件寿命期间降低性能。

LFCSP 封装的其他考虑事项可在下面的链接中找到。

[https://www.analog.com/media/cn/technical-documentation/application-notes/AN-1024\\_cn.pdf](https://www.analog.com/media/cn/technical-documentation/application-notes/AN-1024_cn.pdf)

### 2.5 能否让裸露焊盘浮空？

裸露焊盘连接到基板，此时即为最低负电压  $V_{SS}$ 。裸露焊盘应连接到  $V_{SS}$ ，以便更有效地散热，并提高可靠性。如果未连接裸露焊盘，对开关性能没有影响，但不会优化散热。将裸露焊盘连接到  $V_{SS}$  以外的任何电位均可能导致高电流，影响开关性能和器件的长期可靠性。

### 2.6 CMOS 开关的噪声贡献是多少？

大多数 CMOS 开关不含任何噪声源（如时钟），因此在计算噪声时可建模为电阻。来自 MOSFET 开关的电压噪声将主要是热（约翰逊）和闪烁(1/f)噪声。热噪声是由通道电阻造成的。而关于闪烁噪声，宽带噪声应极小。

您可以从约翰逊噪声等式中估计出高频噪声（超出转折频率）：

$$E_n = \sqrt{4kbTR} \text{ [V/sqrtHz]}$$

请注意，MOSFET 中的电流噪声非常小。

## 2.7 如何配置某些多路复用器，以将 SPST 当作 SPDT 使用？

可以在 PCB 上设计一些连接线，把单刀单掷（SPST）开关配置成多路复用器。例如，通过将 SPST 的漏极连接在一起，可将四通道 SPST 更改为 4 选 1 多路复用器。当然还有其它可能的配置。应当注意的是，新配置的复用器的性能规格将在原有 SPST 性能规格的基础上加上所有和 PCB 路由相关的额外损耗。

## 2.8 如何计算系统中开关/多路复用器的建立时间？

ADI 开关和多路复用器不指定建立时间，因其对负载条件敏感，测量非常复杂。开关时间是指定的，因此与应用负载信息结合使用，可计算出建立时间。有关更多信息，请参见下方链接中的教程。

[https://www.analog.com/media/cn/technical-documentation/application-notes/AN-1024\\_cn.pdf](https://www.analog.com/media/cn/technical-documentation/application-notes/AN-1024_cn.pdf)

## 2.9 应如何管理未连接的引脚？

如果引脚未使用，则仍应连接到已知状态。所有数字引脚都应连接，如果数字引脚浮空，器件的行为可能与数据手册中所述的不同。所有源极和漏极引脚也应连接至已知状态，当这些引脚浮空在特定电压，保护二极管可能反向偏置，以产生不期望的电流，长时间如此会对器件造成伤害。仅允许数据手册标记了未连接(NC)的引脚浮空。

## 2.10 防闩锁器件是否有过压故障保护功能？

没有。与典型 CMOS 器件相比，防闩锁系列对信号线路上的瞬态电压尖峰更鲁棒，但不能依赖它们来保护下游电路。

## 2.11 先开后合式开关定时测量

先开后合（BBM）开关可以确保各个输入信号不短路；先开后合（BBM）确保在下一个开关闭合之前，原来导通的开关已经断开；当开关选通地址从一个切换到另一个时，先开后合（BBM）时间表征的时测量两个开关输出信号的 80%（相对于地）点之间的时间，如下图：

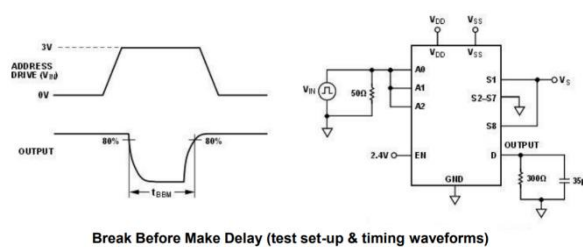


图 2-1 先开后合时间延迟

负载条件影响先开后合 (BBM)；BBM 在很大程度上依赖开关/多路复用器的输出负载条件；当开关的通道断开并且在复用器各个通道之间没有内部连接时（所有通道完全断开），负载可能仍然处于充电状态，这可能会在使用下一个开关通道时出现问题。

BBM 的测量通常需要  $300\ \Omega$  电阻和  $35\text{pF}$  的电容器接地作为负载。改变这些值将影响 BBM 性能：减小电阻值将增加 BBM 时间；增加电阻值将减小 BBM 时间；全电容负载由于没有对地路径进行放电，可能不会有 BBM 指标：依靠漏电流进行放电可能需要很长时间。

更多信息请查看以下链接：[BreakBeforeMakeTutorial.pdf](#)

## 2.12 器件数据手册指标中是否指定开关关断电阻？

不指定，但可使用数据手册中给出的关断泄漏规格计算出开关的关断电阻。例如：ADG5401 在  $85^\circ\text{C}$  下使用  $+12\text{V}$  电源的关断泄漏数据； $\text{IOFF} = 2\text{nA (MAX)}$ ，这是在开关上施加  $+1\text{V}$  到  $+10\text{V}$  信号的情况下测量得到。所以： $V_{\Delta} = 9\text{V}$ ，最小  $\text{ROFF}$  在  $85^\circ\text{C}$  时为  $4.5\text{G}\Omega$ 。

## 2.13 CMOS 开关逻辑控制电压电平对 $I_{\text{dd}}$ 有何影响？

为帮助解释  $I_{\text{dd}}$  的变化，使用不同于数据手册  $I_{\text{dd}}$  部分中使用的逻辑控制线路驱动电压时，请考虑下图。其中显示了使用从  $V_{\text{dd}}$  偏置到地的逆变器/缓冲器的 CMOS 单电源开关的逻辑控制输入。在此示例中，如果使用低于  $V_{\text{dd}}$  的逻辑高驱动电压，则  $I_{\text{dd}}$  电流会增加。发生这种现象的原因是，在使用低于  $V_{\text{dd}}$  的栅极驱动电压时，PMOS 关断开关（图中的上部开关）不会完全“关断”，因此会开始从  $V_{\text{dd}}$  拉取一些电流到地。驱动电压相较于  $V_{\text{dd}}$  越低，泄漏电流就越大，通常会在开关的最小导通阈值电平时达到最大值（比如  $2\text{V}$ ）。这在 CMOS 器件中是常见的，在使用逻辑驱动 CMOS 组件时应加以考虑。

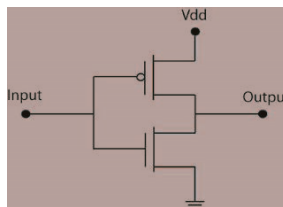


图 2-2 开关逻辑

总的来说，在查看开关数据手册的  $I_{\text{dd}}$  部分时，要注意所使用的电压驱动电平。如果驱动电压低于所使用的电源电压（如  $3.3\text{V}$  逻辑高电压，且  $V_{\text{dd}}=12\text{V}$ ），则  $I_{\text{dd}}$  可能会受影响，可能需要在设计中考虑这一点。 $I_{\text{dd}}$  的变化幅度将取决于开关系列和所用的电压。请参见 ADG1412 数据手册中的图 14，查看使用不同驱动电压的高电压器件的这种  $I_{\text{dd}}$  变化示例。逻辑控制线路驱动高电平越接近  $V_{\text{dd}}$ ， $I_{\text{dd}}$  泄漏就越少。对于较低电压的开关（如 ADG8xx 和 ADG7xx 系列）， $I_{\text{dd}}$  变化比较高电压器件更小，因为  $V_{\text{dd}}$  更低。

**重要注意事项。** 注意，在很多 CMOS 器件上，逻辑控制线路驱动电压参考的不是  $V_{\text{dd}}$ ，而是 VI 引脚电压。如果器件上有 VI 引脚，则可将其设置为与逻辑输入高电平相同的电压，由此将避免上述情形。

## 2.14 多路复用器/开关噪声性能如何呢？

CMOS 开关中的噪声不是我们对任何开关或多路复用器进行测试或表征的指标，因此我们不能保证任何噪声数值。当开关导通时，噪声只是与开关的导通电阻的约翰逊噪声关联的噪声，因此如果关注噪声性能，尽量选择  $R_{on}$  低的开关/多路复用器。

在大多数应用中，不太可能考虑静态开关噪声。来自电路中其他来源的噪声可能要大得多。

大多数 MOSFET 开关的结构是并联连接的 PMOS 和 NMOS 晶体管。任何 MOS 晶体管基本上都有两个电压噪声成分。约翰逊噪声实质上是热噪声，是由通道电阻造成的。 $1/f$  噪声也存在于 MOSFET 中，而转折频率在约 10kHz 时可能很高。但是宽带噪声非常低，因此总体贡献可能很小。您可以从约翰逊噪声等式中估计出高频噪声（超出转折频率）：

$$E_n = \sqrt{4k_BRT}$$

MOSFET 中的电流噪声很小，对于 ADG413，将在  $\text{pA}/\sqrt{\text{Hz}}$  以下。由于噪声源以均方根累积，因此比其他噪声源大 3 或 4 倍的任何噪声源都将占主导地位，因此你完全可以忽略较小的噪声源。

除非您的系统工作在仅有极低噪声的低频环境中，否则开关噪声不太可能成问题。

## 2.15 如何减小开关和多路复用器漏电流？

ADI 的所有开关和多路复用器均经过了关断泄露和导通泄露测试，以下教程讨论了减小漏电流的最佳 PCB 布局，如果需要获得精确的小电流，需要考虑文中讨论的方法：

[attachment.pdf](#)

## 2.16 有些 ADG 系列开关采用 DI 工艺制造。什么是 DI？

DI 是介质隔离的缩写。在 DI 工艺中，各 CMOS 开关的 NMOS 与 PMOS 晶体管之间有一个绝缘层（沟槽）。可以消除标准开关中晶体管之间出现的寄生结，得到完全防闩锁的开关。在结隔离（无沟槽）中，PMOS 和 NMOS 晶体管的 N 井和 P 井形成一个二极管；在正常工作条件下，该二极管反向偏置。然而，在过压或电源关断情况下，当模拟输入超过电源时，二极管就会正向偏置，形成一个具有两个晶体管、类似硅控整流器(SCR) 的电路，使电流明显放大，并最终导致闩锁。介质隔离开关中不存在这种二极管，器件因此具有防闩锁功能。



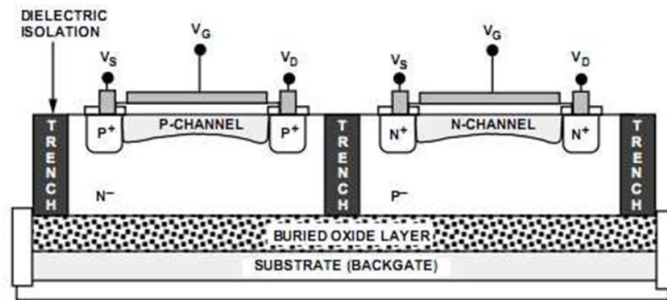


图 2-3. 沟槽隔离

## 2.17 故障保护多路复用器和通道保护器如何工作？

故障保护多路复用器的通道或通道保护器由两个 NMOS 和两个 PMOS 晶体管组成。其中一个 PMOS 晶体管不在直接信号路径，而是用来连接第二个 PMOS 及其背栅。这可以降低阈值电压，从而增加正常工作的输入信号范围。NMOS 器件的源极和背栅极的连接也是出于同样原因。在正常工作时，故障保护器件工作时相当于标准多路复用器。当某一通道的输入出现故障情况时，就意味着输入超过了供电轨电压的部分阈值电压。阈值电压与供电轨的关系如下：正过压时，阈值电压由  $V_{DD} - V_{TN}$  计算得出，其中  $V_{TN}$  是 NMOS 晶体管的阈值电压（典型值为 1.5 V）。负过压时，阈值电压由  $V_{SS} - V_{TP}$  计算得出，其中  $V_{TP}$  是 PMOS 器件的阈值电压（典型值为 2 V）。输入电压超过这些阈值电压且通道上没有负载时，通道输出将箝位在阈值电压。

## 2.18 存在过压时器件将如何工作？

下面两张图表显示了过压时信号路径晶体管的工作情况。这张图显示通道施加正过压时，串联 N、P 和 N 晶体管的工作情况。由于漏极电压超过  $(V_{DD} - V_{TN})$ ，第一个 NMOS 晶体管会达到饱和。NMOS 器件源极的电位等于  $(V_{DD} - V_{TN})$ 。其他的 MOS 器件处于非饱和和工作模式。

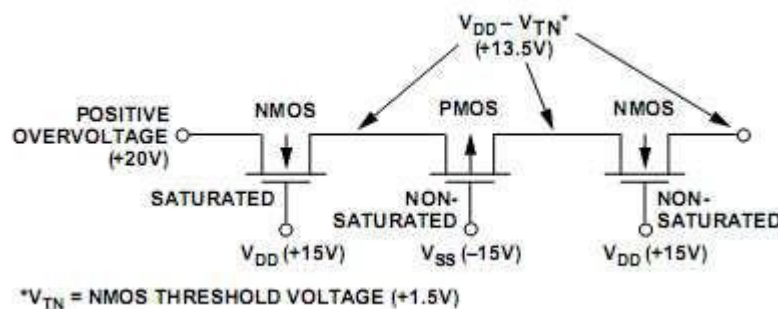


图 2-4. 通道正过压

通道上施加负过压时，由于漏极电压超过  $(V_{SS} - V_{TP})$ ，PMOS 晶体管会进入饱和和工作模式。与正过压时一样，其他 MOS 器件也处于非饱和模式。

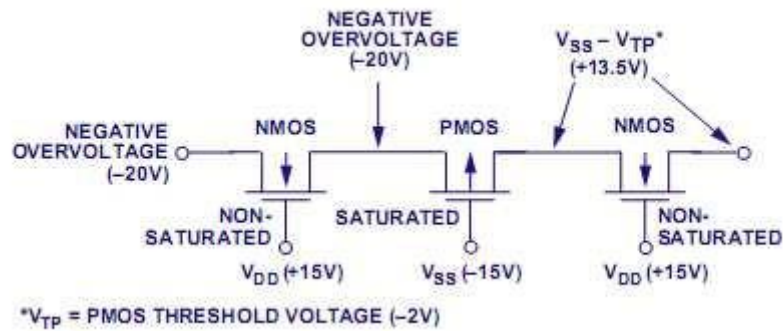


图 2-5. 通道负过压

### 2.19 负载如何影响箝位电压？

通道载入负载时，通道输出会箝位在阈值之间的电压值。例如，负载为 1 kW、 $V_{DD} = 15\text{ V}$  且存在正过压时，输出会箝位在  $V_{DD} - V_{TN} - DV$ ，其中  $DV$  是由于非饱和 MOS 器件的通道中的 IR 压降而产生。下图示例中，箝位 NMOS 的输出电压为 13.5 V。其余两个 MOS 器件的导通电阻典型值为  $100\ \Omega$ 。因此，电流为  $13.5\text{ V}/(1\text{ kW} + 100\ \Omega) = 12.27\text{ mA}$ 。这会在 NMOS 和 PMOS 中产生 1.2 V 的压降，从而使箝位电压达到 12.3 V。故障状态期间的电流由输出负载决定，即按  $V_{CLAMP}/R_L$  计算。

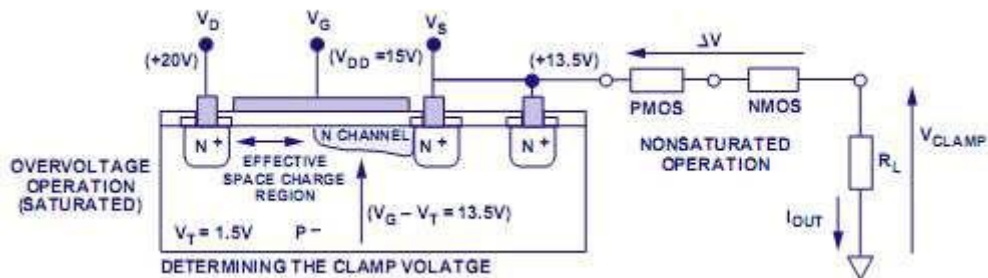


图 2-6. 确定箝位点

### 2.20 没有电源时，故障保护多路复用器和通道保护器是否可以工作？

可以。这些器件在供电轨下降或暂时断开时依然能够正常工作。 $V_{DD}$  和  $V_{SS}$  等于 0 V 时，所有晶体管均关断（如图所示），电流限制到几 nA。ADG5XXXF/BF 在断电情况下可提供等同于正常上电情况下的过压保护值。

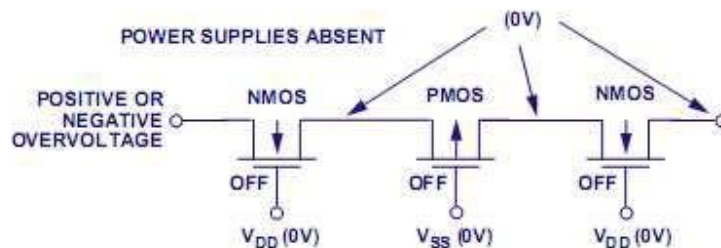


图 2-7. 无电源时复用器故障保护功能原理

## 2.21 什么是“电荷注入”？

模拟开关和多路复用器中的电荷注入指的是与构成模拟开关的 NMOS 和 PMOS 晶体管相关的寄生电容引起的电平变化。下图对模拟开关结构以及与这一方案相关的寄生电容进行了建模。模拟开关结构基本由并联的 NMOS 和 PMOS 组成。这种结构可以产生我们熟悉的针对双极性输入信号的“浴盆”电阻曲线。等效电路显示影响电荷注入效应的主寄生电容，即  $C_{GDN}$  (NMOS 栅极-漏极电容) 和  $C_{GDP}$  (PMOS 栅极-漏极电容)。PMOS 器件相关的栅极-漏极电容约为 NMOS 器件的两倍，因为在两种器件具有相同导通电阻的情况下，PMOS 器件的面积约为 NMOS 的两倍。因此，对市面上常见的开关而言，PMOS 器件的相关寄生电容约为 NMOS 器件的两倍。

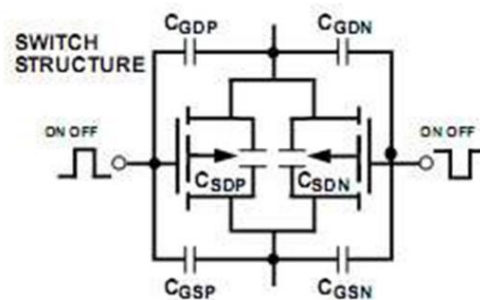


图 2-8. 显示寄生电容的 CMOS 开关结构

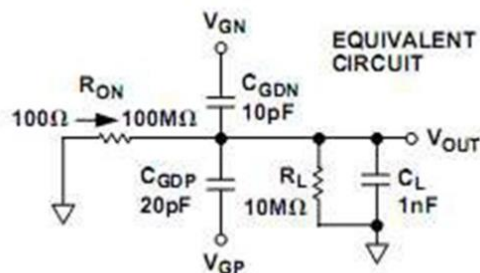


图 2-9. 显示引起电荷注入的主寄生电容的等效电路

开关接通时，NMOS 栅极施加正电压，PMOS 栅极施加负电压。由于寄生栅极-漏极电容不匹配，注入漏极的正负电荷数量不相等，从而造成电荷从开关输出移除，表现为趋负电压尖峰。由于模拟开关已接通，该负电荷会迅速通过开关的导通电阻放电(100 W)。通过 5 ms 时的仿真图可以看到这一点。开关断开时，NMOS 栅极施加负电压，PMOS 栅极施加正电压，从而使得电荷增加至开关输出。由于模拟开关已断开，该注入正电荷的放电路径为高阻抗(100 MW)。其结果是，负载电容会存储该电荷，直到开关再次接通。仿真图清晰地显示出这一点， $C_L$  (电荷注入引起) 上的电压稳定在 170 mV，直到开关在 25 ms 时再次接通。此时，同等数量的负电荷会注入输出，将  $C_L$  上的电压降至 0 V。35 ms 时，开关再次接通，该过程会循环进行。

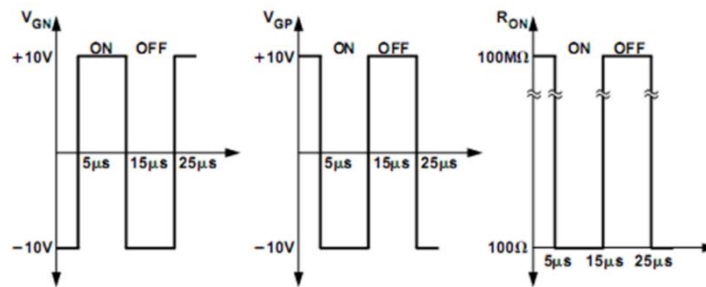


图 2-10. 仿真所用的时序

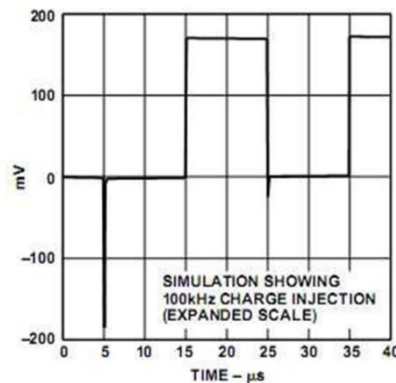


图 2-11. 显示 100 kHz 时电荷注入开关效应的仿真输出

在低开关频率和负载阻抗情况下，由于注入电荷会在下一个开关转换前泄露掉，开关输出会同时包含正负毛刺。

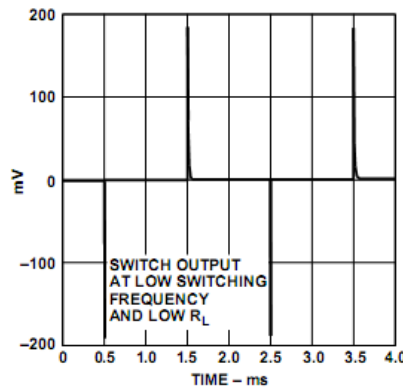
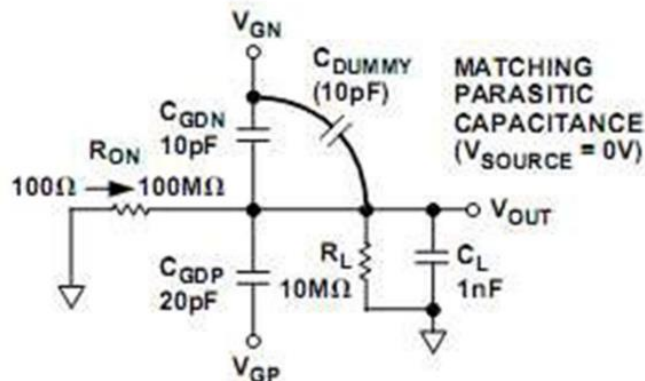


图 2-12. 低开关频率与低阻性负载时的开关输出

## 2.22 如何改进模拟开关的电荷注入性能？

如上所述，电荷注入效应是由于 NMOS 和 PMOS 器件寄生栅极-漏极电容不匹配造成。因此，如果这些寄生电容可以匹配，电荷注入效应就会变得很小。ADI 公司的 CMOS 开关与多路复用器正是解决了这一问题。匹配通过在 NMOS 器件的栅极和漏极之间安放“Dummy”电容而实现。


 图 2-13.  $V_{SOURCE} = 0V$  时匹配寄生电容（接地）

遗憾的是，匹配只能在一些特定条件下实现，即两种器件的源极电压为  $0V$  时。原因在于寄生电容  $C_{GDN}$  和  $C_{GDP}$  不是恒定值，会随着源极电压而变化。NMOS 和 PMOS 源极电压变化时，其通道深度会发生变化， $C_{GDN}$  和  $C_{GDP}$  也会随之变化。由于  $V_{SOURCE} = 0V$  时的匹配情况，电荷注入效应在其他  $V_{SOURCE}$  值时会非常明显。

注意：这些匹配条件下（即  $V_{SOURCE} = 0V$ ）的电荷注入通常会在数据手册中作出规定，在这些条件下，大多数开关的电荷注入通常都很好，大约在  $2$  至  $3pC$ （最大值）。但是，电荷注入在其他  $V_{SOURCE}$  值时会增加，具体取决于单个开关的情况。许多数据手册都会提供显示电荷注入与源极电压函数关系的图表。

### 2.23 如何将应用中的电荷注入效应降至最低？

电荷注入效应是由于固定数量电荷注入引起的开关输出电压毛刺。毛刺幅度与开关输出上的负载电容以及开关接通和断开时间成函数关系。负载电容越大，输出上的电压毛刺就越小，即  $Q = C \times V$  或  $V = Q/C$ ， $Q$  为固定值。显然，负载电容未必总能增加，因为这会减少通道带宽。但是，对音频应用而言，增加负载电容是减少无用“爆音”和“咔嚓”声的有效方法。

选用接通与断开时间较慢的开关也是减少开关输出上毛刺幅度的有效方法。同样固定数量的电荷会以较长时间注入，因此泄露时间也较长，从而使得毛刺变宽，但是幅度明显减小。这项技术在某些音频开关产品中十分有效，如 SSM-2402/SSM-2412，这些产品的开关接通时间约为  $10ms$ 。

还有一点值得一提，那就是电荷注入性能与开关的导通电阻直接相关。一般而言， $R_{ON}$  越低，电荷注入性能就越差。这纯粹是相关几何尺寸的缘故，由于 NMOS 和 PMOS 面积增加使  $R_{ON}$  减小，因此  $C_{GDN}$  和  $C_{GDP}$  增加。所以，权衡  $R_{ON}$  以减少电荷注入也是很多应用可以选择的方法。

### 2.24 如何评估模拟开关或多路复用器的电荷注入性能？

评估开关电荷注入性能最有效的方法是采用类似下图所示的设置。通过在较高频率

(>10 kHz)时接通及断开开关，以及用示波器观察开关输出（使用高阻抗探头），可以看到类似图 11 所示的迹线。注入负载的电荷量用  $DV_{OUT} \times C_L$  来计算。其中  $DV_{OUT}$  为输出脉冲幅度。

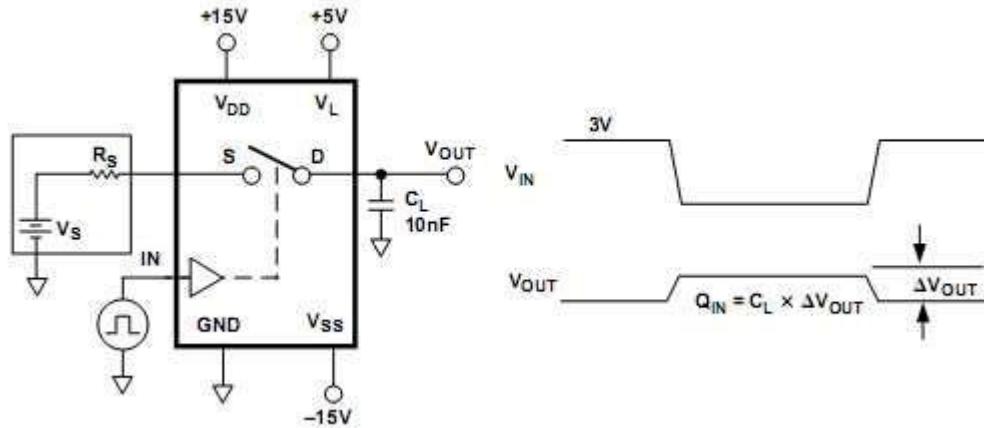


图 2-14. 评估模拟开关或多路复用器的电荷注入性能

## 2.25 如何评估开关/多路复用器的建立时间对 ADC 采样系统的精度的影响？

可以参考如下的应用笔记：[AN-1024:如何计算多路复用器的建立时间和采样速率](#)

另外我们也有在线计算工具：<http://designtools.analog.com/dt/settle/settle.html>

## 2.26 当模拟开关的数字控制引脚连接至供电轨时，需要使用串行限流电阻吗？

ADGxxx 系列中的模拟开关的数字控制引脚是以正供电轨和地为参考的。如果用户想把这些引脚直接连接到对应的供电轨上，以便设置施加于这些引脚的逻辑电平，则不需要使用串行限流电阻，因为控制引脚兼容 CMOS 逻辑，不需要任何电流驱动。

## 2.27 ADI 的开关具有高压 ESD 保护吗？

ADI 公司的大多数开关/多路复用器产品都满足至少  $\pm 2$  kV 的 HBM 水平要求，有些器件在性能方面更进一步，HBM 额定值高达  $\pm 8$  kV。ADG541x 系列器件的 HBM 指标为  $\pm 8$  kV、FICDM 指标为  $\pm 1.5$  kV 和 MM 指标为  $\pm 400$  V，实现高压性能和高 ESD 防护性能的完美结合，是业界当之无愧的领军产品。

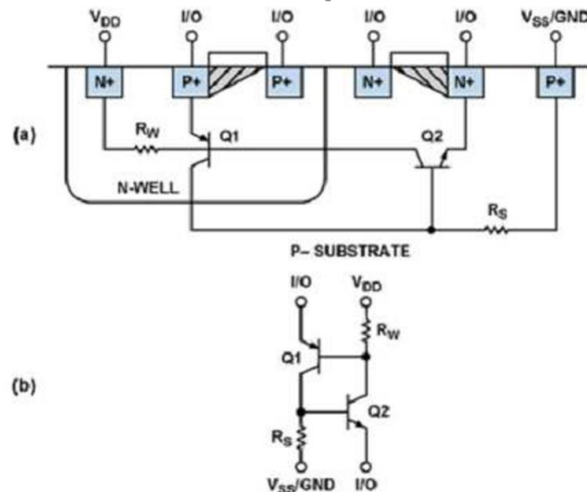
## 3. ADG54xx/ADG52XX 防闩锁开关与多路复用器常见问题解答

### 3.1 什么是闩锁，这些器件如何防闩锁？

闩锁是一种不良的高电流状态，可显著缩短器件的使用寿命或导致永久损坏和故障。当寄生结二极管呈正偏时，结隔离 CMOS 开关出现硅控整流器(SCR)电路。借助沟槽隔离技术，每个 N 井和 P 井通过绝缘氧化物层物理分离，并去除寄生二极管。这样就使开关在所有条件下都可防闩锁。

什么是闩锁状况？

闩锁可以定义为因触发寄生器件而在供电轨之间构建出低阻抗路径。闩锁发生在 CMOS 器件中：本征寄生器件构成 PNP SCR 结构，当两个寄生基极-发射极之一瞬态发生正向偏置时就发生闩锁（图 12）。而 SCR 导通则导致电源之间持续短路。触发闩锁状况的后果非常严重：在“最好”情况下，它会导致器件出现故障，需要上电周期来将器件恢复到正常工作模式；在最差情况下，如果电流未受到限制，器件（还有电源）会受到破坏。



坏。

图 3-4：寄生 SCR 结果：a) 器件 b) 等效电路

前文所述的故障和过压状况都是触发闩锁状况的常见原因。如果模拟或数字输入端的信号超过电源电压，寄生晶体管即会导通。该晶体管的集电极电流会造成第二个寄生晶体管的基极发射极上出现电压降低，而使第二个晶体管导通，导致电源之间出现自持续路径。图 12(b)清楚地显示了 Q1 和 Q2 之间形成的 SCR 电路结构。这类事件段时间就可以触发闩锁。短暂的瞬变、尖峰或 ESD 事件可能就足以导致器件进入闩锁状态。此外，如果电源电压超过器件的绝对最大额定值，则可导致内部 PN 结击穿并触发 SCR。第二种触发机制是当电源电压升至足以击穿一个内部 PN 结并向 SCR 注入电流。

预防措施有哪些？

作为外部保护电路的备选方案，一些 IC 采用外延层工艺制造，该工艺可增加 SCR 结构中的衬底和 N 井之间的电阻。电阻增加意味着，遇到更恶劣的应力才会触发 SCR，从而使器件比较不容易受到闩锁影响。ADI 公司的 iCMOS®工艺就是一个例子，该工艺催生了 ADG121x、ADG141x 和 ADG161x 开关/多路复用器系列。对于需要防闩锁型解决方案的应用，采用沟槽隔离技术的新款开关和多路复用器能够保证工作电压高达±20 V 的高压工业应用不会发生闩锁现象。ADG541x 和 ADG521x 系列器件针对易于发生闩锁现象的仪器仪表、汽车应用、航空电子和其它恶劣环境而设计。该工艺在各 CMOS 开关的 N 沟道和 P 沟道晶体管之间放置一个绝缘氧化物层(trench)。该氧化物层在器件之间提供垂直和水平方向上的完全隔离。因此，晶体管之间的寄生 PN 结被消除，从而生产出完全不会发生闩锁效应的开关电路。

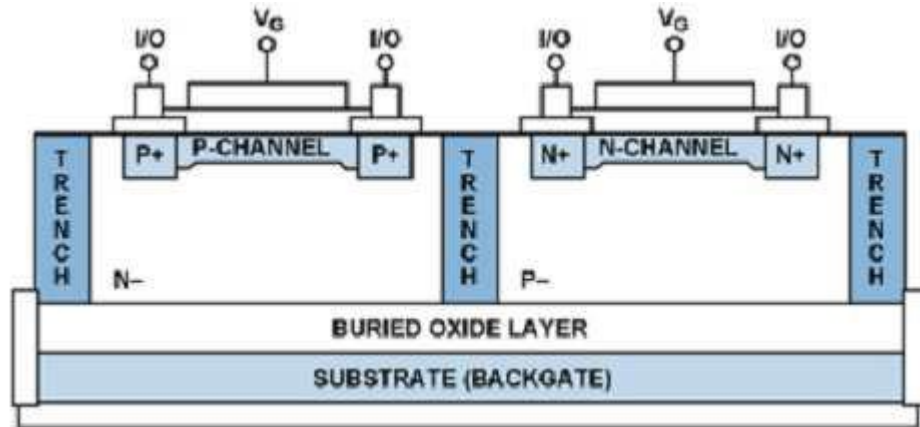


图 3-5: 闩锁防护中的沟槽隔离

行业惯例是根据在内部寄生电阻发展出足以维持闩锁条件的压降之前该过压条件下 I/O 引脚扇入扇出的过电流量，划分输入和输出对闩锁的敏感性。一般认为 100 mA 足够。ADG5412 防闩锁系列中的器件可以在 1-ms 脉冲上耐受  $\pm 500$  mA 而不发生失效。ADI 公司的闩锁测试是根据 EIA/JEDEC-78 (IC 闩锁测试) 来执行的。

### 3.2 如果我对我的器件或下游电路进行过压保护，应该怎么做？

本应用笔记提供了有关 CMOS 开关和多路复用器过压保护的大量详细信息，且具有通用性：

<https://www.analog.com/cn/analog-dialogue/articles/switch-and-multiplexer-design-for-hostile-environ.html>

### 3.3 这些器件的 ESD 额定值是多少，该额定值的优势是什么？

这些器件具有 8kVHBM ESD 额定值。这有助于减少对系统级保护的需求，并增强在制造过程中处理问题的鲁棒性。

### 3.4 可与这些器件配合使用的最小供电电压是多少？

$V_{DD} = 9V$  是保证数字输入电压在所有电压和温度范围内均 3V 兼容的最小供电电压。如果数字输入也驱动至  $V_{DD}$ ，则供电电压可降至  $V_{DD} = 5V$ 。

### 3.5 应如何管理未使用或未连接的引脚？

数据手册中描述为“未连接”的引脚表示未在内部连接。不必将这些引脚连接到任何电压。数字引脚始终需要已知电压，让其浮空可能导致内部数字逻辑处于不确定状态而使器件操作无效。未使用的数字逻辑引脚应连接至 GND 或数字高电平。

### 3.6 ADG54xx 系列器件适合哪些应用？

此系列器件已经优化，可在源极和漏极引脚之间提供低电阻通道，且平坦度极佳。它们特别适合需要低导通电阻、最小失真或高动态范围的应用，如：高电压信号路由、电池组监控、继电器替代或其他模拟前端电路。

### 3.7 我喜欢这些器件针对 PSS 问题的鲁棒性和良好的 ESD 性能，但我的应用需要



更低的电容和良好的泄漏性能。

ADG52xx 系列采用相同的沟槽隔离技术构建，并针对低泄漏、低电容和低电荷注入进行了优化。

### 3.8 这些器件不错，但我需要在 ±15V 时较低的导通电阻。有兼容的器件吗？

请考虑 ADG14xx 系列器件，这些器件与 ADG54xx 系列引脚兼容：ADG1419 ±15V 供电时导通电阻为 2 Ω，并与 ADG5419 引脚兼容

### 3.9 我看到多路复用器 ADG5408 数据手册里标称的电源范围是 +/-22V，是否可以使用在 +/-23V 的电源下供电？

我们在 ADG5408 的数据手册里面会看到如下两个对电源电压要求的范围，一个是正常工作的范围(如表 3-1)，另一个是绝对最大值的范围(如表 3-2)。在正常工作范围内，ADG5408 是可以保证正常工作且所有指标符合手册里标称的值，但是如果超过了如正常工作的电源范围，且在绝对最大额定值范围之内，那么 ADG5408 的就不能保证工作能满足数据手册里标称的指标，但是对于芯片本身来说是可以工作的，如果超过了绝对最大电源范围，芯片将有可能被烧掉且不能保证正常工作。因此我们还是推荐客户使用正常工作的电源范围来给芯片供电。

表 3-1: 电源范围

参数	25°C	-40°C至+85°C	-40°C至+125°C	单位	测试条件/注释
C <sub>D</sub> (On), C <sub>S</sub> (On)					
ADG5408	133			pF, 典型值	V <sub>S</sub> = 0V, f = 1 MHz
ADG5409	81			pF, 典型值	V <sub>S</sub> = 0V, f = 1 MHz
电源要求					V <sub>DD</sub> = +16.5V, V <sub>SS</sub> = -16.5V
I <sub>DD</sub>	45		70	μA(典型值)	数字输入 = 0V或V <sub>DD</sub>
	55			μA, 最大值	
I <sub>SS</sub>	0.001		1	μA(典型值)	数字输入 = 0V或V <sub>DD</sub>
				μA, 最大值	
V <sub>DD</sub> /V <sub>SS</sub>			±9/±22	V, 最小值/最大值	GND = 0V

表 3-2: 绝对最大电源值

#### 绝对最大额定值

除非另有说明，T<sub>A</sub> = 25°C。

表7.

参数	额定值
V <sub>DD</sub> 至V <sub>SS</sub>	48V
V <sub>DD</sub> 至GND	-0.3V至+48V
V <sub>SS</sub> 至GND	+0.3V至-48V
模拟输入 <sup>1</sup>	V <sub>SS</sub> - 0.3V至V <sub>DD</sub> + 0.3V 或30mA, 以最先出现者为准
数字输入 <sup>1</sup>	V <sub>SS</sub> - 0.3V至V <sub>DD</sub> + 0.3V 或30mA, 以最先出现者为准
峰值电流, Sx或D引脚	
ADG5408	435mA(1ms脉冲, 最大10%占空比)
ADG5409	300mA(1ms脉冲, 最大10%占空比)
连续电流, Sx或D <sup>2</sup>	数据 + 15%

## 4. ADG52xxF/ADG54XXF 故障保护开关与多路复用器常见问题

### 解答

#### 4.1 这些故障保护开关的主要优势是什么？

这些器件有许多关键功能

- 在供电和未供电状态下对 $\pm 55\text{V}$ 电平的过压故障保护；
- 副供电轨以允许用户定义的故障阈值和箝位电平；
- 故障诊断功能通过数字故障标志表示存在故障（FF 引脚），并表示故障中的特定源通道（SF 引脚）；
- 故障状况下的极低漏极泄漏，意味着其他通道可继续正常工作；
- 故障保护开关具有业界领先的电荷注入和开关电容性能；
- 高 ESD 额定值（高达  $4\text{kV}$  HBM ESD）和防闩锁特性以增加开关鲁棒性；

#### 4.2 使用副电源进行过压故障保护有哪些系统优势？

使用更高的供电电压为开关供电意味着可以在器件更低、更平坦的  $R_{ON}$  区域工作。这可以优化失真和噪声性能。可设置副电源电压以保护放大器、ADC 或 DAC 等下游组件。过压故障保护开关会将故障箝位到相应的副电源。该开关还可在其输入端承受高达  $\pm 55\text{V}$  的电压，同时仍能保护下游组件至副电源电平。副电源的最小电源电压为  $4.5\text{V}$ 。

#### 4.3 故障诊断的工作原理是什么？

ADG5248F 的输入通道上的电压受到连续监控，开关的状态由低电平有效数字输出引脚 FF 指示。HI 信号 ( $>2\text{V}$ ) 指示“无故障”状况，LO 信号 ( $<0.8\text{V}$ ) 指示任意输入通道上发生过压。

一旦检测到故障，即可使用 SF 引脚确定出现故障的具体通道。SF 引脚也是低电平有效数字输出引脚。F0、F1 和 F2 数字输入引脚用作解码器引脚。用户循环检查 F2、F1、F0 的所有 8 种组合，并监控 SF 引脚以诊断 8 个输入通道中哪个通道出现故障。

#### 4.4 故障诊断有哪些系统优势？

对于在启动序列期间较为敏感的系统，故障标志的低电平有效工作模式可确保在系统开始工作之前，ADG5248F 已上电，并且所有输入电压皆在正常工作范围以内。FF 引脚引入了一种以编程方式诊断故障系统的方法，并可用于在发生故障时停止冗余或昂贵的测试。

故障标志还让系统更鲁棒，防止在两个通道（ADG5249F 双通道 4:1 多路复用器）上过压的差分信号显示为“正常”工作。

特定故障引脚使用户能够诊断哪个输入通道处于故障状态，并可帮助进行系统调试（例如确定哪个输入传感器未工作，需要更换）。系统可使用此信息跳过故障通道，继续对没有故障的其他通道进行测量，而不是收集错误的测量数据。

#### 4.5 当一个通道处于故障状态时，其他通道真的能继续正常工作吗？

能，ADG5248F 的主要优势之一就是即使其中一个输入通道出现故障，漏极泄漏仍然很低（全温度范围内  $<90\text{nA}$ ）。当其中一个通道处于故障状态时，大多数竞争对手解决方案的漏极泄漏都很高，意味着泄漏会淹没敏感测量量，如来自热电偶的信号。

客户用于过压保护的其他解决方案是使用串联电阻保护多路复用的输入。该方法的主

要缺点是，关断通道上的过压事件因基板中的电流流动而将噪声注入正常的导通通道，导致数据损坏。而采用 ADG52xxF 器件，基板中没有电流流动，因而确保数据完整。

#### 4.6 ADG5248F 提供±55V 过压保护。与在应用中使用标准开关相比，我需要了解有关这个过压保护开关的哪些关键信息？

在对电荷注入和过压信号均很敏感的信号链中，ADG5248F 非常适合用作保护元件。在正常工作过程中，ADG5248F 类似于标准多路复用器，可以在副供电轨内传递信号，从而保护敏感的下游组件。ADG5248F 提供 0.8pC 电荷注入和出色的泄漏及开关电容规格，从而确保多路复用系统（例如仪表和过程控制应用）性能最佳。

ADG5248F 在输入端提供相对于 GND±55V 保护。当 Sx 输入端的电压超过任一供电轨约 0.7V 时，开关将断开，并对输入呈现高阻抗。输入可以承受最高±55V 的电压；超过此限值可能损坏器件上的 ESD 保护。

还有一点要注意，80V 是关断开关上可以存在的最大电压（Sx 至 Dx = 80V），80V 也是从 Sx 输入到电源的最大电压（Sx 至 VDD 或 VSS = 80V）。因此，如果您使用的器件带 40V 单电源，则 Sx 上允许的最大电压为-40V，不是-55V。

如果您要切换 1MHz 或更大带宽的信号，请参考数据手册，了解信号幅度和带宽之间的关系以确保信号完整性。

#### 4.7 在过压事件过程中，输出会如何？

在过压故障状况期间，将对漏极输出进行箝位。ADG5248F、ADG5249F 和 ADG5243F 的副电源（POSFV、NEGFV）将是这些器件上的箝位电压。当输入端的电压超过 POSFV/NEGFV 0.7V 时，开关将断开，漏极将拉至超出的供电轨（POSFV 或 NEGFV）。

ADG5208F 和 ADG5209F 没有副供电轨，因此当输入超过 VDD/VSS 0.7V 时，漏极输出将箝位至主供电轨（VDD、VSS）。

#### 4.8 您能否解释一下掉电保护及其优势？

ADG5248F 将在未通电时为下游电路提供过压保护。这对于可能未通电但输入端有信号的模块非常重要。使用分立保护组件不能保证对下游电路的掉电保护。

ADG5248F 掉电保护保证通道将保持在关断状态，且关态电压将高达±55V，即没有信号会传递至输出，从而保护下游组件。在 ADG5248F 上，电源可接地或浮空，但 GND 引脚上必须连接至系统 GND，断电保护功能才可正常工作。如果电源在断电期间接地，输出端泄漏将为 500nA 左右，如果电源浮空，泄漏升至约 50uA。

#### 4.9 我的下游组件表明输入不能超过 Vdd+0.3V，但 ADG5248F 仅在输入电压超过 Vdd 约 0.7V 时关断。这会导致我的系统出问题吗？

不会。ADG52xxF 器件的输出将 OVP 箝位至 Vdd+0.7V 约 90ns（过压响应时间， $t_{RESPONSE}$ ），在此时间后，开关完全关断，输出拉至超出的供电轨。因此在约 90ns 期间，会有一些电流流动，但会比 1kV HBM ESD 脉冲更温和。一旦下游电路的 ESD 额定值超过 500V HBM，就不应导致系统出现任何问题。如果电源上有纹波，则信号箝位太靠近供电

轨可能触发过压检测故障，因此  $0.7V_{vt}$  对于系统是较好的平衡。

#### 4.10 从故障通道切换至无故障通道时的恢复时间是多久？

这个时间和正常通道间切换的时间相同；即从故障通道切换至无故障通道没有增加额外的时间：ADG5248F 上的  $T_{on}$  通常为 210ns

#### 4.11 这些器件与现有器件是否引脚兼容？

是，ADG5208F/ADG5209F 与 ADG5208/ADG5209 和 ADG1208/ADG1209 引脚兼容。如果需要过压保护，它们可直接替代。但是，它们不是规格替代件，因此可能会有一些性能影响，例如更高的  $R_{on}$ 、更高的电荷注入。ADG5243F、ADG5248F 或 ADG5249F 没有引脚替代件。

ADG54xxF 系列为低  $R_{ON}$  替代件。它们使用相同的高压沟槽隔离工艺构建，并已针对低导通电阻优化。

#### 4.12 推荐上电序列是什么？

上电黄金序列是：接地、VDD、VSS、数字输入。沟槽隔离和缺少逻辑电源引脚( $V_L$ )是指不正确的上电序列不会导致这些器件闩锁。但是，尽可能遵循黄金序列仍然是一种好的做法。

## 5. ADGS1XXX SPI 接口开关与多路复用器常见问题解答

### 5.1 SPI 控制的 ADGS1412 与并行控制开关相比，有哪些系统级优势？

ADSG1412 的菊花链功能可提高系统通道密度。SPI 接口在具有隔离栅的系统中也有好处，因为它减少了跨越隔离栅的数字走线的数量。ADGS1412 还允许进行可靠的板级通信。其 SPI 接口上具有 CRC 错误检测功能。CRC 错误检测以及其他 SPI 接口错误检测功能可确保数字接口稳定可靠地工作。

### 5.2 我已使用 SPI 控制系统上的另一器件，能否使用相同的 SPI 总线控制 ADGS1412？

可以。只需增加 ADGS1412 所需的额外片选信号，即可共享相同的 SCLK、数据输入和数据输出线路。

### 5.3 菊花链模式有哪些优势？

当多个 ADGS1412 器件采用菊花链形式布置时，与使用并行控制开关相比，控制大量开关所需的数字走线的数量大幅减少。也不需要外加串行转并行转换器，而在使用大量并行控制开关时通常需要此类转换器。在具有高通道数的系统中，这种逻辑线路和外部组件的减少可以使电路板面积减少 30% 左右。

### 5.4 如何将开关配置为菊花链模式？

在菊花链模式中，所有器件共享相同的 SCLK 线路，而一个器件的 SDO 与下一个器件

的 SDI 连接，创建一个移位寄存器。主机通过发送 16 位 SPI 命令 0x2500，使 ADGS1412 进入菊花链模式。当 ADGS1412 收到此命令时，器件的 SDO 发出相同命令，因为 SDO 处的对齐位为 0x25，允许所有连接的器件在单一 SPI 帧中进入菊花链模式。退出菊花链模式需要硬件复位。

### 5.5 ADGS1412 的 SPI 接口的最大 SCLK 频率是多少？

当仅需要通过 SPI 向 ADGS1412 写配置数据时，最大 SCLK 频率可达 50MHz。但是需要从器件回读数据时，最大 SCLK 频率变成 25 MHz。有关更多详细信息，请参阅数据手册中的时序图。

### 5.6 如何复位 ADGS1412？

可通过执行软件复位或硬件复位，来复位 ADGS1412。软件复位通过连续写入以下两个 16 位命令来完成：0x0BA3 和 0x0B05。硬件复位通过拉低/V<sub>L</sub>来执行。

### 5.7 开关上电或复位后有没有建立时间？

ADGS1412 的数字部分在 V<sub>L</sub> 上电期间会经历初始化阶段。在硬件或软件复位之后，此初始化过程也会发生。在 V<sub>L</sub> 上电或复位之后，从上电或复位时间起应等待至少 120 μs，然后才能发出 SPI 命令。确保 V<sub>L</sub> 在 120 μs 的初始化阶段不掉电，否则可能导致 ADGS1412 无法正常工作。

### 5.8 上电时或复位后，ADGS1412 的默认设置是什么？

ADGS1412 的默认 SPI 模式是可寻址模式。上电/复位后，所有开关打开，无效读取/写入和 SCLK 计数使能，而 CRC 错误检测禁用。

### 5.9 ADGS1412 提供哪些数字错误检测功能？

该 SPI 接口具有强大的错误检测功能，例如：CRC 错误检测、无效读取/写入地址检测和 SCLK 计数错误检测。每个错误检测功能都可使用错误配置寄存器来使能/禁用。错误标志寄存器可用于确定 SPI 通信期间是否发生任何错误。

### 5.10 ADGS1412 与哪些 SPI 模式兼容？

ADGS1412 与行业标准 SPI 模式 0 和 3 兼容。

### 5.11 有没有评估 ADGS1412 的快速方法？

可从 ADGS1412 产品页面订购 EVAL-ADGS1412SDZ 评估板。将 EVAL-ADGS1412SDZ 与 SDP 连接和 ACE 评估软件配合使用。这就可以快速轻松地评估 ADGS1412 的模拟和数字部分。也可从产品页面下载 No-OS 软件驱动程序，借助该驱动程序，使用您自己的微控制器与器件通信。

## 6. MEMS 开关常见问题解答

### 6.1 什么是 ADI MEMS 开关技术？

MEMS 开关技术是采用密封硅电容的静电驱动型 MEMS 开关，与低压低电流驱动器 IC 共同封装。开关元件配备高度适配且极其可靠的金属对金属接触件，通过配套驱动器 IC 产生的直流电压进行静电驱动。共同封装解决方案可确保业界一流的 RF 性能，使开关极为简单易用。下图显示 ADGM1304 SP4T MEMS 开关的剖视图，左侧的芯片是驱动器 IC，右侧的芯片是具有密封电容的 MEMS 开关芯片。2 个芯片共同封装在一个常规小型塑料 QFN 封装中。

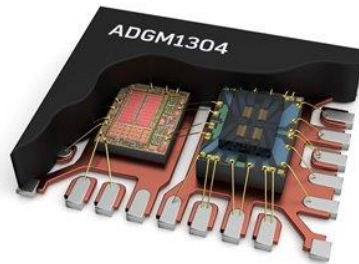


图 6-1 ADGM1304 SP4T MEMS 开关的剖视图

## 6.2 为何应使用 ADI MEMS 开关？

与传统机电继电器相比，MEMS 开关的关键优势在于，它可提供首屈一指的高频 RF 开关性能（包括在 0 Hz/DC 下的精密性能），尺寸缩小 95%，开关速度通常快 30 倍，具有 10 倍使用寿命，且功率小 10 倍。

## 6.3 MEMS 开关的目标应用是什么？

MEMS 开关具有广泛的应用前景。在需要小巧易用，提供宽带 RF 和精密 DC 性能，且具有高线性度、低功耗要求的任何地方，MEMS 开关都将体现出重要价值。应用领域包括 RF 测试仪表中的 RF 继电器替代，其中可重新配置的滤波器组和衰减器开关很常见。自动测试设备是 MEMS 开关的另一关键应用领域，它相比于传统继电器有一个很大的尺寸优势，从而大幅增加所使用的相同板面积的通道密度。

## 6.4 MEMS 开关的驱动机制是什么？

MEMS 开关使用静电驱动。有一个内部电荷泵产生 80V 电压，将该电压施加到电极时，会在悬臂开关梁下方产生静电力，把梁下拉并接通开关。相反操作可关断开关。移除 80V 电压时，也移除了电荷，由此静电力也被移除，悬臂开关梁的恢复力把它拉回来并关断开关。这种驱动方法决定了未施加 V<sub>dd</sub> 时，开关处于关断状态。

## 6.5 接通开关需要多大功耗？

MEMS 开关本身不需要电源，但产生内部驱动电压以驱动开关的电荷泵需要电源。ADGM1304 和 ADGM1004 电荷泵通常需要 10mW 至 20mW 功耗（3mA、3.3V<sub>dd</sub> 供电电压）。

## 6.6 开关的使用寿命是多久？

此开关已经通过多种合格性测试。在冷切换条件下，保证至少 10 亿次使用寿命。在典型用例中，此开关展示了能够多次循环的最小使用寿命。这种很长的使用寿命是通过开关的精心设计、接触调节、驱动电压斜升控制和内部密封硅电容来实现的。

### 6.7 MEMS 开关是否对机械振动或跌落敏感？

MEMS 开关经历了全面的机械鲁棒性认证测试。其中包括 50G 时 20Hz 至 2kHz 的振动测试、1500G 0.5msec 的机械冲击测试、使用 20 至 2kHz 的 50G 正弦扫描的振动测试和 30kG 时的离心加速测试。全部遵循 MIL-STD-883 标准。

根据 AEC-Q100 测试 G5 标准，ADGM1304 和 ADGM1004 开关还符合 0.6m 高的跌落测试要求。MEMS 开关的尺寸和开关延迟小，因此它的鲁棒性与机电继电器相比显著提高。正如对所有机械和固态电子器件的常见建议一样，如果在板组装过程中掉落了一个松散的器件，则建议不要使用该器件，而应更换一个新的器件。

### 6.8 开关的直流电压和电流额定值是多少？

可在 ADGM1304 和 ADG1004 开关上施加的最大建议直流电压为  $\pm 6V$ 。开关允许的额定电流最高为 220mA。

### 6.9 ADGM1304 开关的导通和关断泄漏规格如何？

最大关断泄漏为 0.5nA，最大导通泄漏为 5nA。此规格是对开关使用最大直流偏置电压（即  $\pm 6VDC$ ）测试得出。

### 6.10 热切换是什么意思？

热切换是指在有信号通过时打开或关断开关。由于电子迁移，热切换可缩短开关的使用寿命。使用寿命受影响的成都取决于热切换时通过开关的功率量。

### 6.11 要最大限度地减少热切换事件，应采取哪些预防措施？

在开关处于导通状态时，避免将活动信号连接至开关。

避免在自动调整量程模式下运行测量仪表（例如数字万用表(DMM)）。某些仪表在切换量程时可能产生很大的瞬变顺从电压。

对于电阻测量，应使用可用的最高 DMM 范围设置（即最低分辨率），以使顺从电压最小。直连开关之前，应让同轴电缆放电，因为它们在直连开关时可能会存储电荷并引起热切换。

避免使用直连开关的容性终端。并联电容可能存储电荷，从而可能引起热切换事件。

### 6.12 持续导通(COL)规格是什么？

开关长时间导通会影响开关的可靠性。这在数据手册中指定为 COL 规格。ADGM1304 和 ADGM1004 在 50° C 条件下，COL 使用寿命规格为 7.2 年（典型值）；请参见相应数据手册中的表 1。此使用寿命随温度降低而增加。开关的 COL 使用寿命周期不得超过此规格，以保持良好的关断可靠性。在应用允许的情况下，建议以 50:50 或更小的占空比（关断时间比导通时间更长）操作开关，避免让开关在高温下长时间保持在一个状态。

### 6.13 Vcp 引脚上的并联电容有何用途？

Vcp 引脚上的并联电容用于平滑电荷泵驱动器电路产生的 80V 电压上的纹波。该纹波来自电荷泵的 11MHz 时钟。要最大限度地减少这种噪声，电容值为 47pF 为最佳。Vcp 电容也用作电荷泵输出的电荷库，使驱动器能够在切换时拉动电荷。

### 6.14 使用 MEMS 开关时，Ron 会有什么样的变化？

从一个周期到下一个周期，变化仅在 0.01  $\Omega$  范围内。在接通开关后的很短的时间量程内，可见 Ron 有一定程度的减少。在接通后的 1msec 至 100msec 的时间量程内，通常会有 -0.4  $\Omega$  的向下漂移。

### 6.15 MEMS 开关是否会反弹？

通过悬臂梁的精心设计以及控制开关的驱动速度，已消除反弹。驱动开关的 80V 电压不是瞬间施加的，事实上是以受控方式从 0 升至 80V。设计了渐升式曲线以尽可能消除反弹并改进驱动使用寿命。渐升式曲线是指定开关导通时间的关键因素之一。

### 6.16 此开关的 Con 和 Coff 电容是多少？

MEMS 开关本身的电容很小，约为 55fF。大部分电容来自 LFCSP 封装本身。Coff 通常为 1.6pF，Con 通常为 3.3pF。

### 6.17 在较低频率（如 300kHz 至 200MHz）下的插入损耗和关断隔离是多少？

插入损耗随频率的增加而减小，在 300kHz 至 200MHz 频段中通常介于 -0.1dB 到 -0.15dB 之间。关断隔离随频率的减小而增加，在 300kHz 至 200MHz 频段中通常介于 -90dB 到 -48dB 之间。

### 6.18 什么是关态电压？

关态电压是可在关断状态下施加给开关的最大直流电压。超过此直流电压可能会以不受控的方式静电关闭开关。这通常会导致导通电阻变化和使用寿命降低。应当注意的是，此处提到的关态电压在开关上通常存在差异，即它在一个或多个开关接线端子（RFx、RFC 和栅极）上以地为参考。如果关态电压是所有开关接线端子所共有的，则可使用更高的直流电压值，而不会对其性能产生不利影响。

### 6.19 有多少内部 11MHz 电荷泵振荡器时钟馈通至开关？

开关上会出现 11MHz 电荷泵时钟及其谐波，最高值发生在 2fo，约为 -115dBm，接通一个开关通道时可观察到这个值，随着接通更多开关通道，此值会增加。

### 6.20 能否完全消除内部 11MHz 电荷泵振荡器馈通？

能，禁用电荷泵，即可完全消除馈通。若要禁用 ADGM1304 上的电荷泵，请将 CLKSEL 引脚设为高电平且将 EXTCLK 引脚设为低电平。然后必须向 Vcp 引脚施加 80V 电压，开关就可以通过逻辑接口引脚进行正常控制。此方法将完全消除馈通至开关的 11MHz 电荷泵时钟。若要禁用 ADGM1004 器件上的电荷泵，请将 EXT\_D\_EN 引脚设为高电



平，并向 Vcp 引脚施加 80V 电压。

### 6.21 接通开关的速度有多快？

开关接通通常需要 30μsec。开关通常可以在不到 5μsec 内关断。

### 6.22 能否同时接通 ADGM1304 和 ADGM1004 器件中的所有开关通道？

可以，您可以完全单独控制这些器件中的所有开关。可同时全部接通或关断它们。

### 6.23 MEMS 开关有哪些线性性能？

开关具有很好的线性性能指标。在 900/901MHz 时使用 27dBm 的高功率信号，IIP3 可达到 69dBm（典型值）。如果是单音谐波线性性能，则在 150MHz 和 800MHz 下使用 36dBm 信号，二次和三次谐波典型值为 -85dBc。在较低频率下，对于 0dBm 时的 5.4MHz 信号，二次谐波为 90dBc。

### 6.24 ADGM1304 MEMS 开关的 ESD 额定值是多少？

此器件在 RF 引脚上的 ESD 额定值为 100V HBM，在所有其他引脚上为 2.5kV。RF 输入没有内部 ESD 保护二极管，这正是 HBM ESD 额定值低的原因。因此，对于 RF 引脚，建议使用外部 ESD 保护器件。

该器件可达到 500V 的 FICDM 额定值。通过采用行业标准 ESD 控制，在此 FICDM 额定值水平上可实现安全的自动操作和装配。

### 6.25 ADGM1004 MEMS 开关的 ESD 额定值是多少？

此器件在所有引脚上的 ESD 额定值均为 2.5kV HBM。ADGM1004 在 RF 输入端具有内部 ESD 保护二极管，因此实现的 ESD 额定值比 ADGM1304 高。FICDM 额定值为 500V。通过采用行业标准 ESD 控制，在此 FICDM 额定值水平上可实现安全的自动操作和装配。

### 6.26 对于与 ADGM1304 器件配合使用的 TVS ESD 保护二极管，您有什么建议？

选择保护 MEMS 开关的外部 TVS ESD 二极管时要考虑的关键规格是其触发电压和箝位电压。这两个电压都应尽可能低。例如 Infineon [ESD103-B1-02](#) TVS 二极管，就是一种能够改进 ADGM1304 器件的 ESD 性能的保护器件。

### 6.27 要最大限度地减少 ESD 风险，应采取哪些预防措施？

遵守所有必要的 ESD 处理预防措施，包括仅在静电耗散表面上工作、戴腕带或其他 ESD 控制装置、将未使用器件存放在导电泡沫中。

### 6.28 什么是插入损耗，以及如何定义它？

插入损耗(IL)是在开关处于开启状态时，开关输入端口与输出端口之间的信号衰减量。插入损耗以分贝为单位，应该尽量小，以提高功率传输。

计算插入损耗的通用公式如下：

$$IL = -20 \log_{10} |S_{21}| \quad [dB]$$

其中： $S_{21}$  为正向传输系数，在开关端口 2 至端口 1 之间测得，这两个端口以  $50\ \Omega$  纯阻性负载端接。注意， $S_{12}$  也可在假定器件具有对称性的情况下使用。

### 6.29 什么是关断隔离，以及如何定义它？

关断隔离是在开关处于断开状态时，开关输入端口与输出端口之间的信号衰减量。以分贝为单位，使用与插入损耗相同的方式进行计算。

### 6.30 什么是三阶交调截取点(IIP3)参数？

IIP3 是双音谐波测试的外推基本功率输出对功率输入直线与三阶交调产物外推直线的交点。IIP3 是表征开关线性度的品质因数。

### 6.31 什么是浮空节点，它如何工作？

浮空节点是指由于缺少直流基准电压，开关梁进入未知电压电平时的一种现象。这可能导致开关驱动不可靠，从而可能导致热切换事件，并造成开关损坏。

使用该开关时，在如下四种情况下可能会产生浮空节点

RFX 引脚保持开路 - 请参见下图

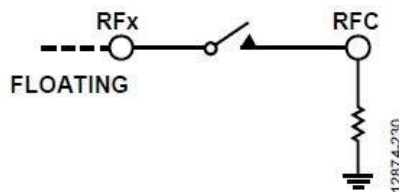


图 6-2 RFX 引脚保持开路

将一个串联电容直接连到开关 - 请参见下图

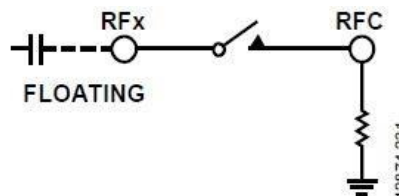


图 6-3 将一个串联电容直接连到开关

将两个开关的 RFX 引脚直接连在一起 - 请参见下图

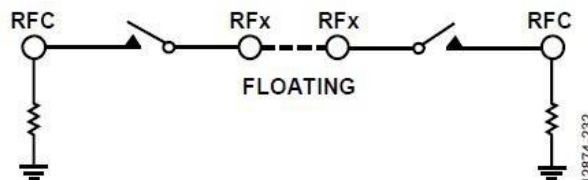


图 6-4 将两个开关的 RFX 引脚直接连在一起

将一个开关的 RFC 引脚直接连接到另一个开关的 RFx 引脚 - 请参见下图

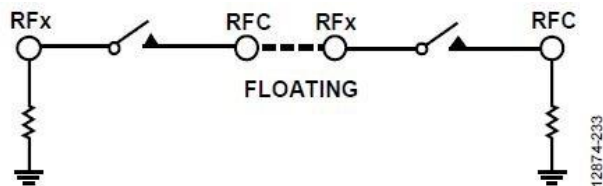


图 6-5 将一个开关的 RFC 引脚直接连接到另一个开关的 RFx 引脚

### 6.32 如何避免浮空节点？

将大值接地电阻连接到相互级联的 MEMS 开关的通道可避免浮空节点，如下图所示。这些分流电阻将提供恒定直流接地基准电压，并避免所有不可靠的驱动。有关详细信息，请参阅 [ADGM1304](#) 数据手册中的应用部分。

示例 1 - 下图显示两个使用分流电阻连接在一起的 ADGM1304 器件，用于缓解浮空节点

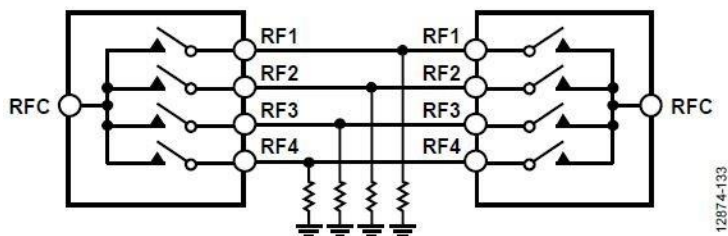


图 6-6 使用分流电阻连接在一起的 ADGM1304 器件

示例 2 - 下图显示三个使用分流电阻连接在一起的 ADGM1304 器件，用于缓解浮空节点

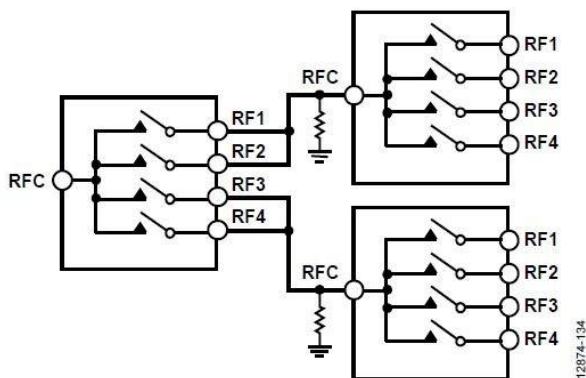


图 6-7 三个使用分流电阻连接在一起的 ADGM1304 器件

### 6.33 MEMS 开关器件是否无铅？

是，MEMS 开关无铅。它是符合 RoHS 标准的器件。型号名称的“Z”部分表示无铅器件。

### 6.34 此器件的 MSL 级别是什么？

MSL 3

### 6.35 开关的热切换使用寿命是多久?

ADGM1004 数据手册 P9、ADGM1304 数据手册 P8。

### 6.36 虽然 Vcc\_max 是 6V，但数据手册提到的电源范围是 3.1V 至 3.3V。由于现有电源，我想使用 3.6V，有问题吗？这样做有什么缺点？

ADGM1304 仅在 VDD = 3.1 至 3.3V 时工作。VDD 至 AGND 值为 -0.3V 至 +6V，但这是绝对最大额定值。绝对最大额定值仅是一次性额定最大值。等于或超出绝对最大额定值可能会导致产品永久性损坏。建议仅在 VDD = 3.1 至 3.3V 时操作 ADGM1304，以实现最佳性能。

### 6.37 10MHz、100MHz 和 1GHz 的导通和关断 C<sub>RF</sub>（RF 端口电容）的期望值是多少？

下图显示的是高达 1GHz 时，RF1 和 RF2 的导通和关断 C<sub>RF</sub>。1MHz 时 RF 端口的典型导通电容为 3.3pF，关断电容为 1.6pF。请注意，RF1 至 RFC 开关 C<sub>RF</sub> 特性与 RF4 至 RFC 开关相同，RF2 至 RFC 开关 C<sub>RF</sub> 特性与 RF3 至 RFC 开关相同。

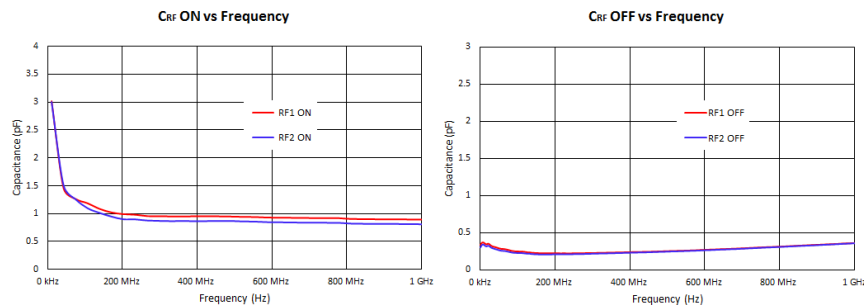


图 6-8 RF1 和 RF2 的导通和关断 C<sub>RF</sub>

注意：这些图的电容数据从 s 参数数据中获得。

## 7. ADG9XX 宽带 CMOS 开关与多路复用器常见问题解答

### 7.1 对于 ADG9xx 宽带 CMOS 开关，其插入损耗是什么，是如何定义的？

插入损耗(IL)是在开关处于开启状态时，开关输入端口与输出端口之间的信号衰减量。插入损耗以分贝为单位，应该尽量小，以提高功率传输。

计算插入损耗的通用公式如下：

$$IL = -20 \log_{10} |S_{21}| \quad [dB]$$

其中：S<sub>21</sub> 为正向透射系数，在开关端口 2 至端口 1 之间测得，这两个端口以 50 Ω 纯阻性负载端接。注意，S<sub>12</sub> 也可在假定器件具有对称性的情况下使用。

### 7.2 能将大于 0.5 V 的直流偏置电压用于 ADG9xx 宽带 CMOS 开关吗？

将 0.5v 的直流偏置电压用到 ADG9xx 宽带 CMOS 开关会使功率处理能力提高到 16dBm。将其提高到 0.5v 以上，随着信号的增大，开关的 Ron 会呈指数级增加。下图展示了 Ron 变化与输入电压的关系。可见，大于 0.5 V 的直流信号会增加开关上的损耗。

就像标准 CMOS 开关一样，应用于开关输入端的信号不得超过 VDD 电源电压。

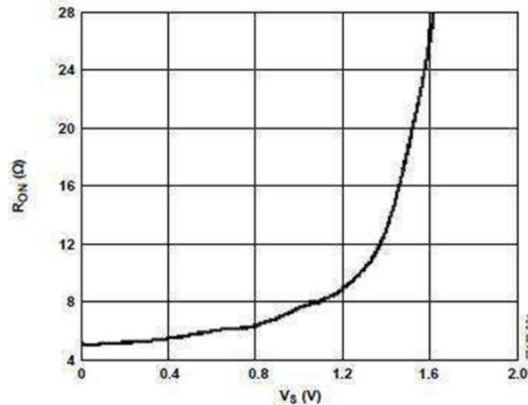


图 7-1 导通电阻与源极电压的关系

### 7.3 P1dB（1-dB 压缩点）的意思是什么？

P1dB（1 dB 压缩点）是开关插入损耗比低电平值增加 1 dB 时的 RF 输入功率电平。它是测量开关 RF 功率处理能力的一项指标。举例来说，ADG918 在 1 GHz 情况下的 P1dB 为 17 dBm，其中，VDD= 2.5 V。这就是说，如果在低功率输入信号下，1 GHz 时的插入损耗为 0.8 dB，则在应用 17 dBm 的输入信号时，插入损耗为 1.8 dB。

### 7.4 我是否可以并联 4 片 ADG904 来实现 16:1 的功能吗？

是可以这么实现的，实现方法：把 4 片 ADG904 的输出 RFC 连在一起，通过 EN 管脚来选通。但是需要注意的是在实现并联连接的时候，由于 4 个 RFC 连到一个新的结点使其容性增加，会导致输入带宽的降低。

### 7.5 如何将一个直流偏置应用到 ADG9xx 开关的 RF 输入上？

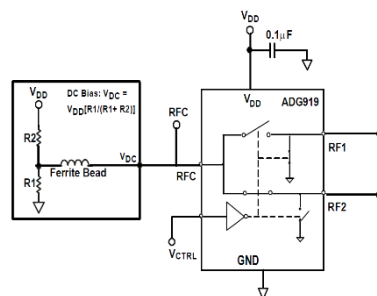
给 RF 输入增加一个小直流偏置会提高 ADG9xx 开关的功率处理能力。0.5V 的直流会使功率处理能力提高至 16dBm。要减少通过输入端的端接电阻的任何电流消耗，最好把偏置加到输出(RFC)端。这是最佳做法，尤其是低功耗便携式应用。如果下游电路无法容许直流偏置，则需要在 RF 输出端添加隔直电容。

选择 1: 0.5V LDO/稳压器通过铁氧体磁珠（RF 扼流圈）偏置 RFC 输入。

选择 2: 如图 7-2 所示

电阻分压器生成 0.5V 并通过铁氧体磁珠馈送至 RFC。

使用电阻分压器可能会消耗更多电流，特别是在没有进行交流耦合的情况下，但不应



影响开关 RF 性能。根据需要，交流耦合 RF 引脚

图 7-2 将一个直流偏置应用到 ADG9xx 开关的 RF 输入上

## 7.6 ADG9xx 开关系列支持负电源电压吗？

在 GND（地）引脚上有负信号时，只要 VDD 至 GND 符合  $-0.5\text{ V}$  至  $+4\text{ V}$  的绝对最大额定值指标，ADG9xx 系列即可正常工作。请注意，以这种方式运行器件时，会使内部端接置于这个新的 GND 电位下—在某些应用中，这是不合适的。

## 7.7 CMOS 宽带开关解决方案相对于砷化镓的主要优势是什么？

GaAs 开关一般需要采用隔直电容与 RF 端口串联，实际上，是使芯片相对于直流地有效浮动，以便通过正控制电压来控制开关。ADG9xx 系列宽带开关则不存在这种要求，消除了带宽下降问题，消除了电容对整体系统性能的影响，同时也消除了 GaAs 解决方案存在的额外空间和成本问题。不使用隔直电容时，ADG9xx 器件可以在直流以上维持低插入损耗 ( $0.5\text{ dB}$ )。ADG9xx 系列不但是一种更小、效率更高的设计解决方案，而且所需功耗也更低，在所有电压和温度条件下，功耗还不到  $1\text{ uA}$ 。

## 7.8 什么是反射式开关？

反射式开关与吸收式开关相同，只是后者使用的是  $50\Omega$  的负载端接，而前者使用的是  $0\Omega$  负载端接。ADG902 (SPST)、ADG919 (SPDT)、ADG936R（双通道 SPDT）和 ADG904R (SP4T) 都是反射式开关。反射式开关在关闭和开启状态时都能得到较低的 VSWR，一般用于在系统中其他地方提供匹配的应用。多数情况下，吸收式开关可以替代反射式开关，但反过来则不然。

## 7.9 ADG901、ADG918、ADG936 和 ADG904 四款开关都提供吸收式选项。它们都是什么，适用于哪些应用？

ADG901 (SPST)、ADG918 (SPDT)、ADG936（双通道 SPDT）和 ADG904 (SP4T) 四款器件都被描述为吸收式（匹配）开关，因为它们具有片内  $50\Omega$  端接分流引脚。下图展示了 ADG918 吸收式开关的内部配置。

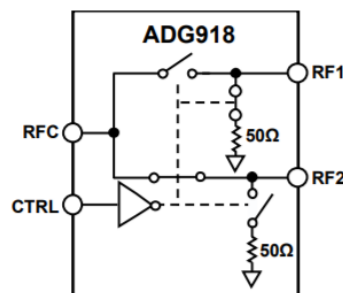


图 7-3 ADG918 吸收式开关内部配置

吸收式开关各个端口均具有良好的阻抗匹配表现，因此，其回波损耗（或电压驻波比 (VSWR)）性能也不错，不受开关模式的影响。应该用于 OFF 通道需要适当的后部端接的应用，以维持良好的回波损耗性能。可见，吸收式开关非常适合要求尽量减少 RF 源回波反射的应用。它还可确保将最大功率传输到 50Ω 系统中的负载上。同时需要指出，串行分流开关配置还有助于提高关断隔离效果。

## 8. 数字交叉点开关常见问题解答

### 8.1 支持哪些数据速率或数据速率范围？

数字交叉点开关产品是与协议无关的异步数字开关，因此每个通道独立支持高达产品数据手册中列出的最大额定数据速率。

### 8.2 支持哪些串行数据协议？

数字交叉点开关产品是与协议无关的异步数字开关，因此几乎可以支持所有物理层协议，前提是数据是二进制格式（NRZ 或 RZ），并且数据速率在产品数据手册中列出的最大操作数据速率范围内。

### 8.3 在高速串行通道上何时应使用交流耦合，何时应使用直流耦合？

交流耦合在 Tx 器件和 Rx 器件之间隔离直流电流。这对于直流电平转换、热插拔保护和防止不同电源域之间（如卡到卡或机箱到机箱连接）的直流电流非常有用。交流耦合的缺点是设置低频截止，从而要求对串行数据进行加扰或编码，使其平均具有相等数量的 0 和 1，并具有连续相同数字(CID)的约束数。

### 8.4 能否将一个输入连接到多个输出？

能，数字交叉点开关产品为非阻塞式开关，这意味着不管其他输出的连接状态如何，任何输出都可从任何输入接收数据。

### 8.5 更改交叉点连接会影响之前配置的其他连接的状态吗？

不会。不管其他输出的连接状态如何，每个输出都可从任何输入接收数据。如果特定输出的连接改变，其他输出的连接状态将保持不变。

### 8.6 如何处理未使用的输入或输出？

一般来说，高速串行输入和输出有集成终端电阻用于终止供电电压。如果有任何引脚未使用，可让其浮空。可按照相应的产品数据手册中的建议，上拉或下拉未使用的输入控制引脚。中断等未使用的输出控制引脚可保持浮空，除非产品数据手册中另有要求。

## 9. 其他开关与多路复用器常见问题解答

**9.1 我正在使用 ADG884 的 spice 模型。在产品数据手册中，-3dB 带宽是 18MHz。仿真结果约为 1.7GHz。Spice 模型中是否未包含信号链的模拟信号带宽？**

ADG884 的 SPICE 模型包含正确的带宽值。使用 AC 扫描仿真无法仿真带宽。请查看附件。要进行带宽模拟，需要网络分析仪。我使用 Agilent 的网络分析仪 XNA1 在 MultiSim 12.0 中进行了仿真。它将输入和输出用 50  $\Omega$  电阻匹配。仿真结果很精确。S 参数 s21 显示  $V_{out}/V_{in}$ 。在幅度衰减-3dB（图 9-1 上）或-45° 相移（图 9-1 下）时，频率约为 18 MHz。

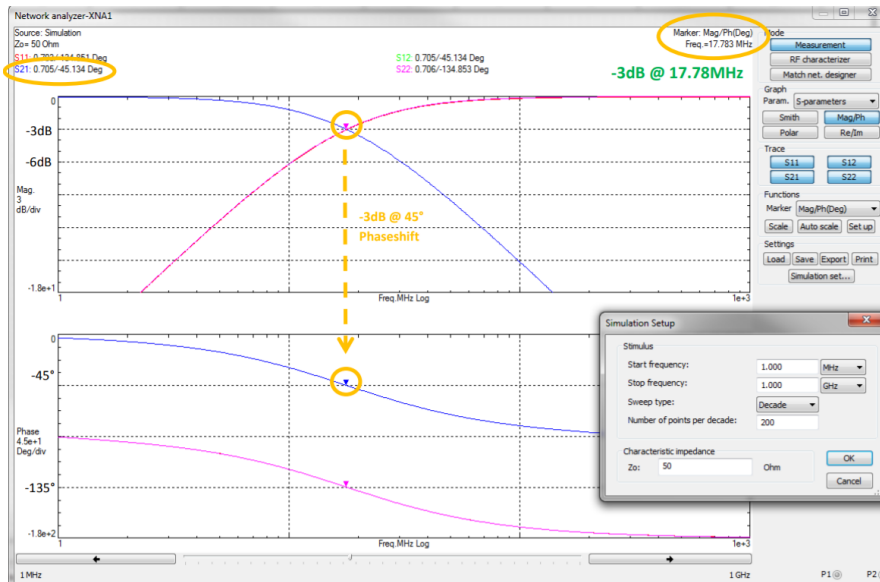


图 9-1 ADG884 带宽仿真

附件的测量结果表明，在-45.134° 相移时，频率/带宽为 17.78MHz。使用 LTspice 可以得到类似的结果。

附件：[BandwidthSimulationADG884.pdf](#)

### 9.1 使用单电源工作时，ADG1612 好像无法正常发射双极性信号。当信号降至地电压以下时，信号发生削波。如何避免这种情况？

在器件采用单电源供电时，如果源极引脚或漏极引脚上的模拟输入信号降至基板电压 (GND) 以下，则内部 ESD 保护二极管将开始导通。发生这种情况时，您会看到，ON 通道上发生失真或削波现象，OFF 通道出现电流。另外，OFF 开关可能处于导通状态。为关闭该开关，必须使  $V_{gs} < V_{tn}$  ( $\sim 0.7v$ )。最低电压被施加到栅极（这里是 GND）。然而，如果 S/D 降至栅极电压以下，则会得到正  $V_{gs}$ ，该通道将开始导电。

您可以通过 DC 偏置绕过上述情况，使负信号偏置至 GND 以上。或者，可以使用 ADG4612，采用单电源时，这款器件可以传输最低-5.5V 的双极性信号。更多信息请参阅 ADG4612 数据手册。

### 9.3 为了降低 ADG801 的 $R_{ON}$ ，我是否可以把多片 ADG801 并联从而减低 $R_{ON}$ 的值？

可以的。

### 9.4 看到 ADG451/2/3 的数字逻辑电源 VL 的供电只说了 5V 情况下的指标，现在



我的 FPGA 是 3.3V 供电的，高低电平分别为 3.3V 和 0V，我该如何处理 VL 的值呢？

VL 可以低于 5V 供电，具体的开启电压值请参考图 9-2：

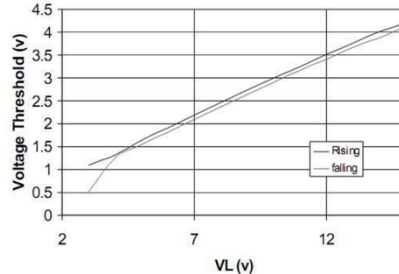


图 9-2 阈值电压与数字电源电压

**9.5 对于没有逻辑电源的开关，如 ADG409，数字控制口的逻辑高电平可以达到 VDD 吗？数据手册只标称了高电平的最小值为 2.4V。**

可以，数字控制口的输入范围从 VSS 到 VDD 之间。

**9.6 ADG333A 在输入管脚悬空的状态下，它的输出端 D 连接的是 A 端还是 B 端呢？**

由于 ADG333A 的输入端既没有上拉到电源也没有下拉到地，因此输出 D 的状态将是不确定的。

**9.7 使用 ADG1434，当在没有上电的时候，即  $V_{DD}=V_{SS}=0$ ，然而输入端 S 仍然会有信号存在，即  $S1A=12V$ ，这样使用会对芯片有什么影响？**

当在  $V_{DD}=V_{SS}=0$ ， $S1A=12V$  的时候，此时的输入已经超出了如图 9-3 数据手册规定的绝对最大值，即模拟、数字输入信号的范围已经超过电源轨 300mV 或者 30mA。这样不能保证芯片正常工作甚至有可能损坏芯片。

## ABSOLUTE MAXIMUM RATINGS

$T_A = 25^\circ\text{C}$ , unless otherwise noted.

Table 4.

Parameter	Rating
$V_{DD}$ to $V_{SS}$	35 V
$V_{DD}$ to GND	-0.3 V to +25 V
$V_{SS}$ to GND	-25 V to +0.3 V
Analog Inputs <sup>1</sup>	$V_{SS} - 0.3 \text{ V}$ to $V_{DD} + 0.3 \text{ V}$ or 30 mA (whichever occurs first)
Digital Inputs <sup>1</sup>	GND - 0.3 V to $V_{DD} + 0.3 \text{ V}$ or 30 mA (whichever occurs first)

图 9-3 绝对最大额定值

通过如下结构可以看出芯片内部都包含有 ESD 保护二极管，在正常工作条件下，这些二极管反向偏置，它们不会有电流流过除非输入信号大于电源电压。如果由于电源丢

失而导致电源端悬空，那么输入信号就能通过内部的二极管给芯片上电，即 VDD 就会被上电。为了防止 VDD 被输入信号开启，建议在电源两端加上两个二极管（如下图红色二极管）。

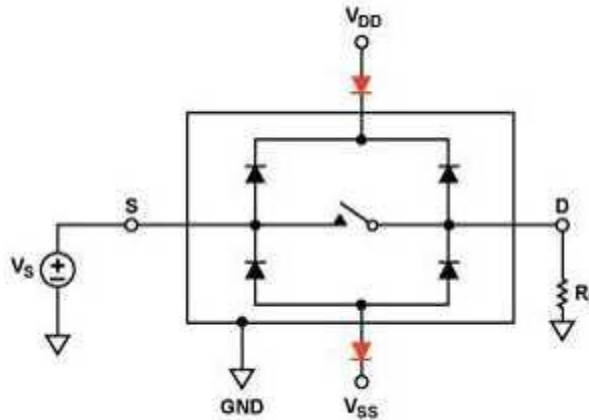


图 9-3 芯片内部 ESD 保护二极管

**9.8 ADG1419 的 EN 管脚可以直接连接到 VDD 保持永久使能吗？这样有可能由于 EN 管脚 带来的干扰直接影响到 VDD 吗？**

直接连接到 VDD 是可以的，是不会受到干扰的。数字信号的切换是导致数字信号干扰和毛刺的主要原因，数据手册通过使用  $Q_{INJ}$  来表示。ADG1419 拥有良好的 PSRR，具有很好的抑制噪声的能力，因此 VDD 是不会受到 EN 干扰的。