

高精度逐次逼近型ADC支持电路的设计和故障排除

简介

前端

- 输入类型
- Vcm
- ADC驱动器
- 保护
- RC滤波器
- 裕量

基准电压源

- 驱动
- 去耦
- 缓冲
- 噪声
- 温度漂移
- “粘连代码”

Ref

后端

- 支持软件

Amp

高分辨率
SAR ADC

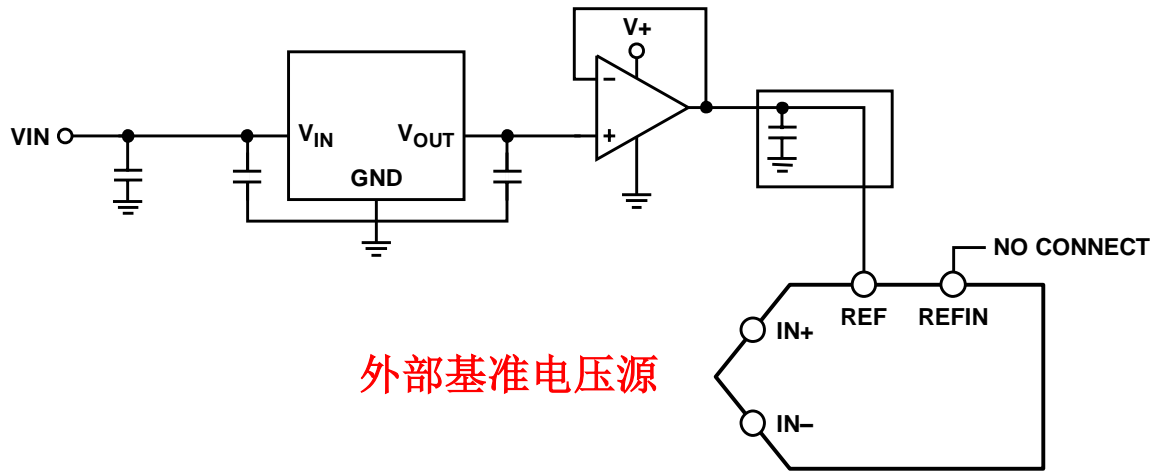
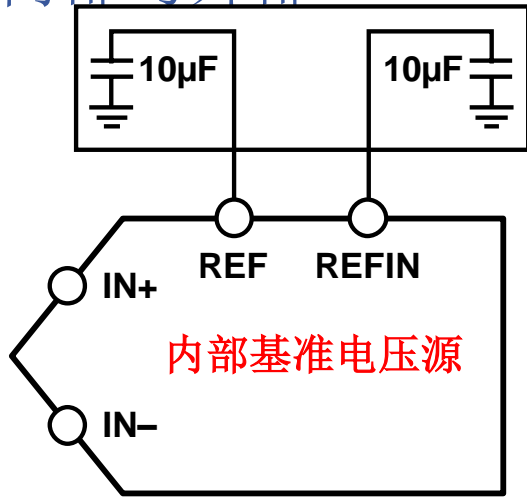
uP/FPGA



基准电压源

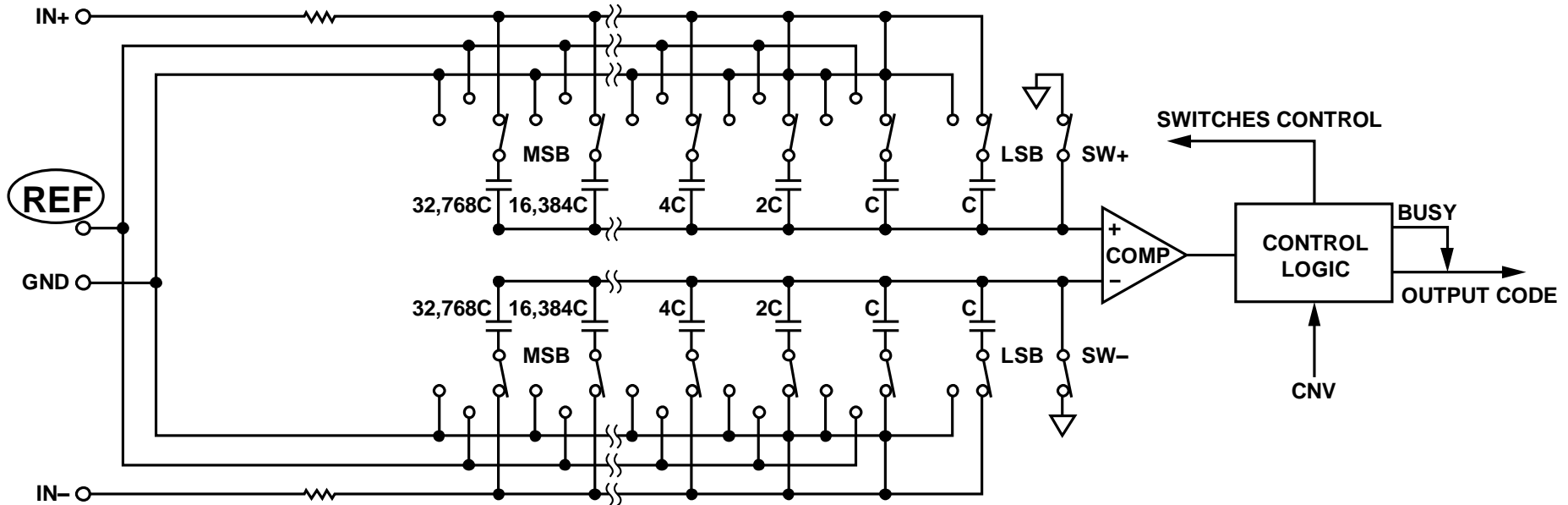
SAR基准电压源

内部与外部



- ◆ 内部基准电压源
 - 易于使用
 - 节省空间
- ◆ 外部基准电压源
 - 无与ADC集成的基准电压源
 - 最佳性能（噪声、ppm/C漂移和初始精度）
 - 可能获得更好的功效/多个ADC
- ◆ 如何设计SAR ADC的外部基准电压源？？

SAR基准电压输入



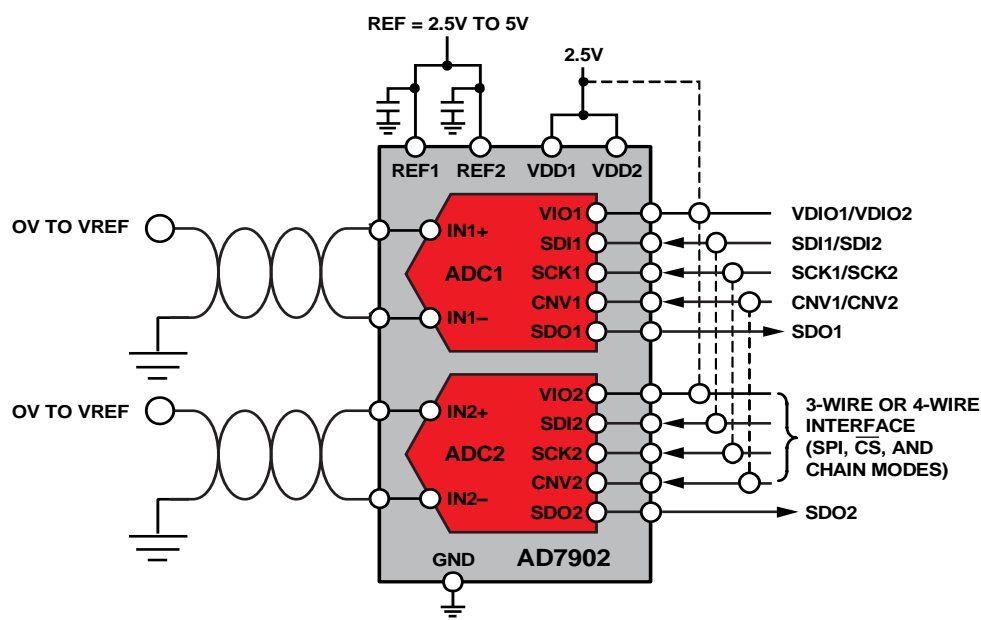
- ◆ REF是开关电容输入
 - 每一位电容ADC在位检验过程中均会切换至REF
- ◆ 电荷再分配会导致从REF吸取电荷
- ◆ 动态电流负载
 - 吞吐速率的函数
 - 内部位检验时钟的函数
 - MSB需要最大电荷

AD7902

双通道16位1MSPS伪差分单极性Sim采样SAR

◆ 特性和优势

- 高性能
 - ◆ 16位分辨率 (NMC)
 - ◆ 1MSPS吞吐量
 - ◆ 积分非线性 (INL): ± 2.5 LSB (最大值)
 - ◆ 信纳比 (SINAD): 91dB @ 1KHz
 - ◆ 总谐波失真 (THD): -105dB @ 1KHz
 - ◆ 无流水线延迟
- 低功耗
 - ◆ 12mW @ 1MSPS, 140uW @ 10kSPS
- 宽温度范围
 - ◆ -40至125degC
- 伪差分输入
 - ◆ 0V至Vref (2.5至5.5V)



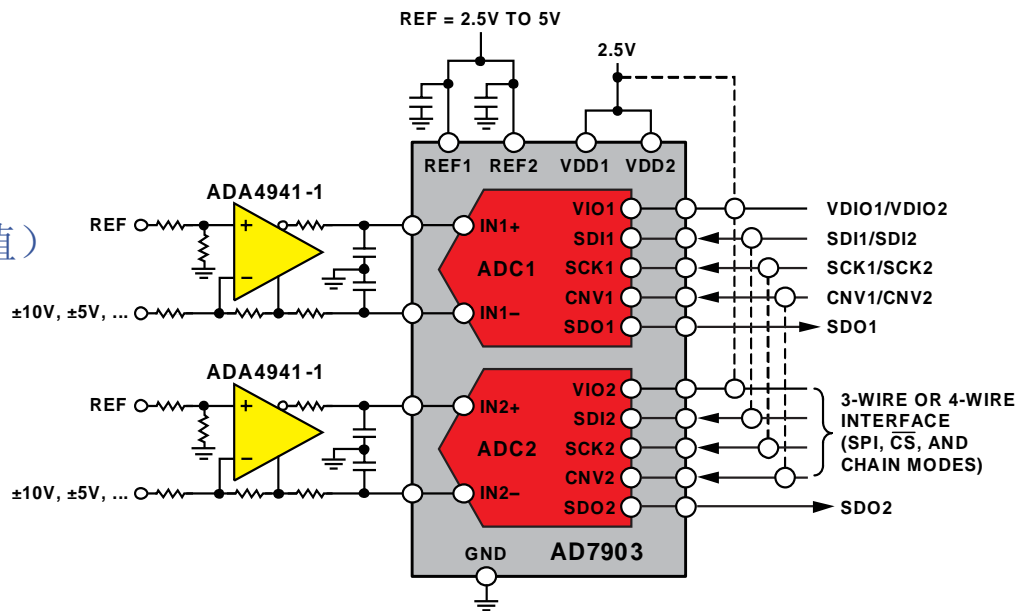
分辨率	输入	通道	逻辑	接口	封装
16位	伪差分	2 (SS)	1.8V – 5.5V	串行/SPI	20-Icd QSOP

AD7903

双通道16位1MSPS差分单极性Sim采样SAR

特性和优势

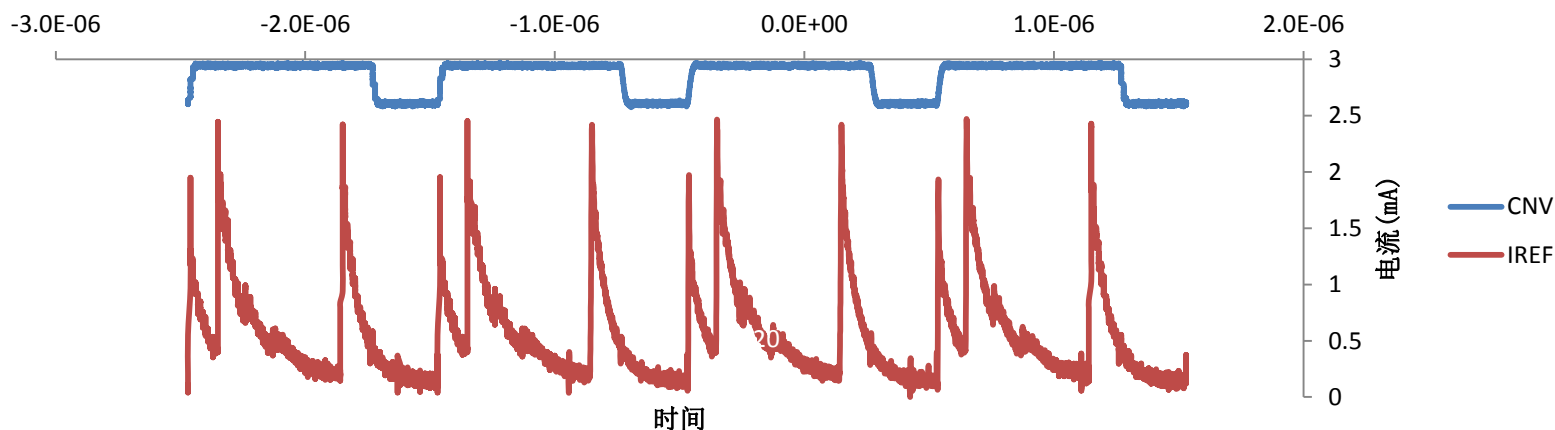
- 高性能
 - ◆ 16位分辨率(NMC)
 - ◆ 1MSPS吞吐量
 - ◆ 积分非线性(INL): ± 2.0 LSB (最大值)
 - ◆ 信纳比(SINAD): 93.5dB @ 1KHz
 - ◆ 总谐波失真(THD): -112dB @ 1KHz
 - ◆ 无流水线延迟
- 低功耗
 - ◆ 12mW @ 1MSPS, 140uW @ 10kSPS
- 宽温度范围
 - ◆ -40至125degC
- 差分输入
 - ◆ $\pm V_{ref}$ (2.5至5.5V)



分辨率	输入	通道	逻辑	接口	封装
16位	差分	2 (SS)	1.8V - 5.5V	串行/SPI	20-1d QSOP

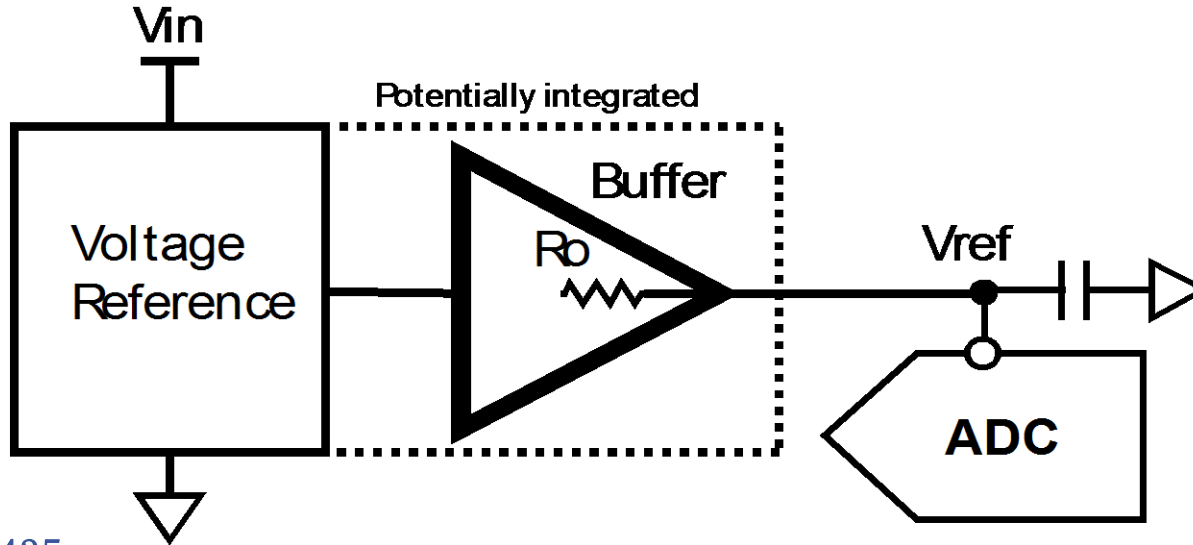
SAR基准电压输入

AD7902 / 03 IREF 与时间的关系 (转换速率为 1MSPS)



- ◆ 使用**500**欧姆电阻测得的电流
 - 电流尖峰高达**2.5mA**
- ◆ 需要大储能电容, 以获得稳定的基准电压
 - 通常为**10uF**或以上
 - 减少基准电压源驱动时的负担
- ◆ 基准电压源电路在转换之间为储能电容充电
 - **ADC**基准电流规定为特定吞吐速率时的平均电流
 - 平均电流与吞吐速率成比例

基准电压输出驱动



AD7902 / AD7903

Vref = 5V

Iref / ADC = 330uA

@ 1MSPS

ADR435

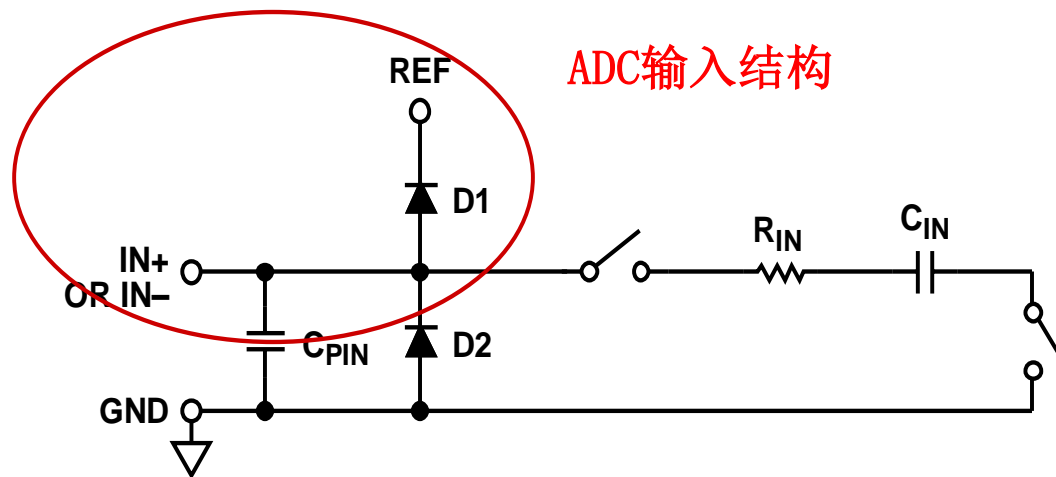
负载寄存器=15ppm/mA

$$R_o = \frac{5V * 15 ppm / mA}{1000} = 0.075 ohm \quad \checkmark$$

$$R_{o_max} = \frac{V_{half_lsb}}{I_{REF}} = \frac{5V}{330 \mu A} = 0.115 \Omega$$

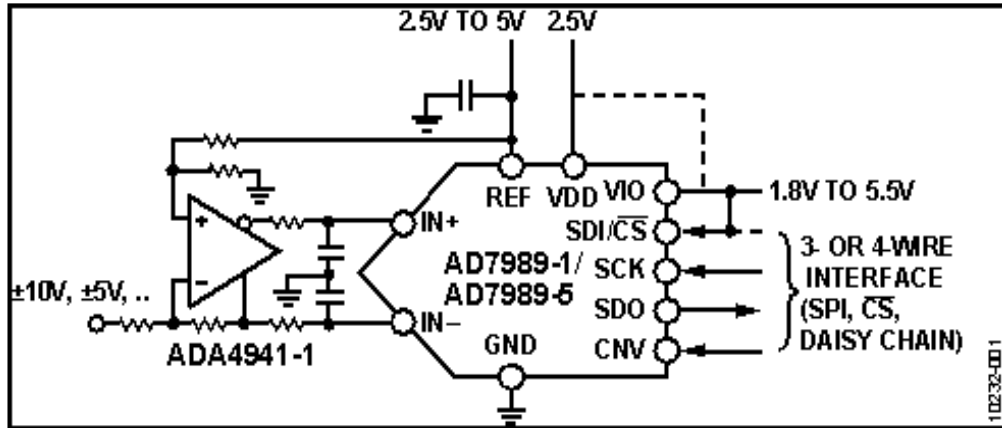
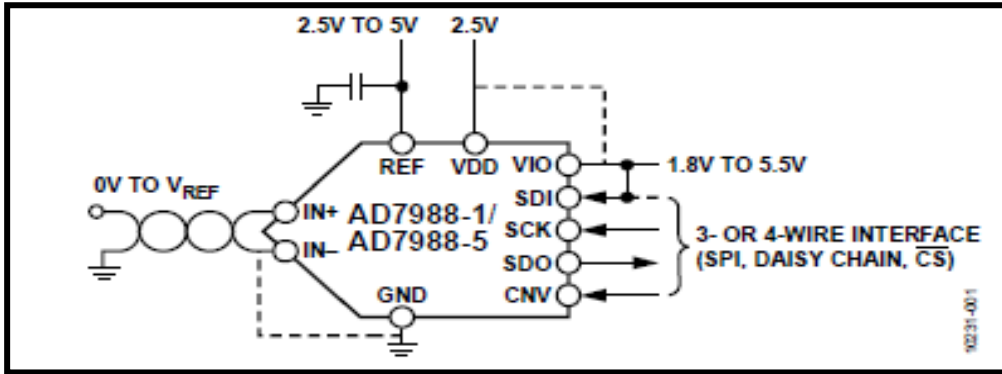
- ◆ 带隙基准电压源可以包含缓冲器 (ADR43X、ADR45XX)
 - 否则，可以使用合适的运放
- ◆ 电流负载应使基准电压下降小于0.51sb
 - 突发模式工作是最差的情况
- ◆ 基准电压源的输出电流大于总基准输入电流的平均值

基准电压源的吸电流能力



- ◆ 在故障条件下，**ADC**输入可能会超过基准电压
 - **ADC**驱动器从更宽电轨运行
 - 电流/电荷释放到**REF**节点
- ◆ 基准电压源电路需要吸电流功能(**ADR43X, ADR45XX**)
 - 放电超过**REF**电容上的电压
 - 在故障过程中吸取**ADC**驱动器电流
- ◆ 老的基准电压源可能没有吸电流功能，仅有源电流功能

较低吞吐速率的ADC(AD798x-1/-5)



目标应用

- ◆ 电池供电设备
- ◆ 低功耗数据采集系统
- ◆ 便携式医疗仪器

主要特性:

◆ AD7988-1 / AD7989-1

- 16位/18位
- 吞吐速率: 100ksps
- 功耗: 0.7mW

◆ AD7988-5 / AD7989-5

- 16位/18位
- 吞吐速率: 500ksps
- 功耗: 3.5mW

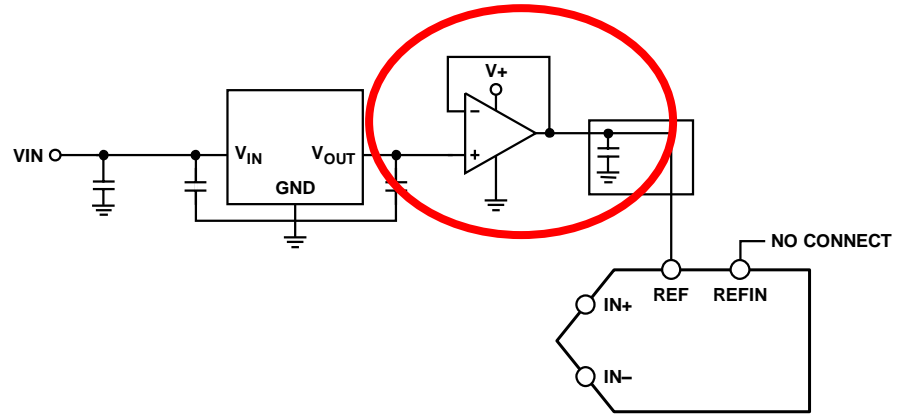
◆ 出色的交流和直流规格

◆ 宽工作温度范围: -40°C至+125°C

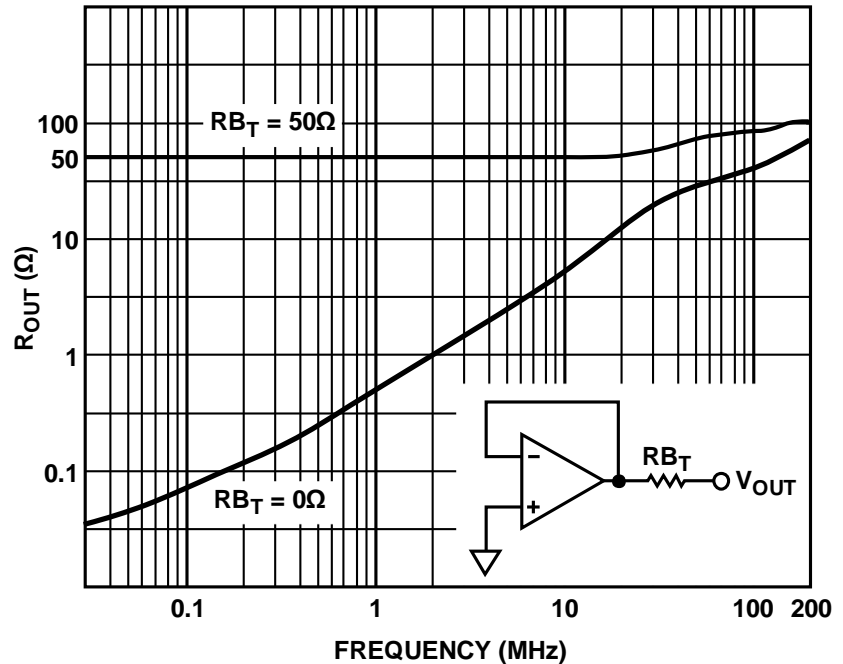
◆ 与AD7980 / AD7982引脚兼容

基准电压源缓冲器

- ◆ 当Ref驱动不足或uPower Ref时使用
- ◆ 用于驱动多个ADC
- ◆ 典型单位增益配置
 - 低噪声
 - 驱动大电容负载(10uF)
- ◆ 频率范围内的低输出阻抗
- ◆ 大储能电容可处理高频纹波
 - 取决于吞吐速率
- ◆ 缓冲器可处理低频纹波
 - 输入信号带宽

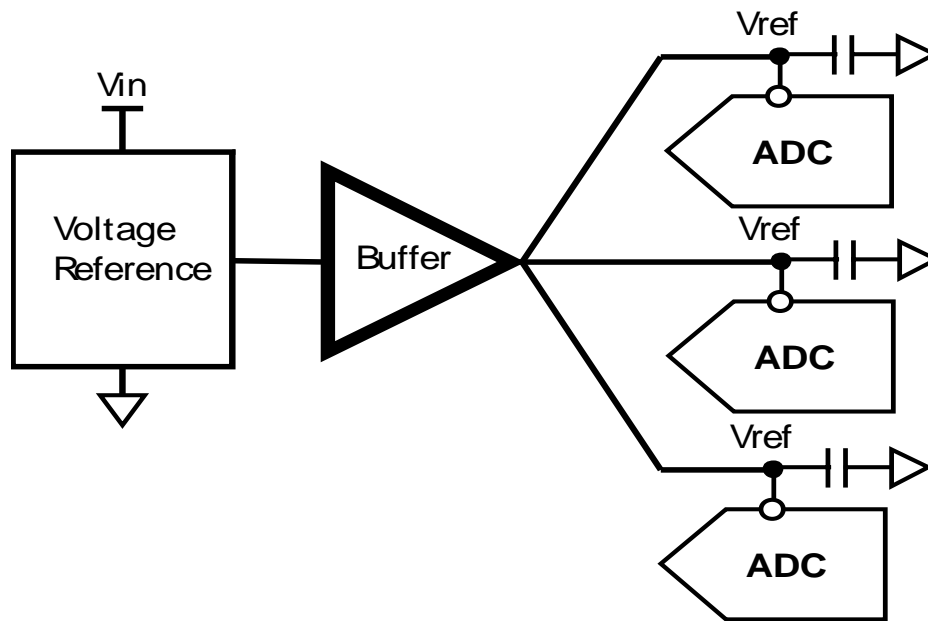


AD8031 (或ADA4841)



01056-033

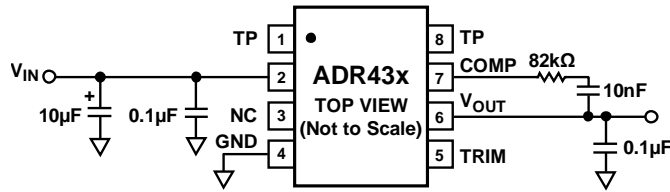
驱动多个ADC的基准电压缓冲器



数字X射线
CT应用

- ◆ 每个电路板/系统一个基准电压源
 - 同步采样型应用
- ◆ 每一个**SAR ADC**均具有其自己的储能电容
 - 尽可能靠近**REF**引脚放置
- ◆ 星型连接至缓冲器，使串扰最小
- ◆ 缓冲器必须在大电容负载的情况下保持稳定
- ◆ 缓冲器必须具有充足的电流驱动能力

基准电压源补偿和噪声



NOTES
 1. NC = NO CONNECT
 2. TP = TEST PIN (DO NOT CONNECT)

04500-003

◆ 基准电压源的噪声 << ADC的噪声

- 典型值不超过20%至25%

◆ ADC(AD7903)产生的噪声

$$\frac{5V}{2\sqrt{2}} \times 10^{-\frac{94dB}{20}} = 35 \mu V \text{ rms}$$

◆ Ref 噪声 <= 9 μV_{rms}

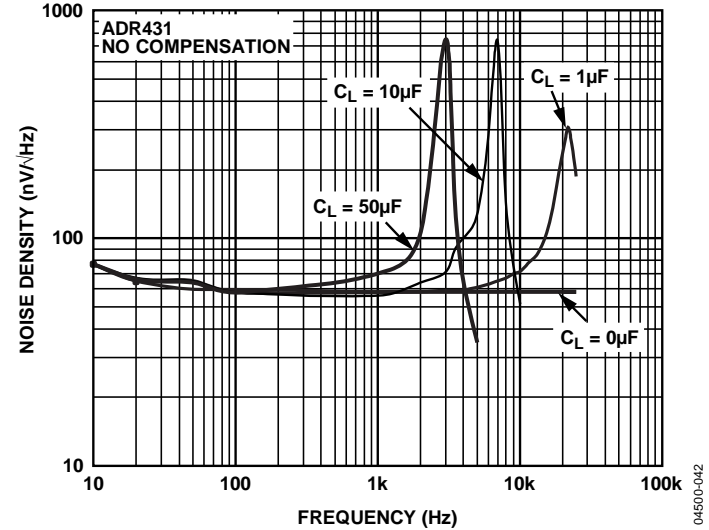
◆ ADR435 Ref 1/f噪声 = $\frac{8 \mu V_{\text{p-p}}}{6.6} = 1.2 \mu V \text{ rms}$

◆ ADR435宽带NSD

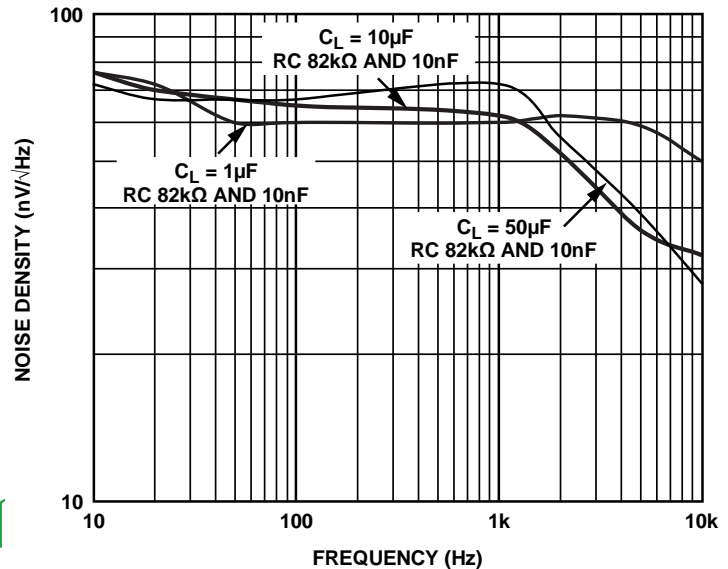
$$115 \text{ nV}/\sqrt{\text{Hz}} \times \sqrt{\frac{\pi}{2} \times 3 \text{ kHz}} = 7.9 \mu V \text{ rms}$$

◆ 总噪声

$$\sqrt{(1.2 \mu V \text{ rms})^2 + (7.9 \mu V \text{ rms})^2} = 8 \mu V \text{ rms} \checkmark$$

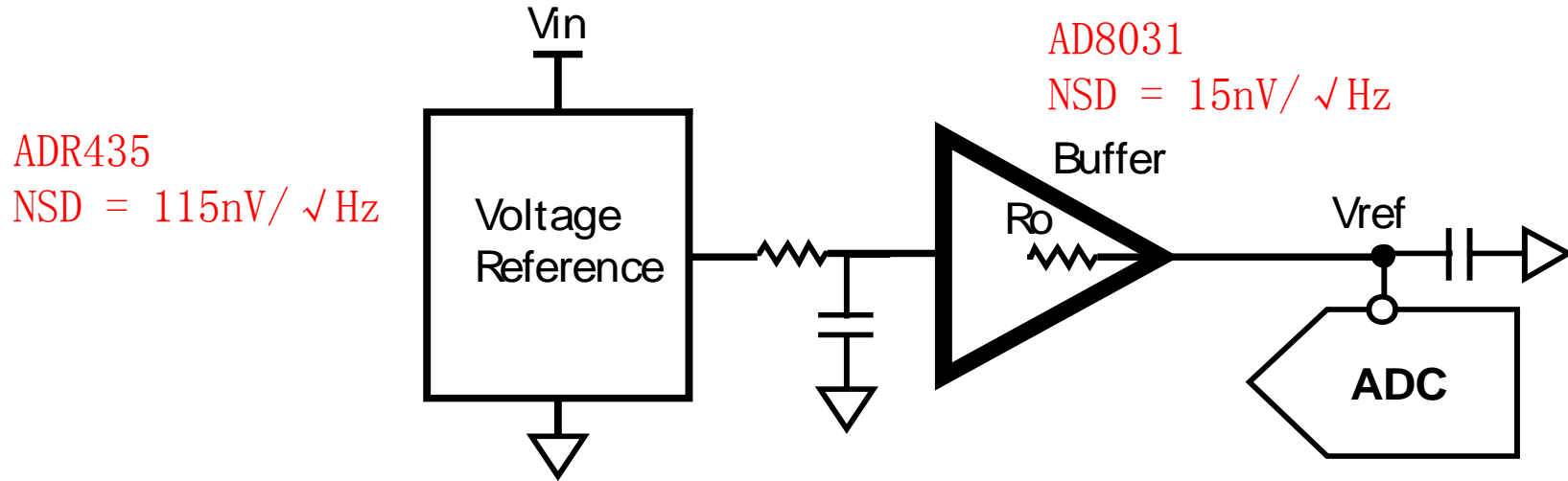


04500-042



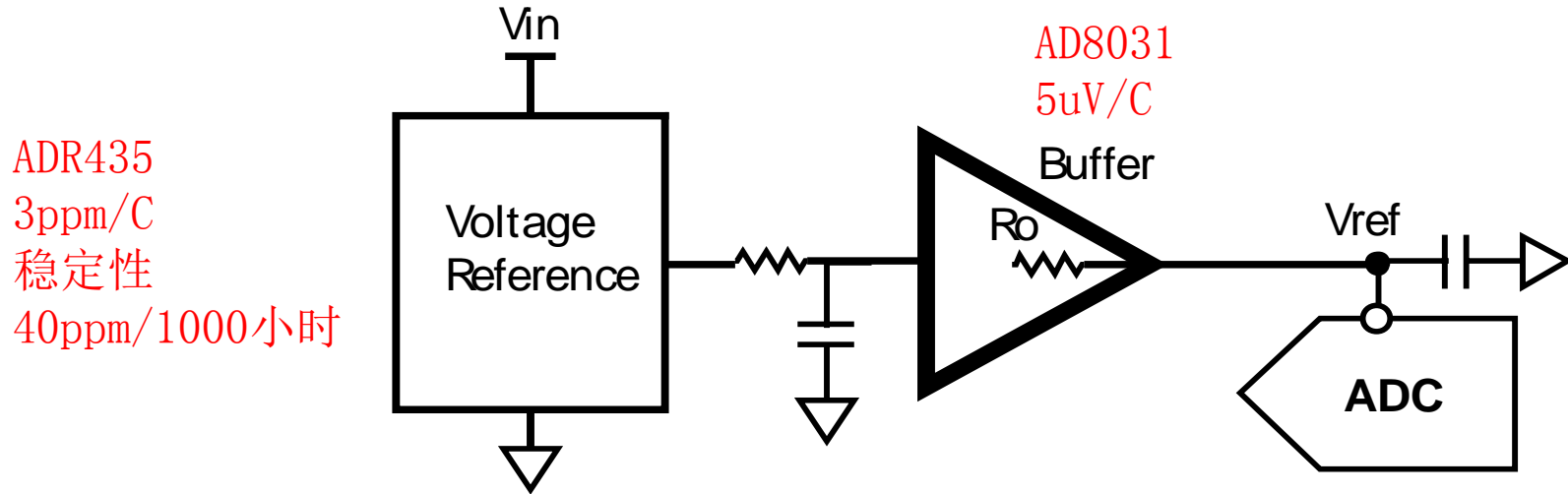
04500-043

缓冲器噪声



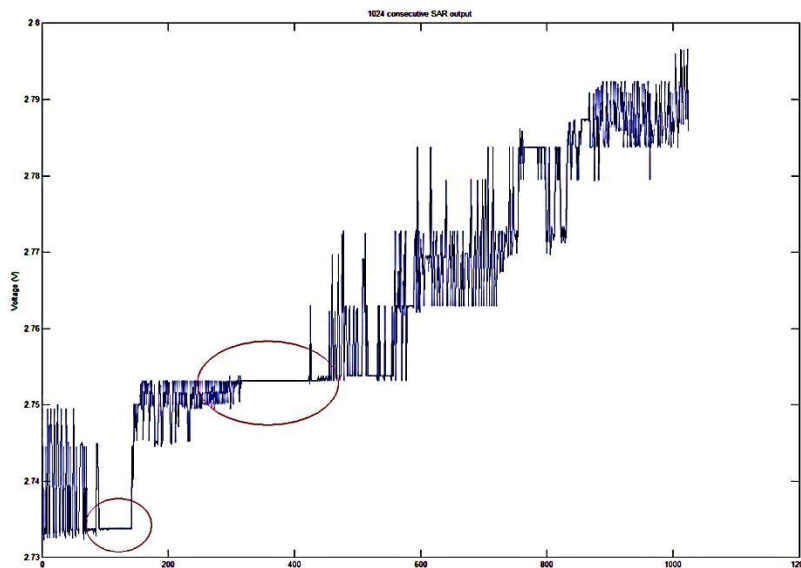
- ◆ 同样地，也可以估计缓冲器的噪声
 - 需要估计在 $10\mu\text{F}$ 负载($\sim 16\text{KHz}$)情况下的带宽
 - 缓冲器噪声影响 $\sim 2.4\mu\text{V}$
- ◆ 基准电压源通常是主要噪声源
 - 假设选择噪声相对较低的缓冲器
- ◆ 如果使用缓冲器，则可通过RC对基准电压噪声进行限带处理
 - 可使用极低的截止频率（耦合 100Hz ）

温度/时间漂移



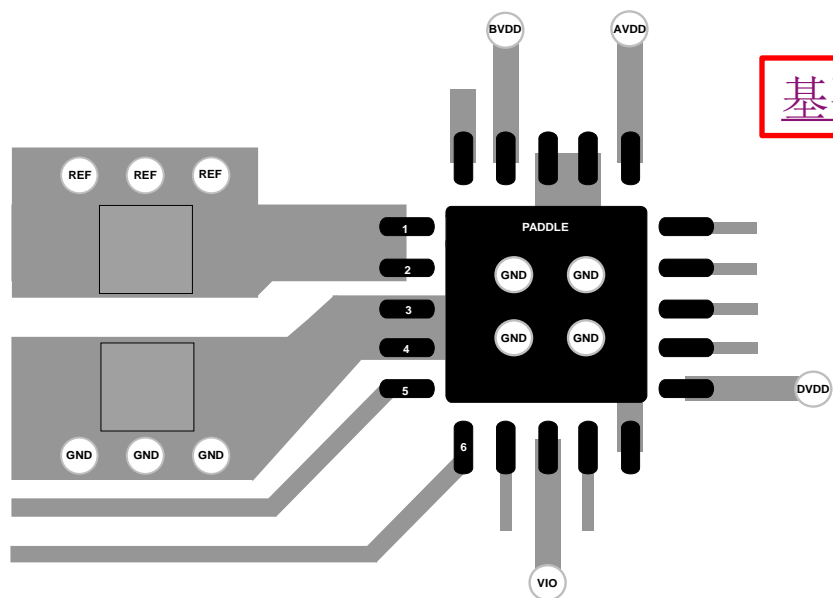
- ◆ 以mV指定的基准电压源的初始精度
- ◆ 漂移极为重要的规格参数
 - 多数系统常常校准
 - 基准电压值中的漂移显示为ADC增益误差
- ◆ 多数良好的基准电压漂移<10ppm/C
- ◆ ADR45XX系列漂移<2ppm/C
- ◆ 增加系统误差预算

基准问题-“粘连位”



- ◆ 设计不佳的基准电压电路显示为“粘连位”
- ◆ 由于噪声，**SAR**做出错误的位判断
 - 相同的代码不断重复，而输入不断变化
 - 低位中的所有零或所有1
- ◆ 在接近满量程的输入端更重要
- ◆ 常见原因
 - 储能电容的布局 and 大小
 - 驱动强度不足/高输出阻抗
 - 基准电压噪声/基准电压缓冲器太大

布局考量



◆ 储能电容布局至关重要

- 尽量靠近**ADC**基准引脚
- 使用宽走线连接
- 低阻抗接地路径或基准接地引脚（如有）

◆ 电容选择

- 低**ESR**
- 陶瓷**X5R**
- 越大越好，高达**10uF**，但取决于**ADC**电流要求。



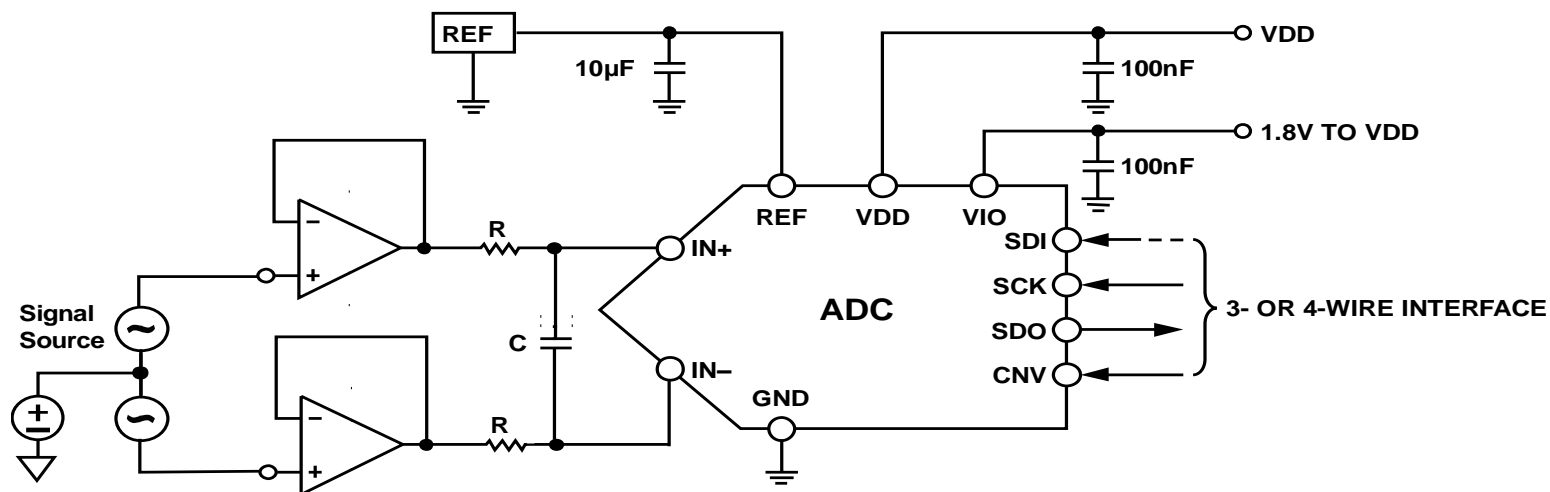
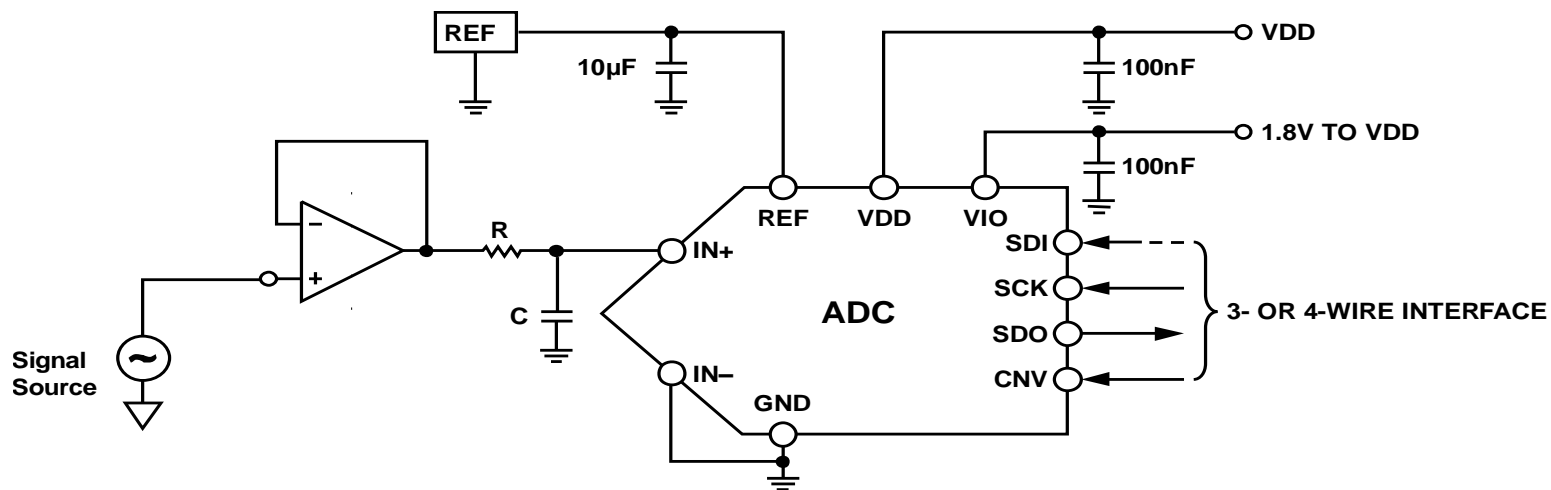
模拟前端



概述

- ◆ 采样系统的典型前端连接
- ◆ SAR ADC的模拟输入架构
 - 选择某种输入类型的原因
 - 各设计的优势和限制
 - 遇到的常见错误
 - 产品聚焦
- ◆ 选择正确的驱动放大器
 - 选择正确的无源滤波器值
 - 带宽/建立时间考虑因素
- ◆ 保护ADC输入

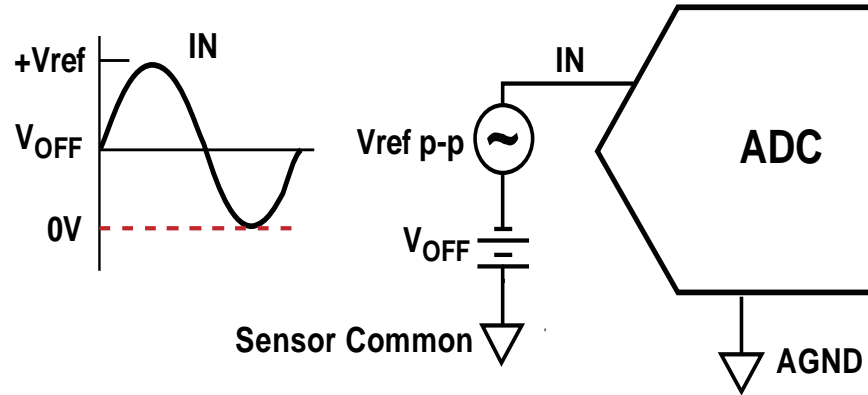
典型前端连接



模拟输入类型

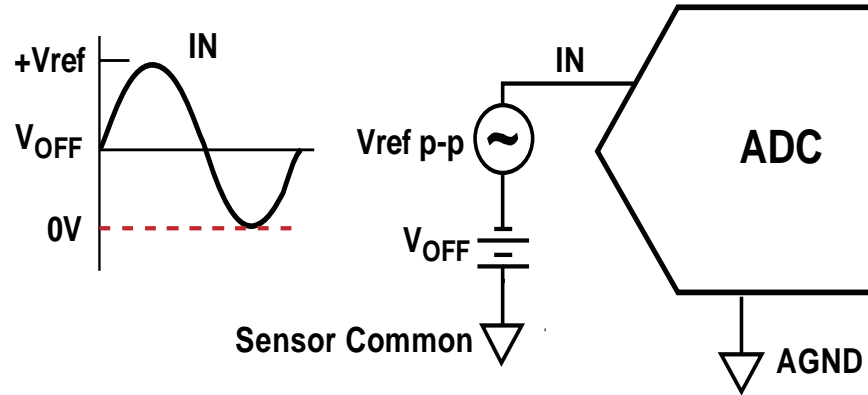
- ◆ 逐次逼近型器件的三种最常见的ADC输入结构类型
 - 单端
 - 伪差分
 - 差分反相
- ◆ 根据不同的架构，此器件可接受不同极性的电压输入
 - 单极性→通常具有0V至 V_{ref} 或多倍 V_{ref} 的绝对输入电压范围
 - 双极性→通常具有 $\pm V_{ref}$ 或多倍 $\pm V_{ref}$ 的绝对输入电压
 - 对于任一极性信号均可采用上述所有ADC输入结构

单端



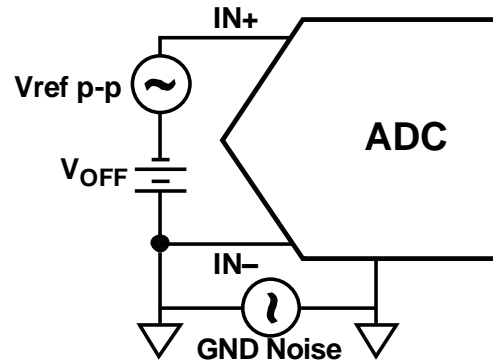
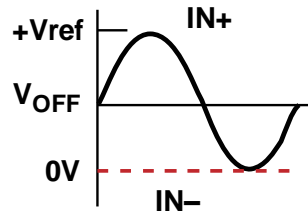
- ◆ 简单是它的优点 → 仅需要一条线即可将信号源的信号传递至ADC
- ◆ 信号以ADC的公共接地引脚为参考
- ◆ 对于许多应用，单端连接是可接受的完美解决方案
- ◆ 因此您为什么会想用其他的呢？.....

单端



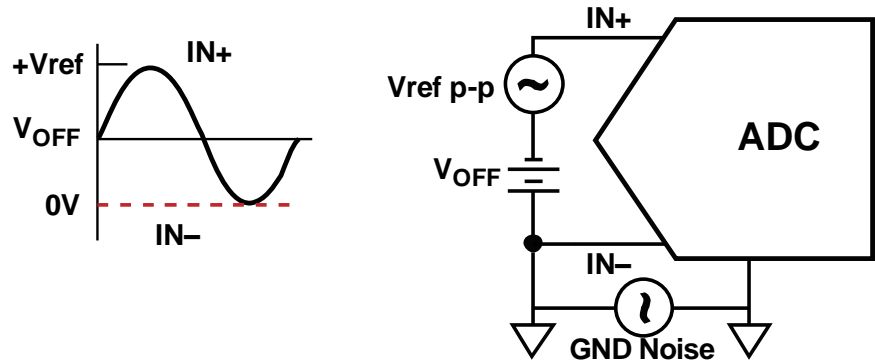
- ◆ 不能抑制信号链内的直流失调 → 减小输入信号的动态范围
- ◆ 更易受到耦合噪声的影响
- ◆ 信号源和ADC应彼此靠近
- ◆ 如果检测信号地的需求增加，则可能会考虑伪差分器件

伪差分



- ◆ 将感知的信号地与ADC接地分开
- ◆ $IN-$ 是信号源接地检测
- ◆ ADC旨在抑制 $IN-$ 上的干扰信号
- ◆ 伪差分器件可抑制哪种类型的干扰信号？

伪差分



◆ IN-允许输入的电压范围有限

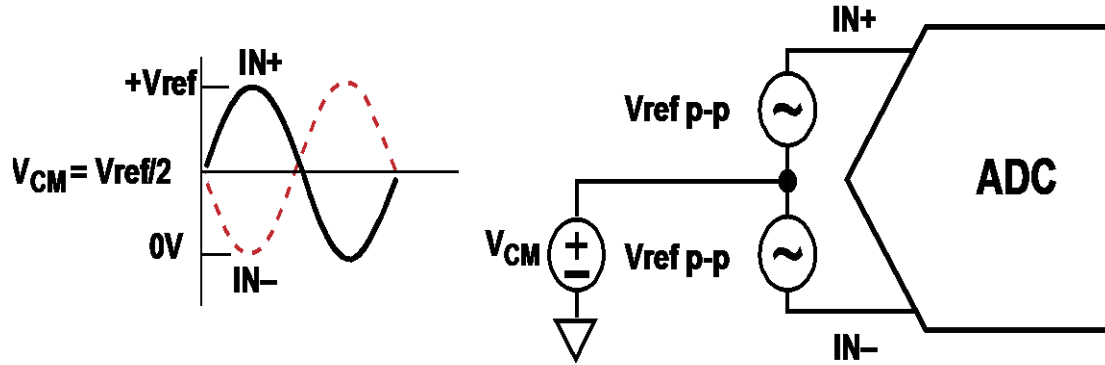
表2.

参数	条件	A级		B级			单位
		最小值	典型值 最大值	最小值	典型值	最大值	
分辨率		16		16			位
模拟输入							
电压范围	IN+ - IN-	0	VREF	0		VREF	V
绝对输入电压	IN+	-0.1	VREF + 0.1	- 0.1		VREF + 0.1	V
	IN-	-0.1	+0.1	- 0.1		+0.1	V
模拟输入CMRR	f _N = 100 kHz		60		60		dB

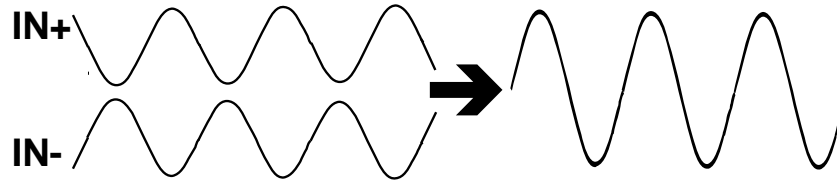
◆ 较大的共模电压可能需考虑在输入端增加一个仪表放大器

◆ SE器件的动态范围没有提高…如果需要更大的动态范围怎么办？

差分反相

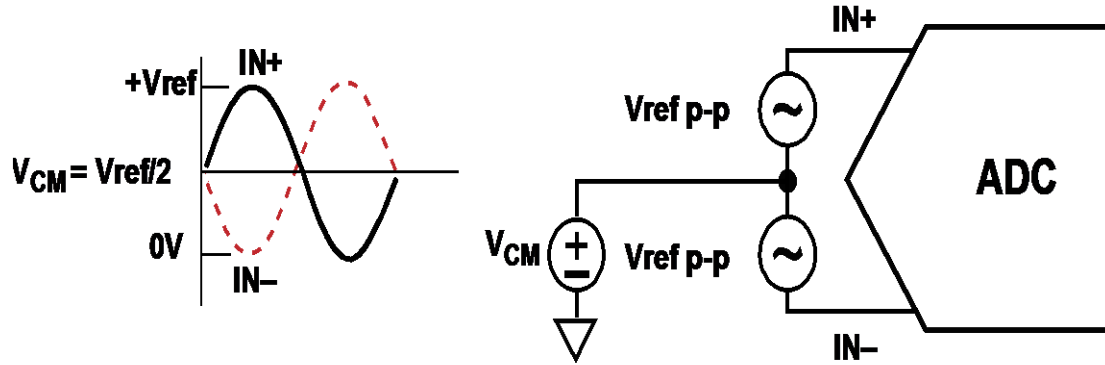


- ◆ 提高动态范围 → 反相信号允许输入+/-满量程而非0至满量程…使动态范围加倍!!!



- ◆ 最大程度抑制噪声
- ◆ 往往消除偶阶失真产物
- ◆ ADC旨在抑制输入干扰信号

差分反相



- ◆ 和伪差分一样，架构限制可抑制的共用输入信号范围 → CMRR在此范围内非常好

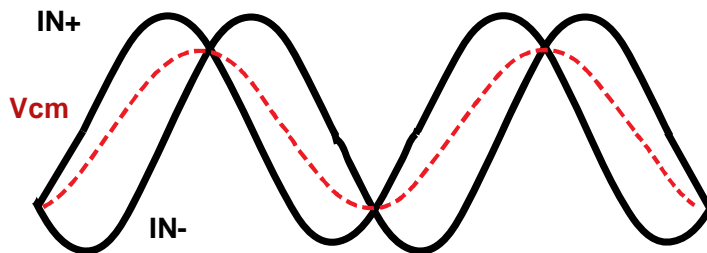
表2.

参数	条件	最小值	典型值	最大值	单位
分辨率		18			位
模拟输入					
电压范围	$N+ - N-$	$-V_{REF}$		$+V_{REF}$	V
绝对输入电压	$IN+, IN-$	-0.1		$V_{REF} + 0.1$	V
共模输入范围	$IN+, IN-$	$V_{REF} \times 0.475$	$V_{REF} \times 0.5$	$V_{REF} \times 0.525$	V
模拟输入CMRR	$f_{IN} = 450 \text{ kHz}$		67		dB
25°C时漏电流	采集阶段		200		nA

- ◆ 信号必须为反相信号 → 否则，很快违反共模限制

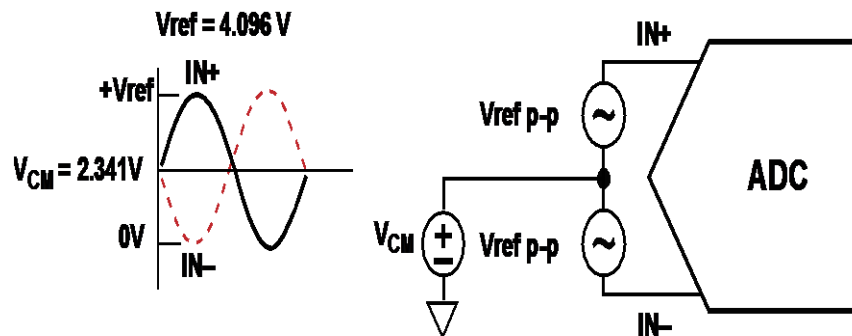
模拟输入类型的常见错误

- ◆ 差分ADC的输入端没有反相信号



- ◆ 在伪差分ADC的IN-输入端施加非零直流电压

- ◆ 反相，但Vcm不正确



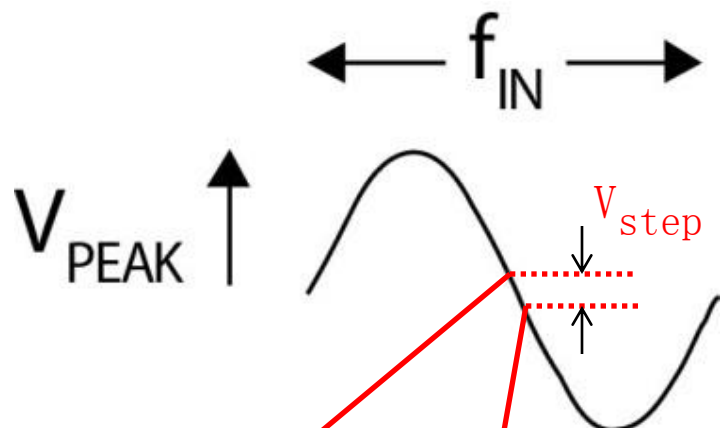
导致较大失调，可能消耗大部分系统误差预算



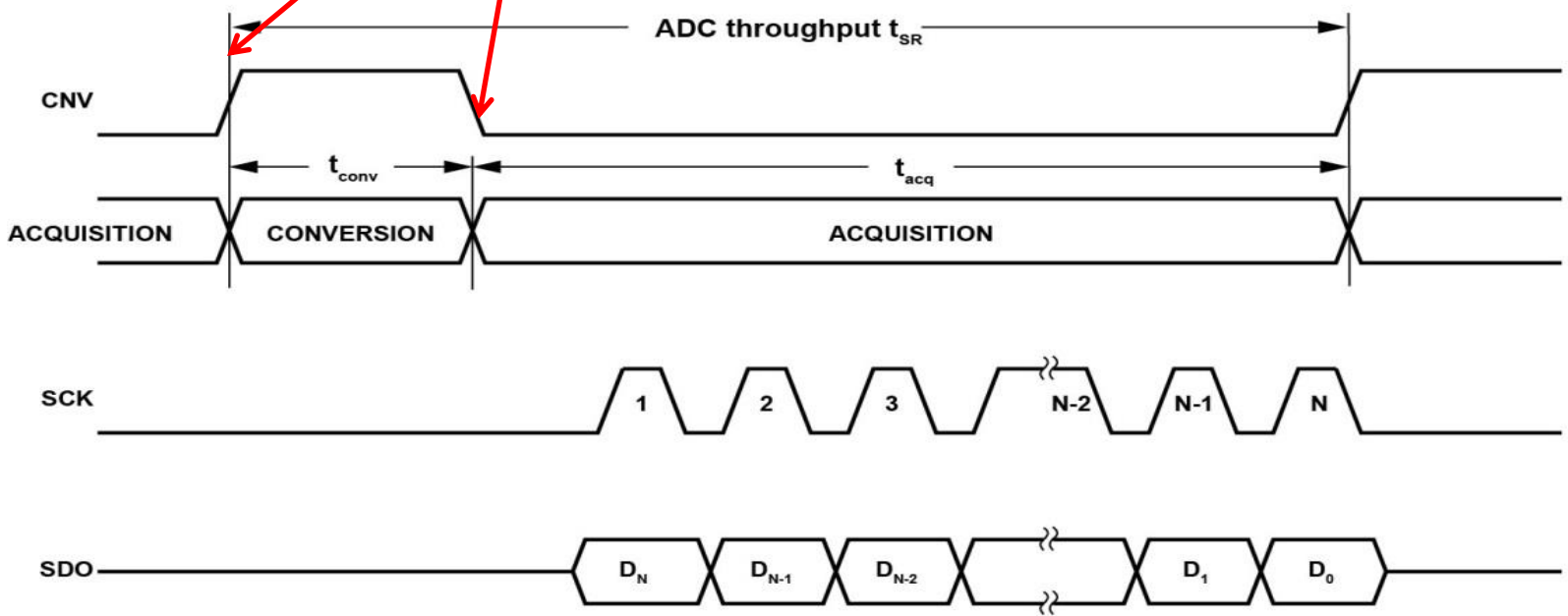
选择正确的放大器

- ◆ 由于采用SAR ADC的开关电容架构，输入阻抗不会很高
- ◆ 很可能需要一个放大器，用于在输入信号源和ADC之间执行阻抗转换
- ◆ 根据采样速率、信号带宽和所使用的转换器，选择放大器对于实现所需的系统性能水平至关重要

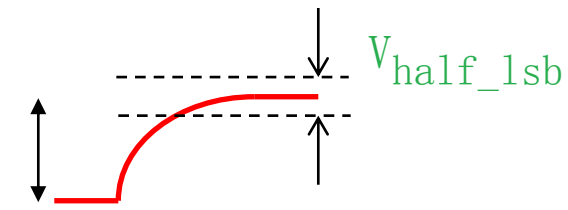
计算RC滤波器带宽



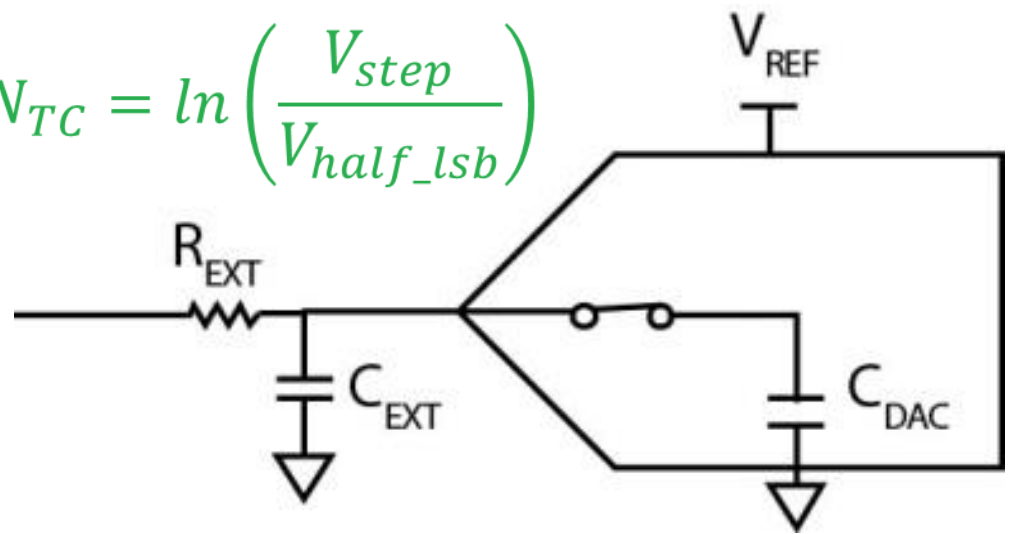
- ◆ Cap DAC在 t_{conv} 期间断开与输入的连接
- ◆ 最大变化率 = $2\pi f_{in} V_{peak}$
- ◆ 转换过程中的信号移动量 $V_{step} = 2\pi f_{in} V_{peak} t_{conv}$



计算RC滤波器带宽



$$N_{TC} = \ln \left(\frac{V_{step}}{V_{half_lsb}} \right)$$



$$\frac{1}{2\pi\tau}$$

$$\tau = \frac{t_{acq}}{N_{TC}}$$



R和C值考虑因素

- ◆ C_{EXT} 衰减“反冲”，通常为两nF
 - 太大导致驱动器不稳定
 - 低电压系数NP0电容
- ◆ R_{EXT} 帮助放大器驱动 C_{EXT}
 - 太小又会降低驱动器的相位裕量=>不稳定或振铃
 - 太大导致失真增加。可能适用于较低的 f_{in}
- ◆ 放大器带宽应至少为2-3x RC带宽
 - SSBW用于低频(<100KHz)
 - LSBW用于多路复用/高频
- ◆ 对多路复用输入至关重要的建立时间（至0.001%）

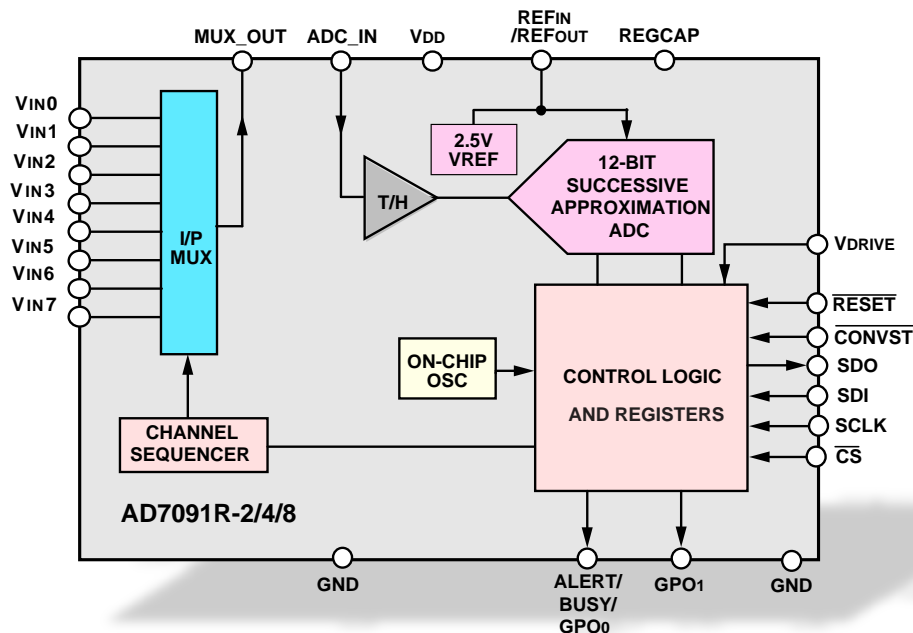
AD7091R-x多通道超低功耗1Msps 12位SAR ADC

主要特性:

- ◆ 吞吐量: 1 MSPS
- ◆ 多达8个单端通道
- ◆ SPI或I²C接口 (4通道)
- ◆ 可编程通道序列器
- ◆ 可编程控制寄存器
- ◆ 可编程报警功能
- ◆ 2.5 V内部基准电压源
- ◆ Mux 输出/ ADC 输入
- ◆ 通用输出
- ◆ 支持菊花链连接方式

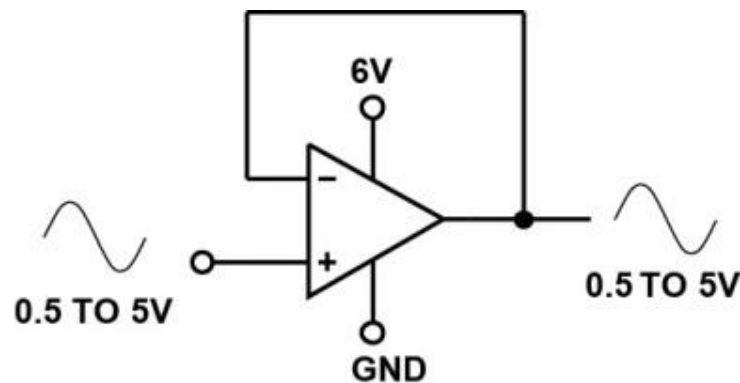
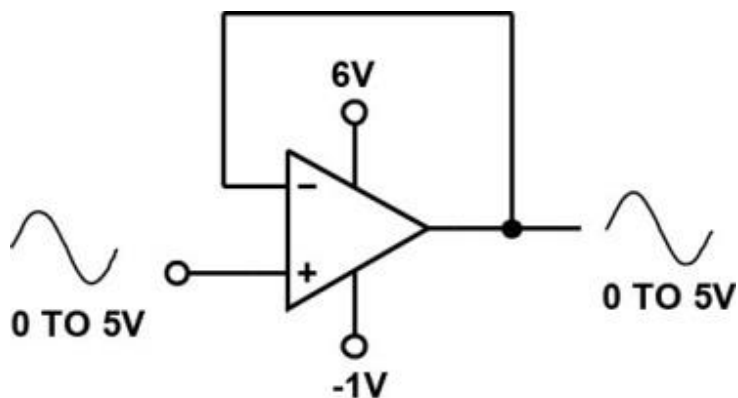
- ◆ 功耗: 1.7 mW (最大值, 3 V)
 - 功耗与吞吐速率成比例

- ◆ 封装
 - TSSOP和LFCSP
- ◆ 额定温度范围: -40° C至125° C



分辨率	吞吐速率	通道	接口	电源	封装
12位	1 MSPS	2 / 4 / 8	SPI / I ² C (4通道)	2.7V - 5.25V V _{dd} 1.8V - 5.25V V _{io}	TSSOP / LFCSP

选择合适的放大器 - 裕量



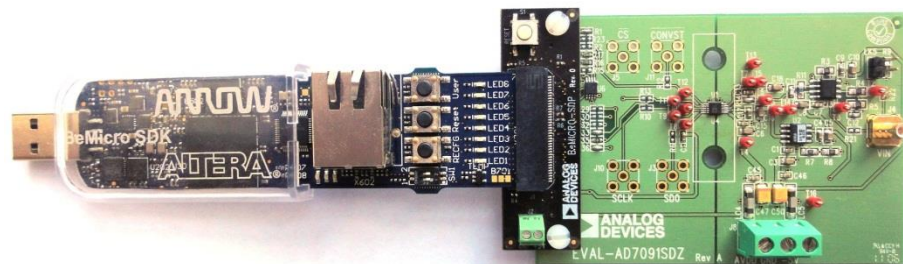
消除负电轨


SNR损失~1dB

- ◆ 失真性能需要上/下余量
- ◆ 对于R-R输出甚至可达1V或更多
- ◆ 可使用单极性电源，有损输入范围，SNR略有下降

ADI提供的接口支持

- ◆ 支持客户与 μ P和FPGA接口的工具
- ◆ <http://wiki.analog.com/resources/tools-software/uc-drivers-all>
- ◆ <http://wiki.analog.com/resources/fpga>
 - Xilinx
 - ◆ FMC至SDP内插器
 - ◆ Digilent的Pmod开发
 - ◆ SDP-H ADC板有标准FMC连接器
 - Altera
 - ◆ BeMicro/SDP内插器
 - ◆ CED板
- ◆ <http://wiki.analog.com/resources/tools-software/linux-drivers-all>





谢谢！

ADI中国地区技术支持热线：4006 100 006

ADI中国地区技术支持信箱：china.support@analog.com

ADI样片申请网址：<http://www.analog.com/zh/sample>