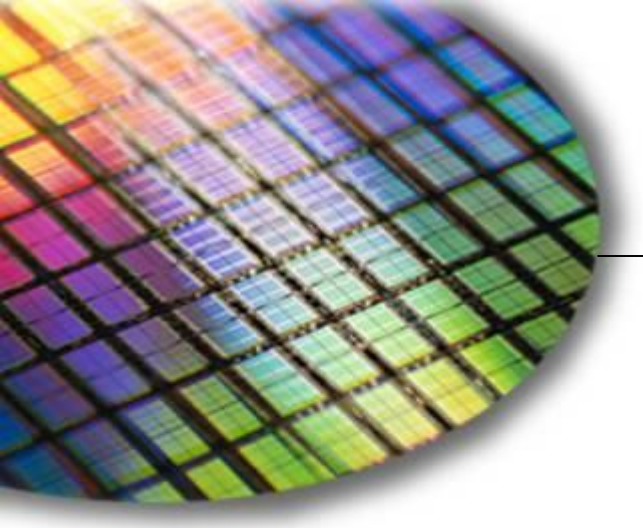


全球领先的高性能信号处理解决方案供应商

高性能GSPS数据转换器技术简化雷达和电子战系统架构

ANALOG DEVICES

今天将讨论的内容：

- 宽带信号处理：是什么、为什么如此重要？
- 雷达应用和系统
- 雷达信号链综述 – 经典结构与采用GSPS转换器的结构
- GSPS转换器前端：放大器与巴伦
- 工具和相关资料
- 提问解答

什么是宽带信号处理？

- 数据采集和信号合成信号链解决方案，针对在DC至2 GHz带宽内重点需要高动态范围和出色噪声性能的应用
- GSPS ADC已经应用了一段时间，但在1 GHz以上带宽实现的性能还不足以支持许多前沿应用中的高级架构。
- ADI公司已推出数款GSPS模数转换器内核，为宽带性能树立了新的标准：

  AD9625 – 12位、2.0/2.5 GSPS JESD204B ADC，内置DDC，1 GHz Ain时提供80 dBFS

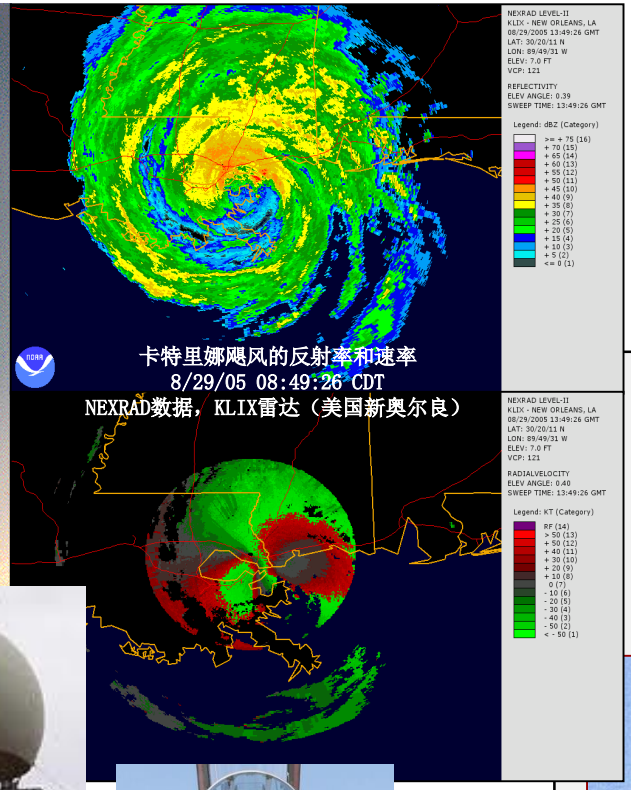
  AD9640 – 双通道、14位、1.0 GSPS JESD204B ADC，内置DDC，340 MHz Ain时提供85 dBc

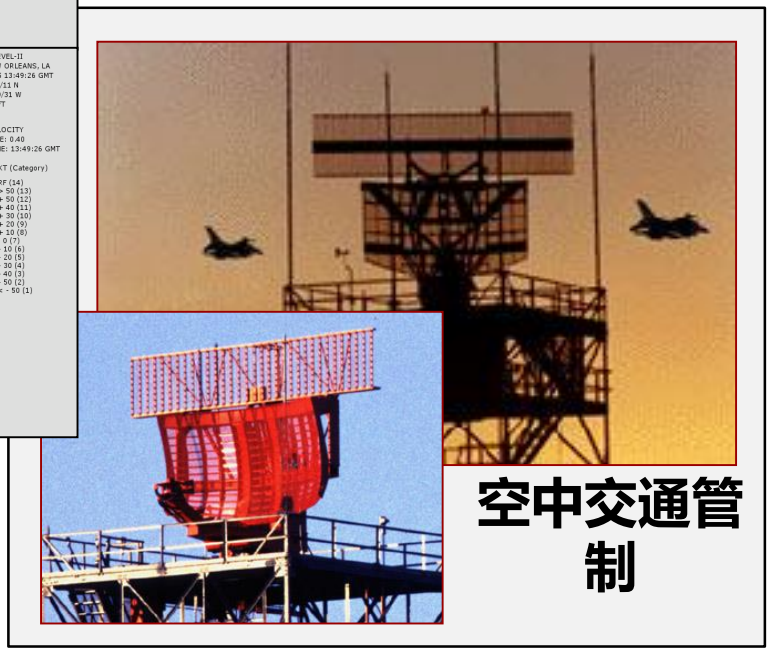
- 这一全新水平的宽带性能和功能为高端前沿的航空与防务雷达系统、RF测试设备和无线/有线通信基础设施应用中的下一代系统设计奠定了基础。

ANALOG DEVICES

雷达和电子战应用

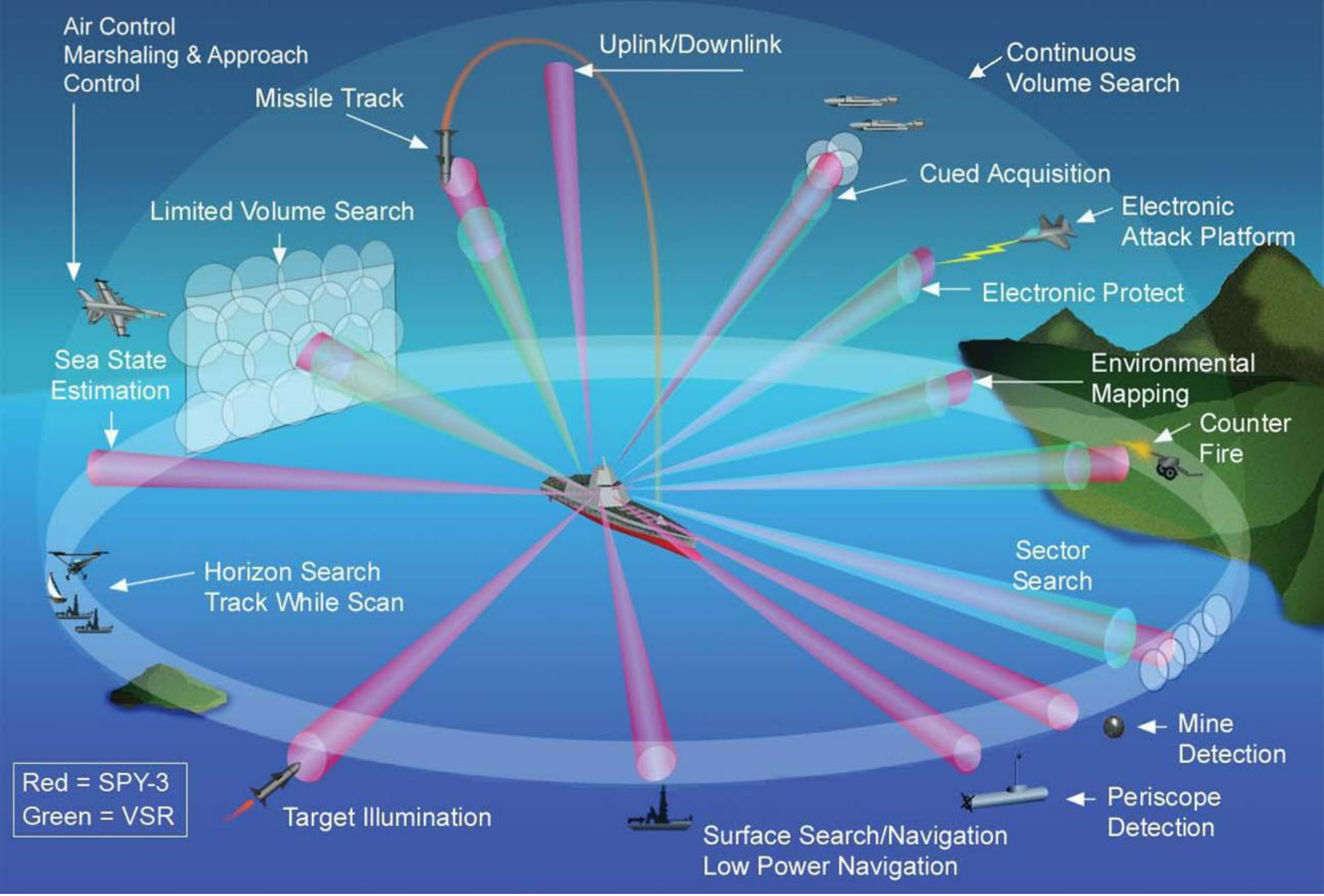
气象雷达





空中交通管制

ANALOG DEVICES



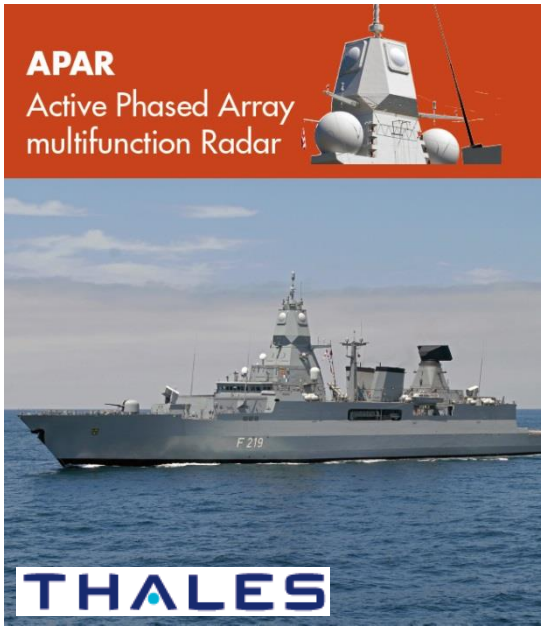
ANALOG DEVICES

雷达应用

- ***搜索/跟踪和火控***
  - **多用途电子扫描阵列(MESA)**
    - 空海同时搜索
    - 战斗机控制和区域搜索
  - **有源电子扫描阵列(AESA)**
    - 相控阵雷达
    - 从各模块发射不同的无线电波，这些无线电波在天线前方以一定的角度发生相长干涉，从而引导其“波束”
    - 允许船只和飞机广播强大的雷达信号，同时仍然保持隐形
  - **无源电子扫描阵列(PESA)**
    - 具有**中央**射频源
      - *磁控管、速调管、行波管(TWT)或高功率碳化硅衬底氮化镓*
    - *更容易构建*

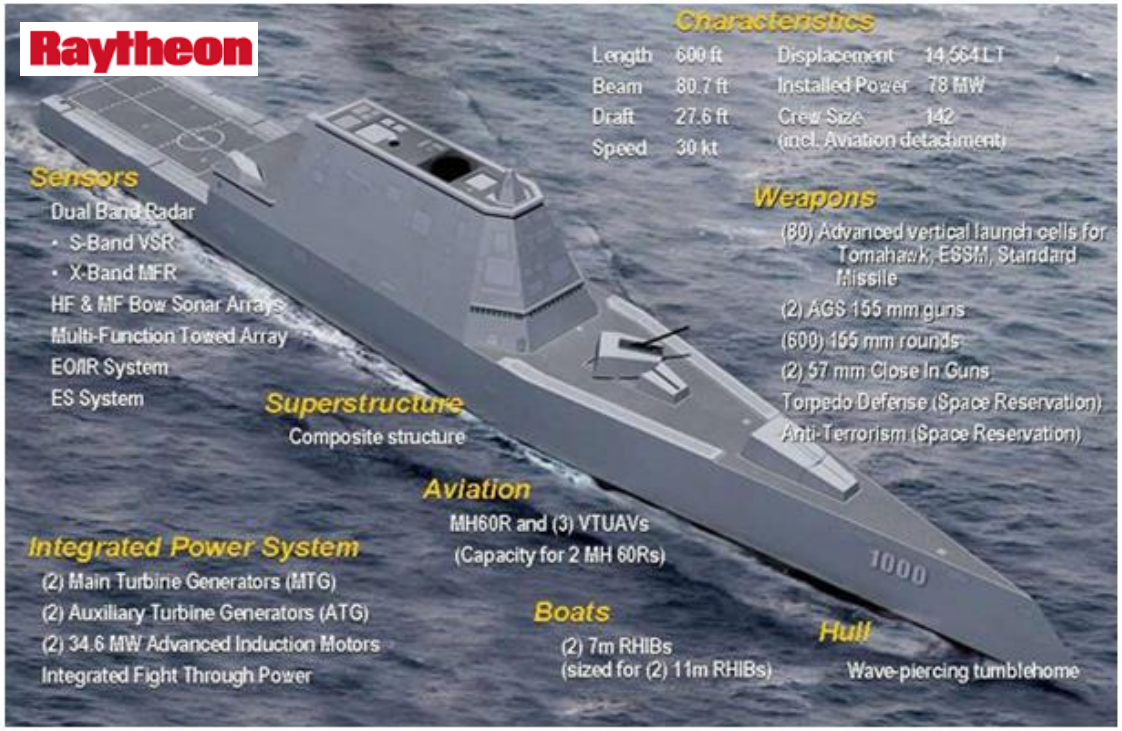
ANALOG DEVICES

多功能、双波段、陆海空一体是最新的平台类型。SWaP。



LOCKHEED MARTIN

Nowhere to Run, Nowhere to Hide



DDG 1000 design features and systems. The Zumwalt Class will be multimission vessels tailored for land attack and littoral dominance.

ANALOG DEVICES

射频分配

IEEE US

Table of IEEE bands

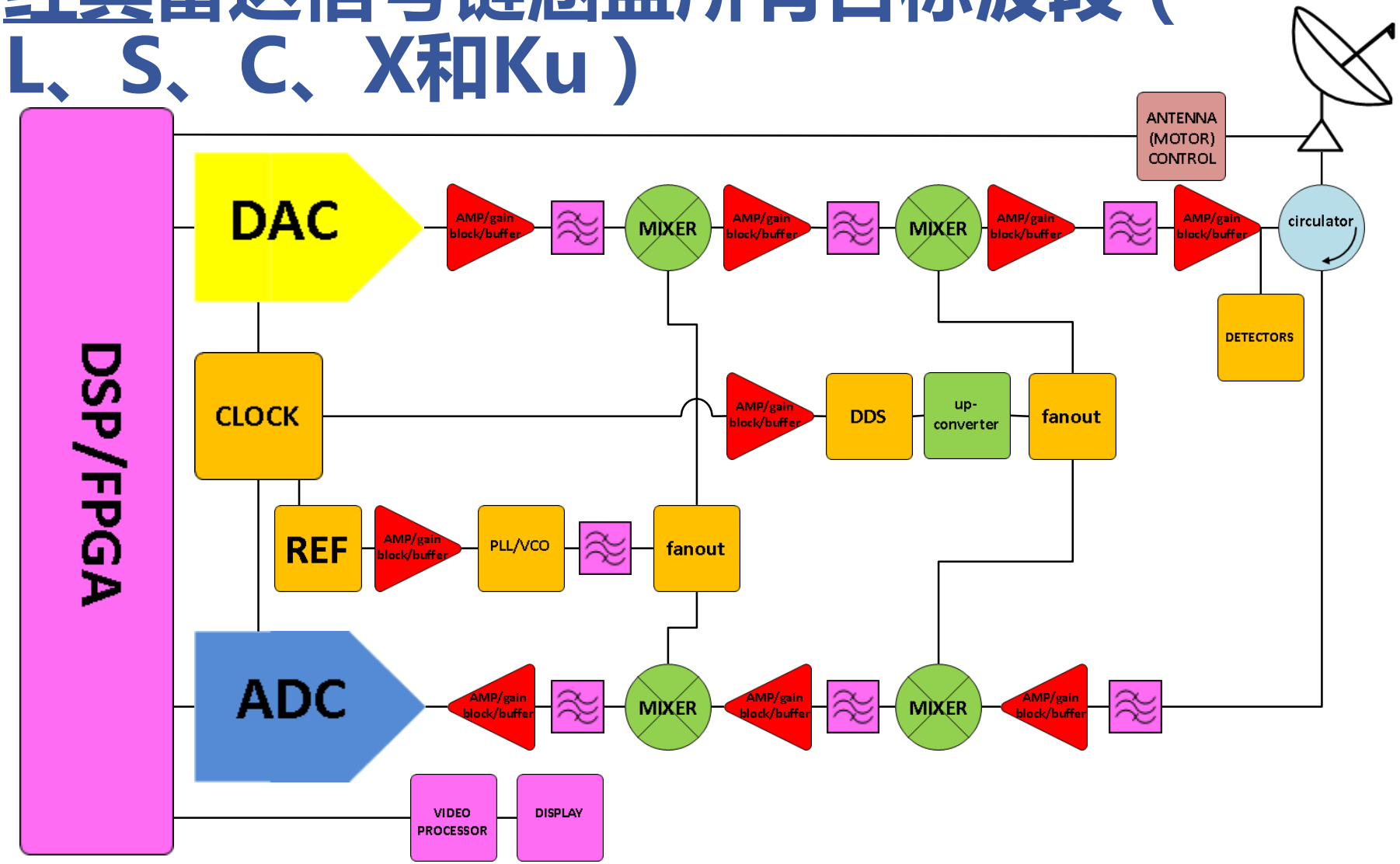
Band	Frequency range	Origin of name [citation needed]
HF band	3 to 30 MHz	**H**igh **F**requency
VHF band	30 to 300 MHz	**V**ery **H**igh **F**requency
UHF band	300 to 1000 MHz	**U**ltra **H**igh **F**requency
L band	1 to 2 GHz	**L**ong wave
S band	2 to 4 GHz	**S**hort wave
C band	4 to 8 GHz	**C**ompromise between S and X
X band	8 to 12 GHz	Used in WW II for fire control, X for cross (as in crosshair)
K_u band	12 to 18 GHz	**K**urz-**u**nder
K band	18 to 27 GHz	German **K**urz (short)
K_a band	27 to 40 GHz	**K**urz-**a**bove
V band	40 to 75 GHz	
W band	75 to 110 GHz	**W** follows V in the alphabet
mm band	110 to 300 GHz	

EU, NATO, US ECM frequency designations

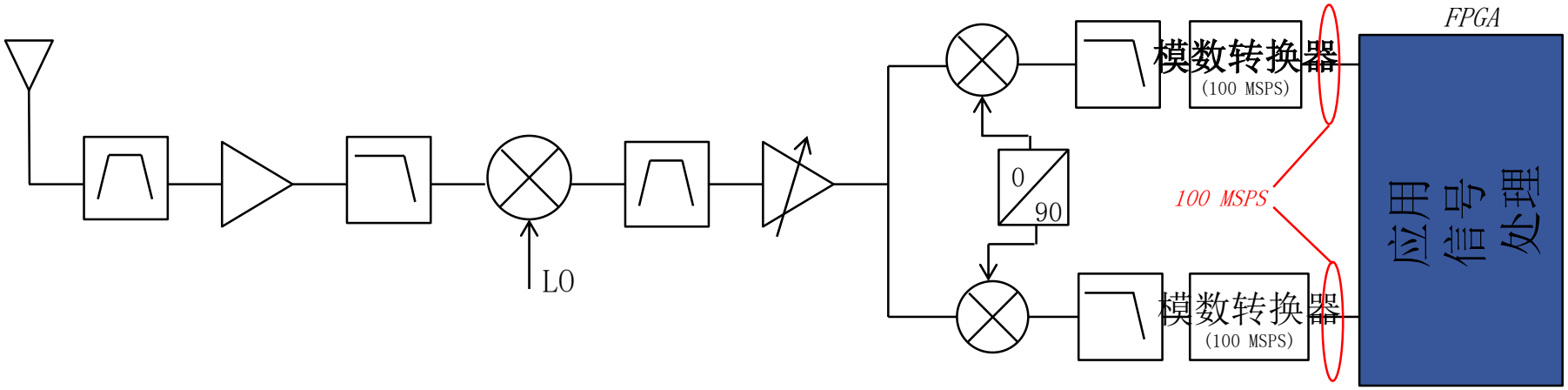
Band	Frequency range
A band	0 to 0.25 GHz
B band	0.25 to 0.5 GHz
C band	0.5 to 1.0 GHz
D band	1 to 2 GHz
E band	2 to 3 GHz
F band	3 to 4 GHz
G band	4 to 6 GHz
H band	6 to 8 GHz
I band	8 to 10 GHz
J band	10 to 20 GHz
K band	20 to 40 GHz
L band	40 to 60 GHz
M band	60 to 100 GHz

ANALOG DEVICES

经典雷达信号链涵盖所有目标波段（L、S、C、X和Ku）



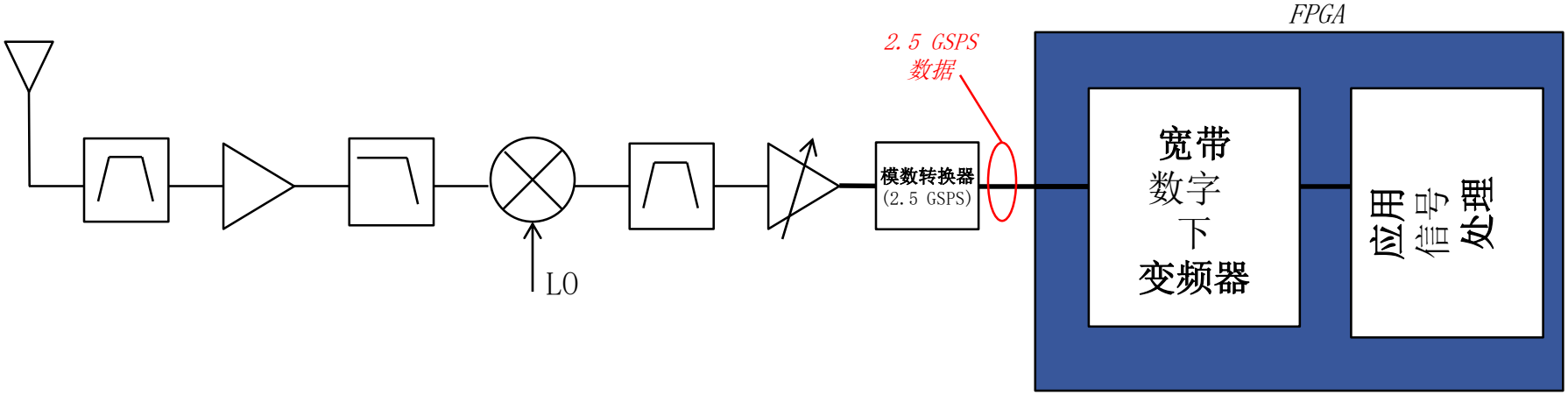
近观传统雷达接收机架构



- **典型超外差接收机架构**
  - **双混频级，先将数据降频至中频，再降频至基带。**
    - 第二级可以是复数或实数，视要求而定
  - **专用功能在FPGA内部实现。**
    - FPGA功能可能包括数字下变频(DDC)。假设数字化速率小于100 MHz，DDC相对容易实现，因为只需极少的并行处理。

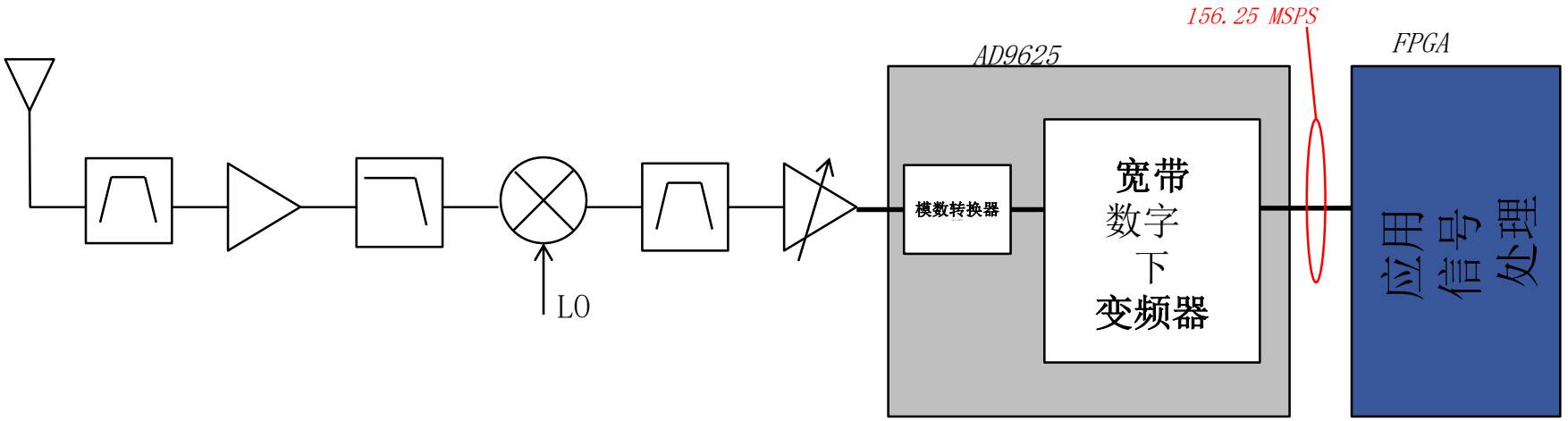
ANALOG DEVICES

采用GSPS ADC的架构



- 更高采样速率ADC支持直接IF/RF采样
  - GSPS ADC支持对RF或IF信号直接进行数字化，从而简化系统架构并减少器件数量
  - 这会提高系统的灵活性，因为有更多功能是在数字域处理
  - 由于ADC数据速率很高，常常需要一个数字下变频级。
  - 转换器和FPGA集成了JESD204B串行接口技术，因而可以简化接口，支持高数据速率，并提供同步和确定性延迟功能。

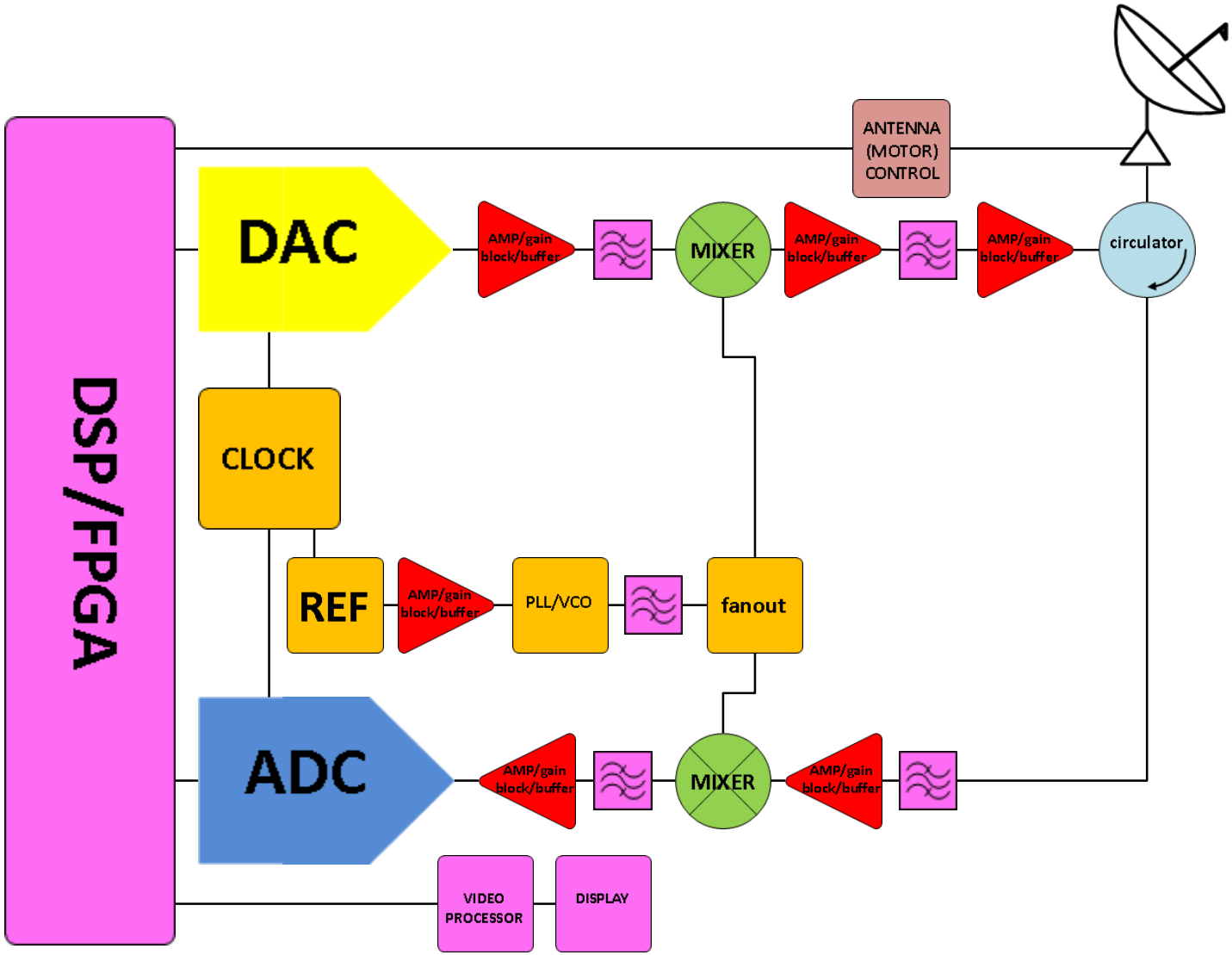
采用GSPS ADC的架构



- AD9625和AD9680中集成的DDC支持高采样速率，可进一步降低下游FPGA中的下变频要求
  - **AD9625中的宽带DDC将数据速率降至156.25 MSPS。**
    - 减少窄带数据所需的FPGA处理
    - FPGA所需的并行处理更少，简化逻辑，降低功耗，支持将更多FPGA资源用于用户信号处理

ANALOG DEVICES

采用GSPS数据转换器的高级雷达信号链



ANALOG DEVICES

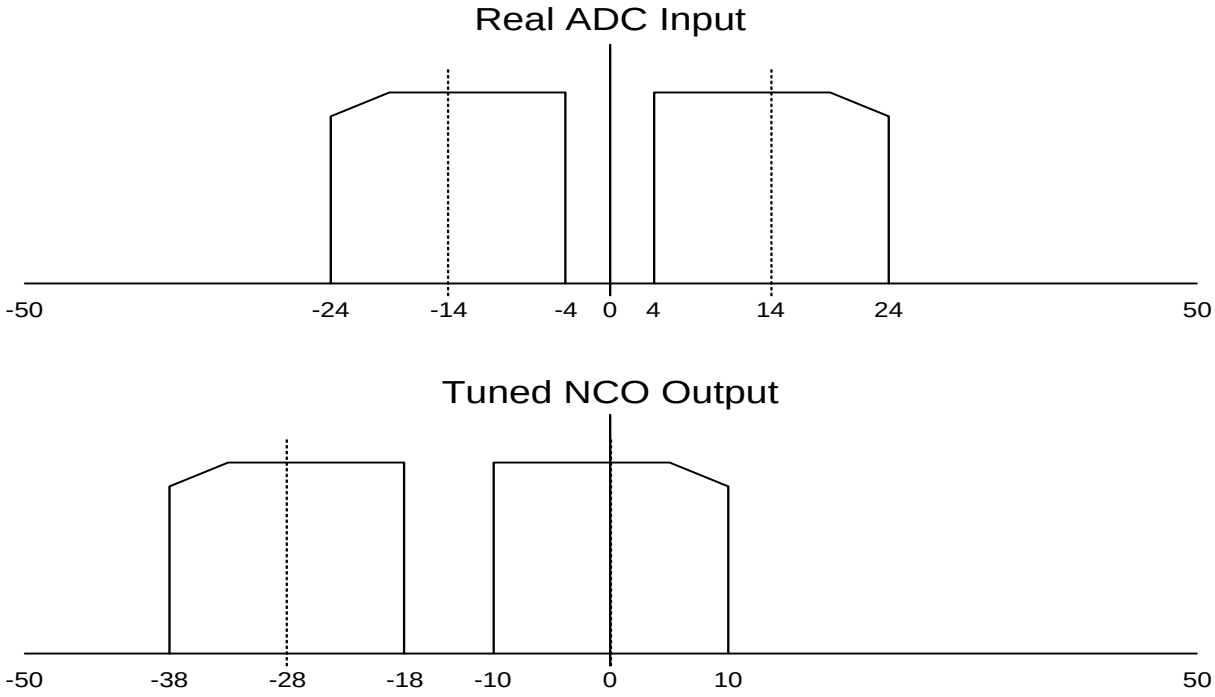
雷达设计转向数字化

- GSPS ADC和DAC增加系统选项：
  - 高频IF甚至直接RF变频
  - 更少的RF器件和电路，降低系统尺寸、重量和功耗(SWAP)
  - 数字域有更多数据可用，因此灵活性更大
- 更高频率ADC带来新挑战：
  - 需要更高性能、更宽带宽的新型ADC驱动器
  - 删除IF混频级需要灵活的宽带混频器、宽带LNA和无源器件

ANALOG DEVICES

NCO频率变换示例

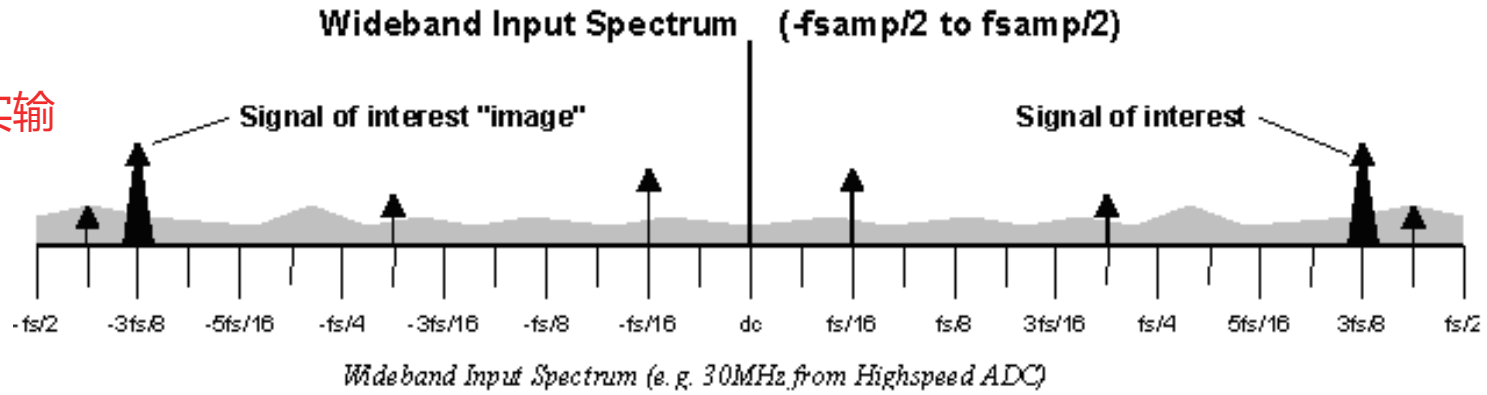
- 示例：
  - 中心频率为14MHz的20 MHz带宽调谐至基带。100MHz ADC采样速率。
- 抽取滤波器必须抑制NCO的负镜像。



DDC工作原理

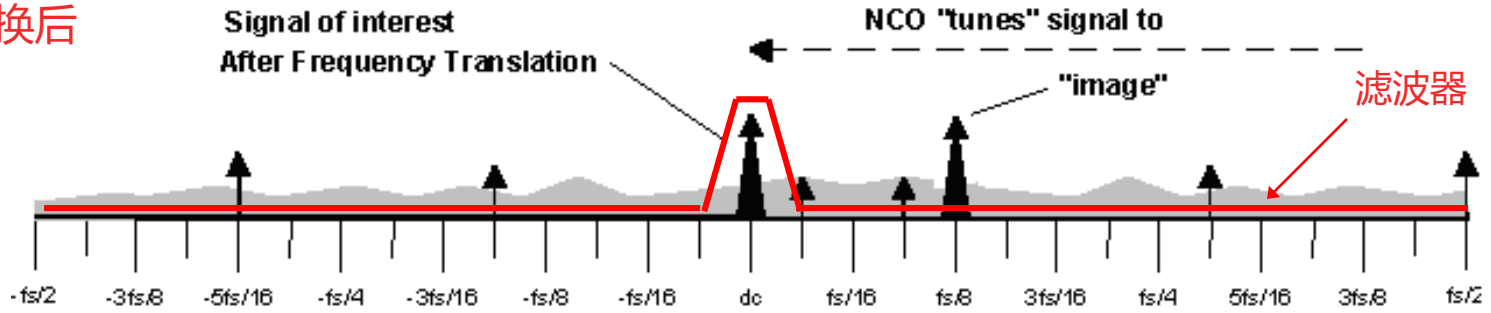
频率转换 + 低通滤波器 = 带通滤波器

器件的实输入



Wideband Input Spectrum (e.g. 30MHz from Highspeed ADC)

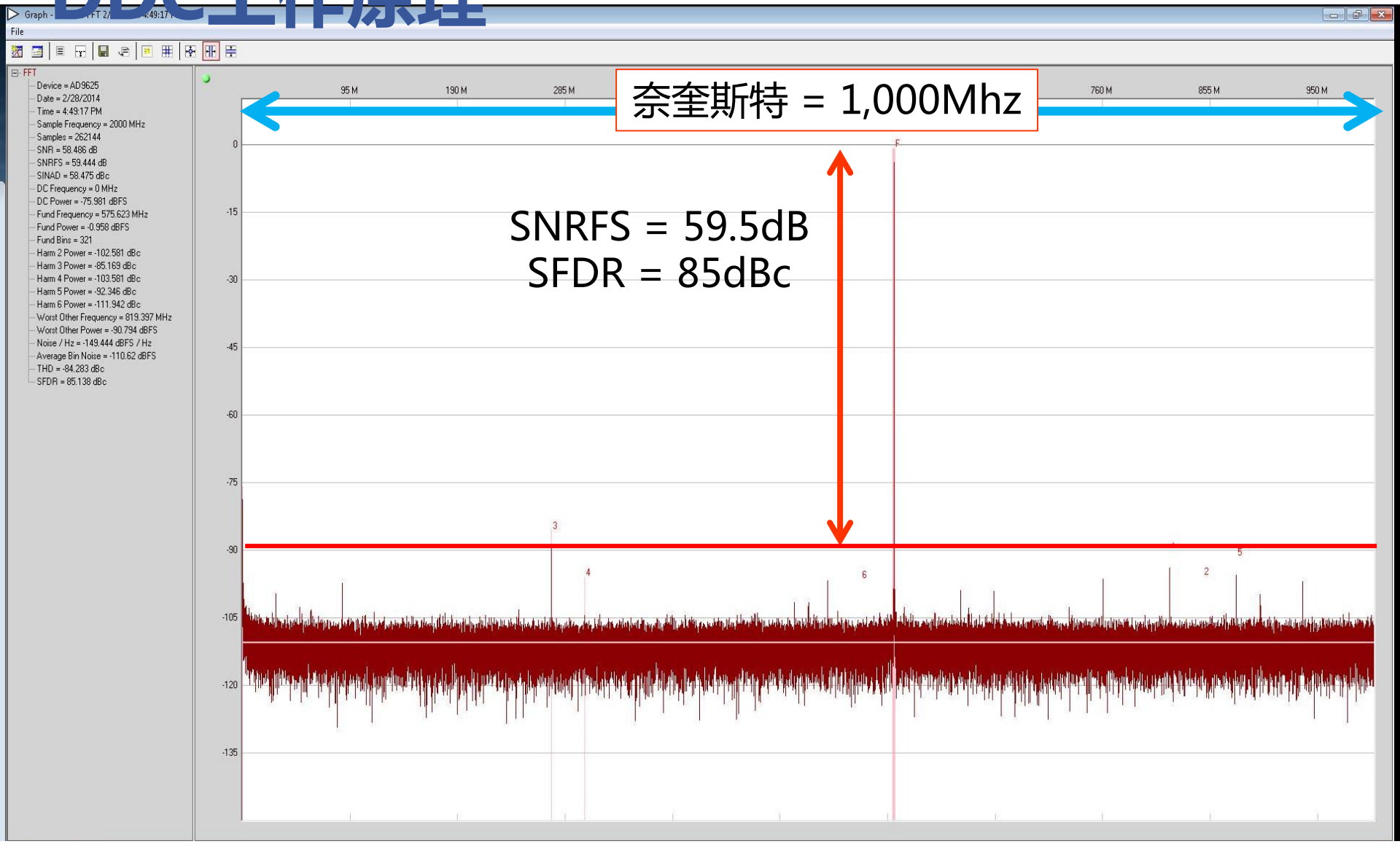
频率转换后



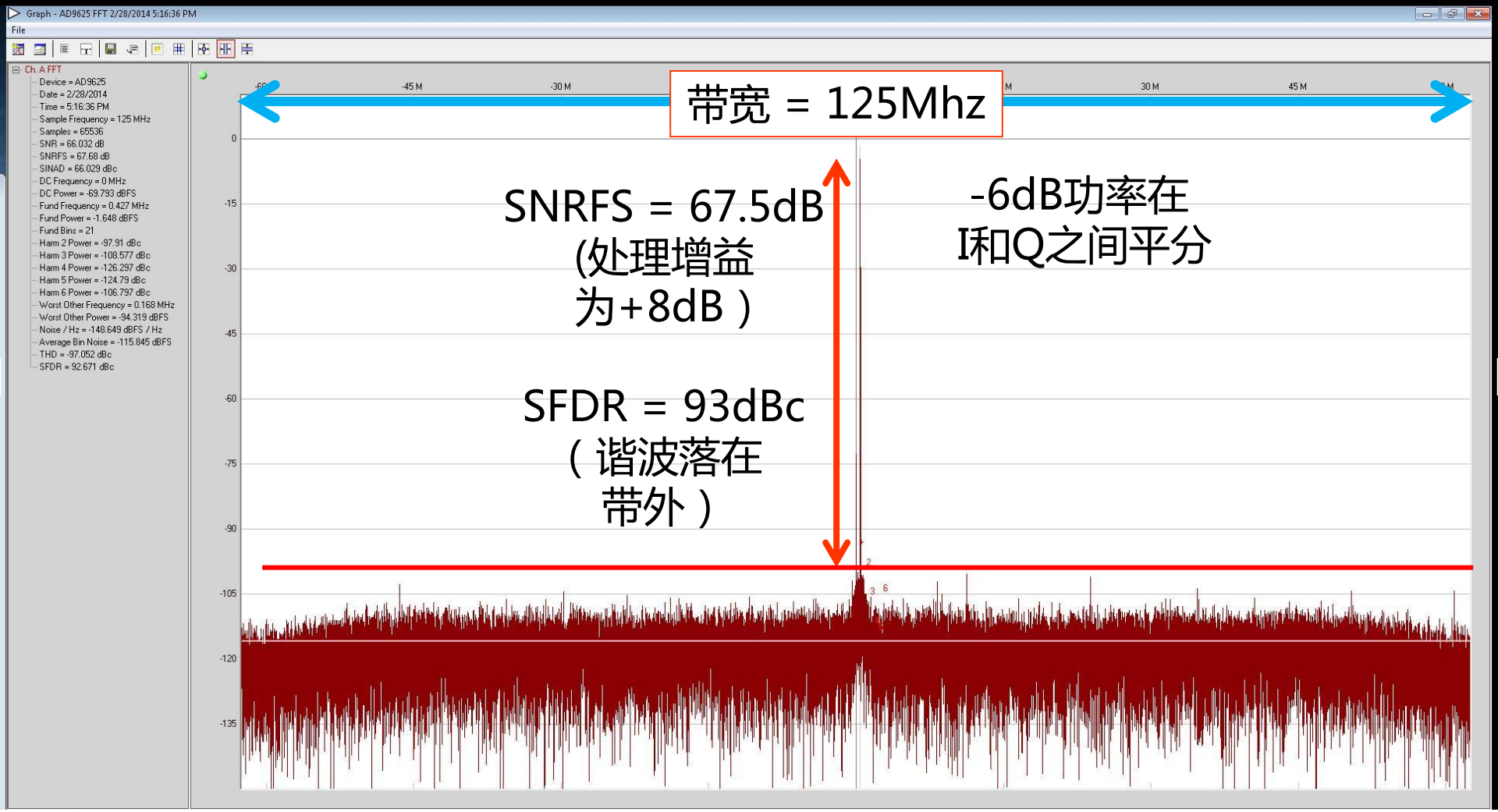
Frequency Translation (e.g. single 1MHz channel tuned to baseband)

ANALOG DEVICES

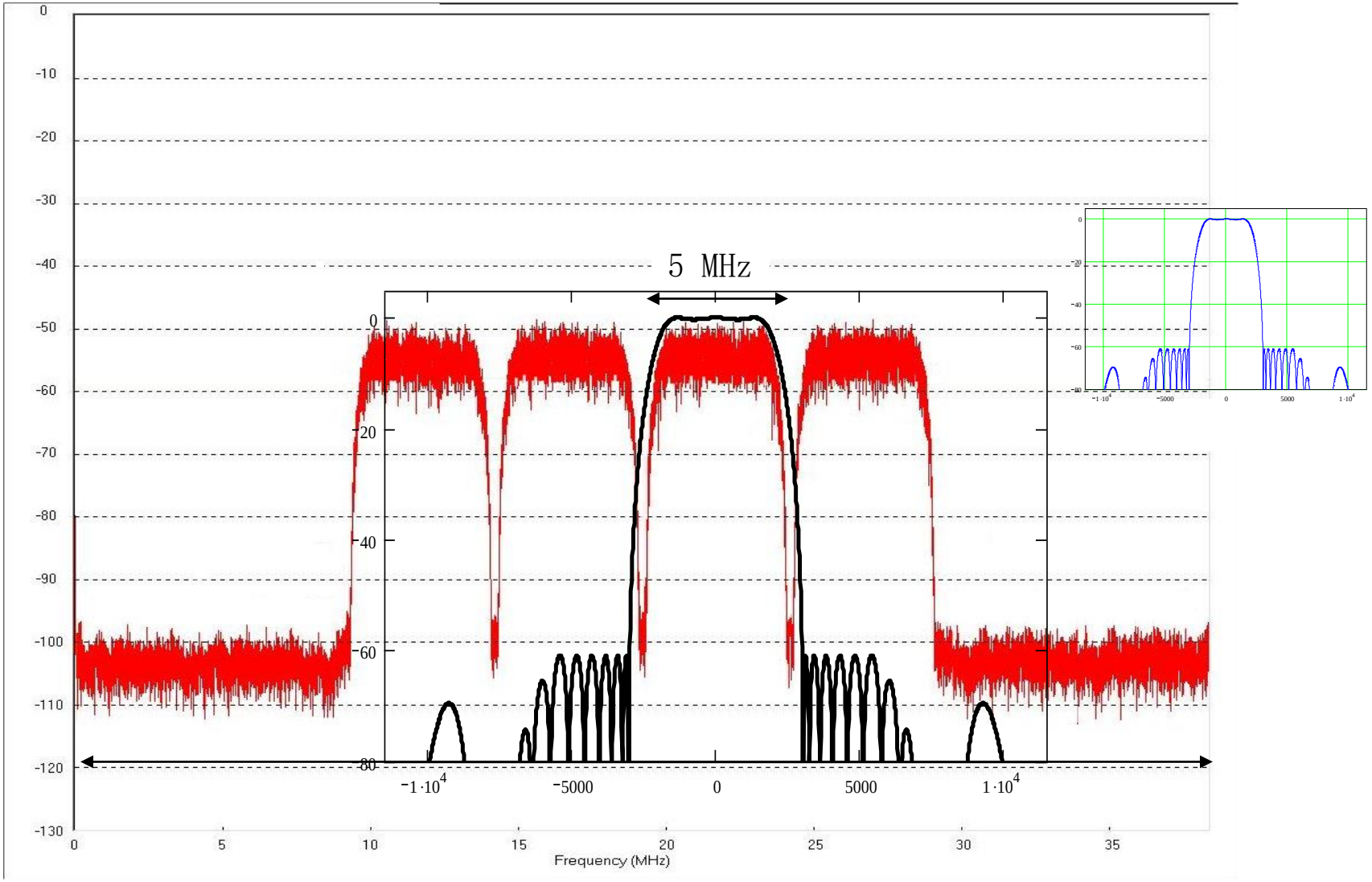
DDC工作原理


File
FFT
Device = AD9625
Date = 2/28/2014
Time = 4:49:17 PM
Sample Frequency = 2000 MHz
Samples = 262144
SNR = 58.486 dB
SNRFS = 59.444 dB
SINAD = 58.475 dBc
DC Frequency = 0 MHz
DC Power = -75.981 dBFS
Fund Frequency = 575.623 MHz
Fund Power = -0.958 dBFS
Fund Bins = 321
Harm 2 Power = -102.581 dBc
Harm 3 Power = -85.169 dBc
Harm 4 Power = -103.581 dBc
Harm 5 Power = -92.346 dBc
Harm 6 Power = -111.942 dBc
Worst Other Frequency = 819.397 MHz
Worst Other Power = -90.794 dBFS
Noise / Hz = -149.444 dBFS / Hz
Average Bin Noise = -110.62 dBFS
THD = -84.283 dBc
SFDR = 85.138 dBc
奈奎斯特 = 1,000Mhz
95 M
190 M
285 M
760 M
855 M
950 M
0
-15
-30
-45
-60
-75
-90
-105
-120
-135
SNRFS = 59.5dB
SFDR = 85dBc

DDC示例 – 16倍抽取、NCO调谐到基波



DDC使用示例


5 MHz
0
-10
-20
-30
-40
-50
-60
-70
-80
-90
-100
-110
-120
-130
0
5
10
15
20
25
30
35
Frequency (MHz)
-1·10^4
-5000
0
5000
1·10^4
20
40
60
80

DDC优点和缺点

优点

- 更少的通道数，即使用的引脚更少
  - 可以将更多ADC合并到更少的FPGA中
- FPGA提供的结构/资源更多
- 可以降低FPGA成本
- ADC可以集成多个DDC/频带
- ADC中的DDC可以降低功耗

缺点

- 固定的抽头滤波器系数
- NCO调谐通过SPI寄存器写操作实现

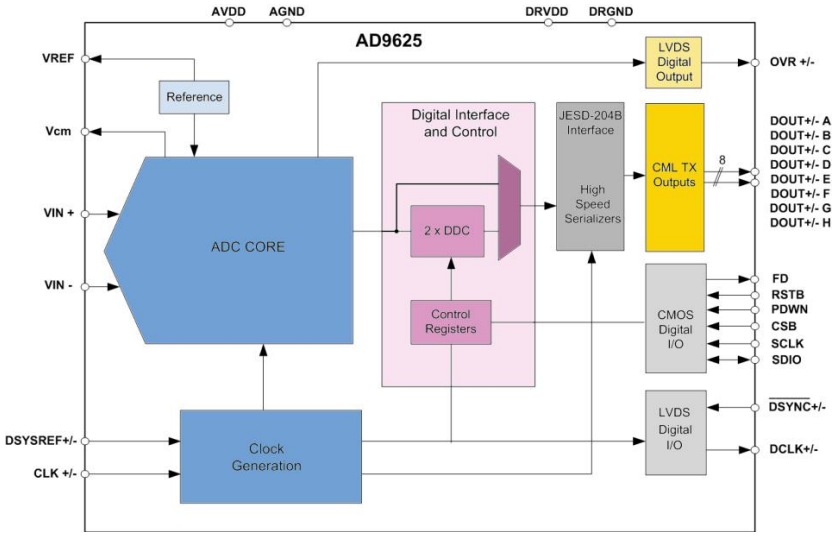
ANALOG DEVICES

AD9625：12位2.5GSPS ADC

- 12位、2.5 GSPS ADC，无失码
- SFDR ＞ 75dBc（Ain最高可达1.8GHz）
- SNR = 56 dBFS（Ain最高可达1.8GHz）
- 噪底 = -150dBFS/Hz
- 2个强大的数字下变频器(DDC)模块。每个模块包含：
  - 一个2.44MHz调谐分辨率的10位NCO。
  - 一个用于消息频段配置的数字混频器。
  - 可选带宽/抽取率滤波器频段：
    - 高带宽：+/-120MHz (/8)
    - 低带宽：+/- 60MHz (/16)
- 带嵌入式时钟的8通道JESD204B输出格式(6.25Gbps)
- 串行端口控制(SPI)：
  - 灵活的数字输出模式
  - 内置可选数字测试码生成功能
  - 前台、后台校准配置
- 封装：196引脚CSPBGA，12x12mm

主要优势

- 在千兆采样速率实现中频接收机级性能



温度	封装
-40°C - +85°C*	144mm² CS-BGA

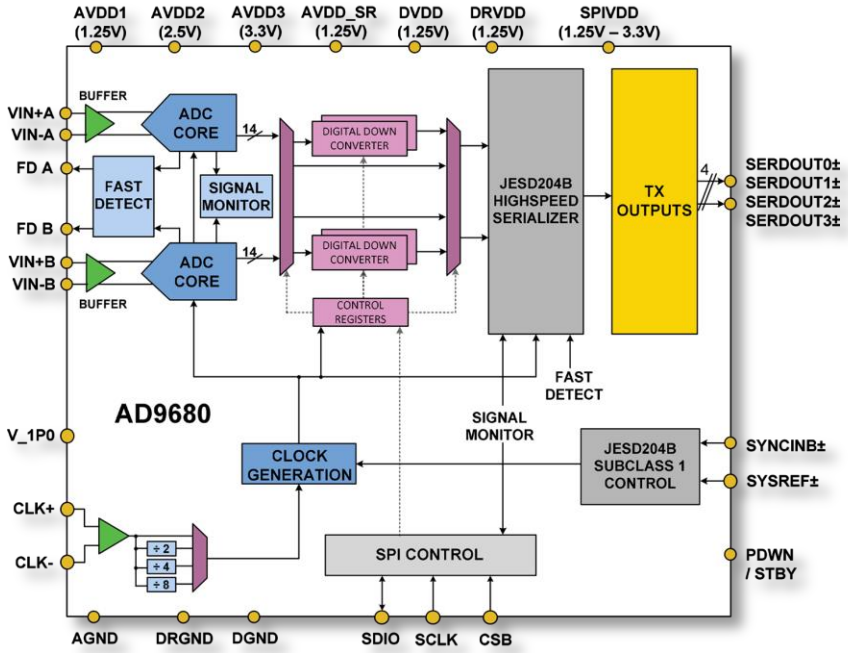
提供样片	最终发布
现已供货	2014年7月

AD9680：双通道14位、1 GSPS ADC

- JESD204B（子类1）编码串行数字输出
- 1.25GSPS时每通道总功耗为1.65W
  - *噪声密度 = -154dBFs/Hz*
  - *SFDR = 85 dBc（340MHz Ain，1000Msps）*
  - *SFDR = 78 dBc（1000MHz Ain，1000Msps）*
  - *有效位数(ENOB)：10.9位*
- +/-0.5 LSB DNL，+/-1.0 LSB INL
- 电源电压：1.2V和2.5V/3.3V
- 灵活的输入范围：1.2Vp-p至2Vp-p（标称值1.6Vp-p）
- 2GHz模拟输入带宽
- 95dB通道隔离/串扰
- 幅度检测支持实现高效AGC
- 每通道集成两个宽带数字下变频器(DDC)
  - 12位复数NCO
  - 4个级联半带滤波器
- 差分时钟输入和分频器
- 串行端口控制
  - 利用扰动提高信号线性度
  - 节能的掉电模式
- 12位版本：AD9234 (500MSPS/1000MSPS)
- LVDS版本：AD9684 (500MSPS)
- 可导出中频接收机：AD6674

主要优势

- **高性能、宽带宽**



温度	封装
−40°C – +85°C	64-LFCSP；**无铅**

提供样片	最终发布
现已供货	2014年5月

ANALOG DEVICES

驱动GSPS ADC：放大器与变压器

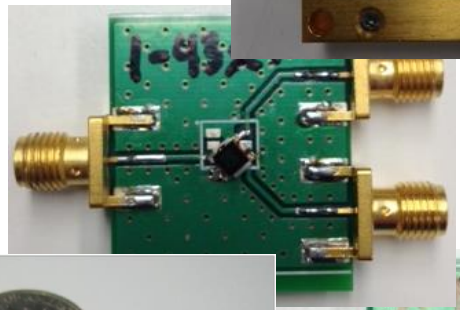
关键系统参数列表及哪一种表现更好...

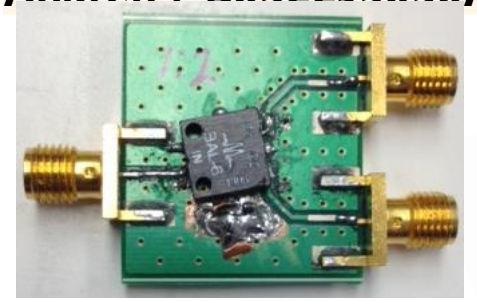
参数	通常偏好
◆ 带宽	变压器
◆ 增益	放大器
◆ 通带平坦度	放大器
◆ 电源要求	变压器
◆ 噪声	变压器
◆ 直流与交流耦合	放大器（直流电平保护）
	变压器（直流隔离）

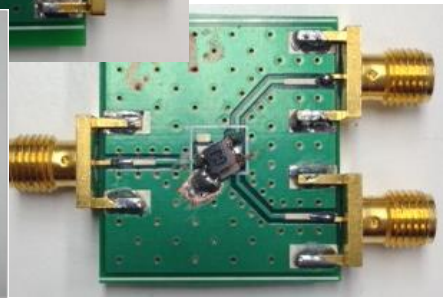
ANALOG DEVICES

宽带1:1阻抗比变压器/巴伦类型

制造商/型号	带宽	成本（美元）
Hyperlabs / HL9402/3	20GHz	$2400/$1000
Picosecond / 5310A	6.5GHz	$1200
Marki uWave / BAL-0006SM	6GHz	$124
MiniCircuits / TCM1-83X+	8GHz	<$10
MiniCircuits / TCM1-63AX+	6GHz	<$10
MiniCircuits / TCM1-43X+	4GHz	<$10
Anaren / B0322J5050A00	2.2GHz	<$5

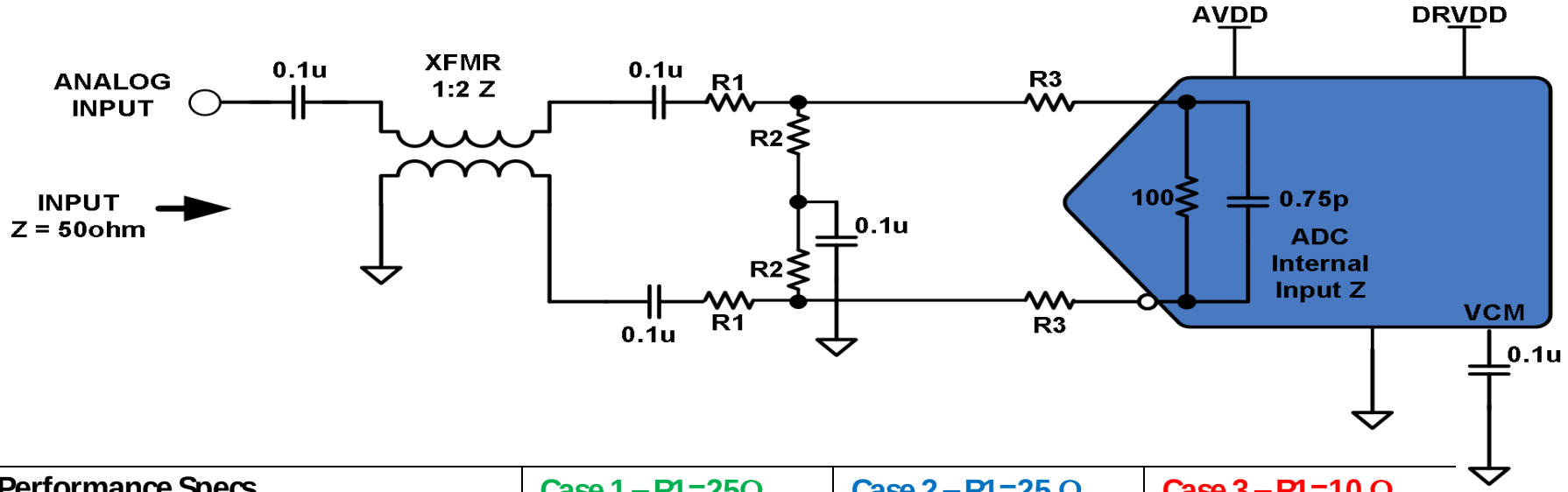






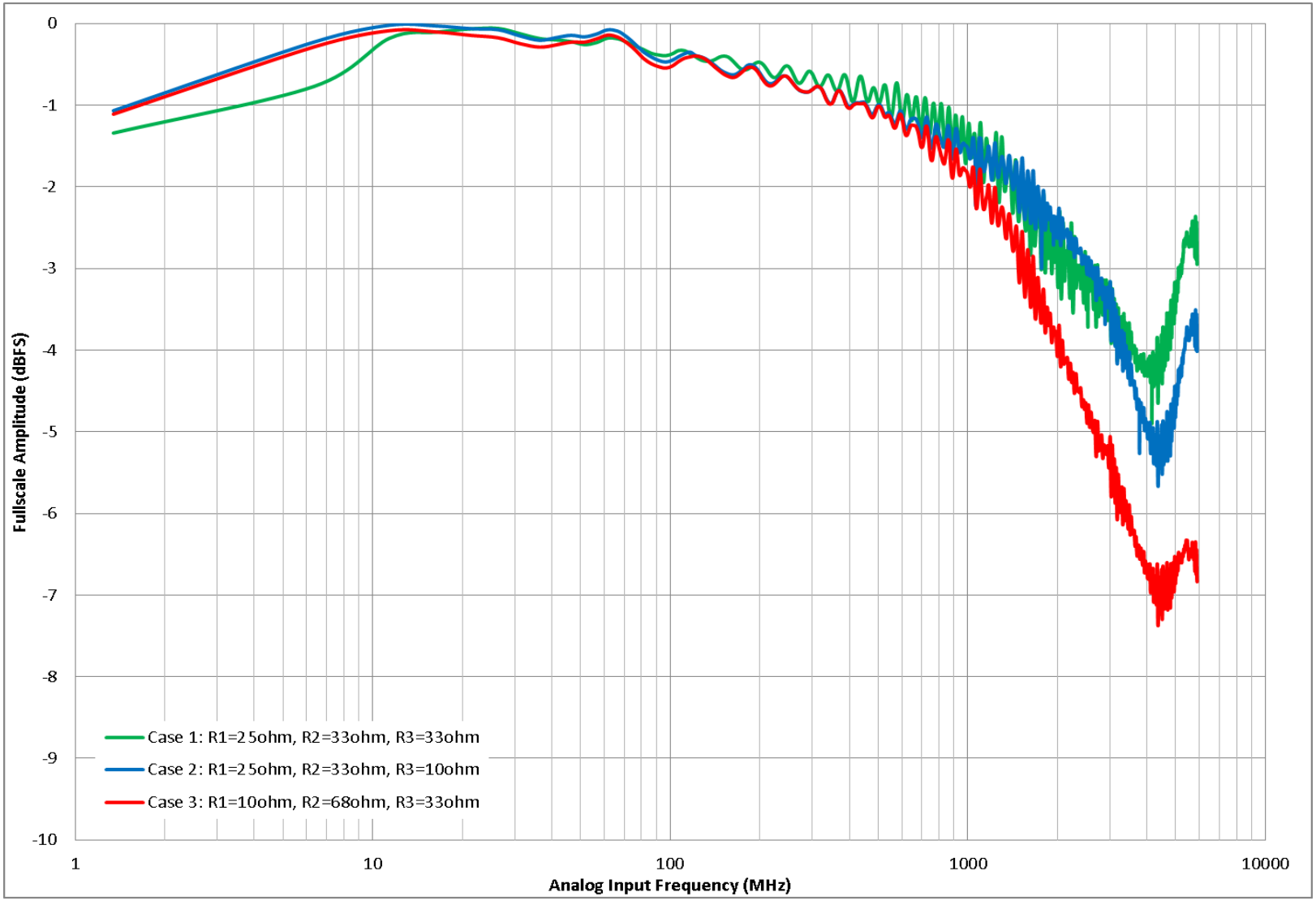
ANALOG DEVICES

通用无源前端“匹配”练习



Performance Specs	Case 1 – R1=25Ω, R2=33Ω, R3=33Ω	Case 2 – R1=25 Ω, R2=33 Ω, R3=10 Ω	Case 3 – R1=10 Ω, R2=68 Ω, R3=33Ω
Bandwidth (-3dB)	3169 MHz	3169 MHz	1996 MHz
Pass-Band Flatness (2GHz Ripple)	2.34 dB	2.01 dB	3.07 dB
SNRFS @1000 MHz	58.3 dBFS	58.0 dBFS	58.2 dBFS
SFDR @1000 MHz	74.5 dBc	74.0 dBc	77.5 dBc
H2/H3 @1000 MHz	-74.5 dBc/-83.1 dBc	-77.0 dBc/-74.0 dBc	-77.5 dBc/-85.6 dBc
Input Impedance @500MHz	46 Ohms	45.5 Ohms	44.4 Ohms
Input Drive @500 MHz	+15.0 dBm	+12.6dBm	+10.7dBm

带宽匹配



ANALOG DEVICES

我们来看一下ADA4961：低失真2.5GHz差分DGA用于驱动GSPS ADC

FEATURES

High speed
- –3 dB bandwidth 2.5 GHz
- –1 dB bandwidth 1.8 GHz
- Slew rate: TBD V/µs
- Settling time to 0.1%: TBD ns
- Overdrive recovery: TBD ns

Digitally adjustable gain
- –6 dB to +15 dB voltage gain
- –3 dB to +18 dB power gain
- Five-bit parallel or SPI bus gain control with Fast Attack

IMD3/HD3 distortion
- IMD3 @ 1GHz: –90 dBc
- 500Mhz -82dBc HD3
- 1 Ghz -80dBc HD3
- 1.5 Ghz -75dBc HD3

Low noise
- Noise density RTO: 6.9 nV/√Hz
- Noise figure : 5.6dB @ G = +15 dB

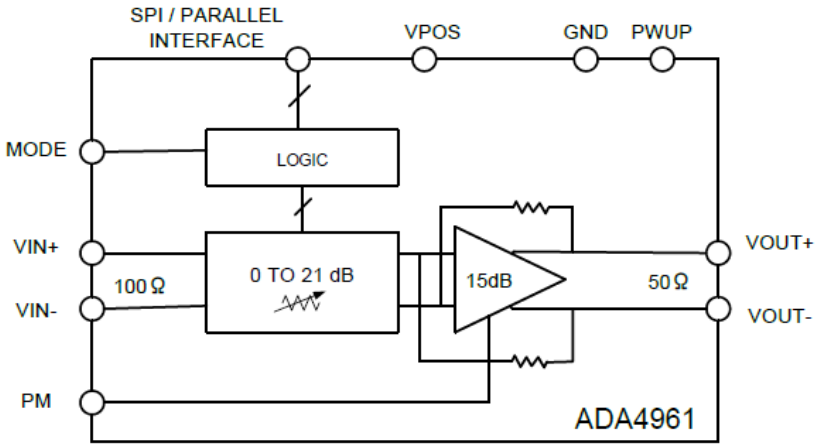
Differential impedances: 100 Ω input, 50 Ω output

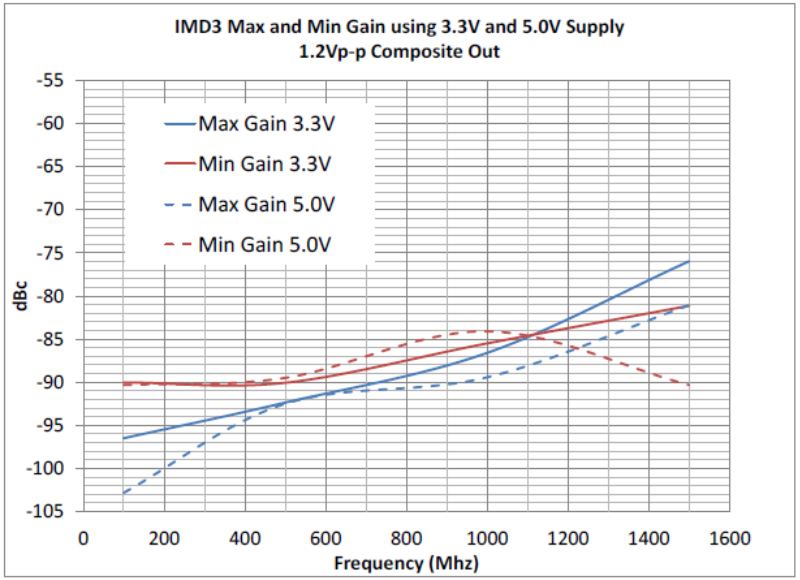
Low power mode operation

Power-down control

Single 3.3V or 5V supply operation

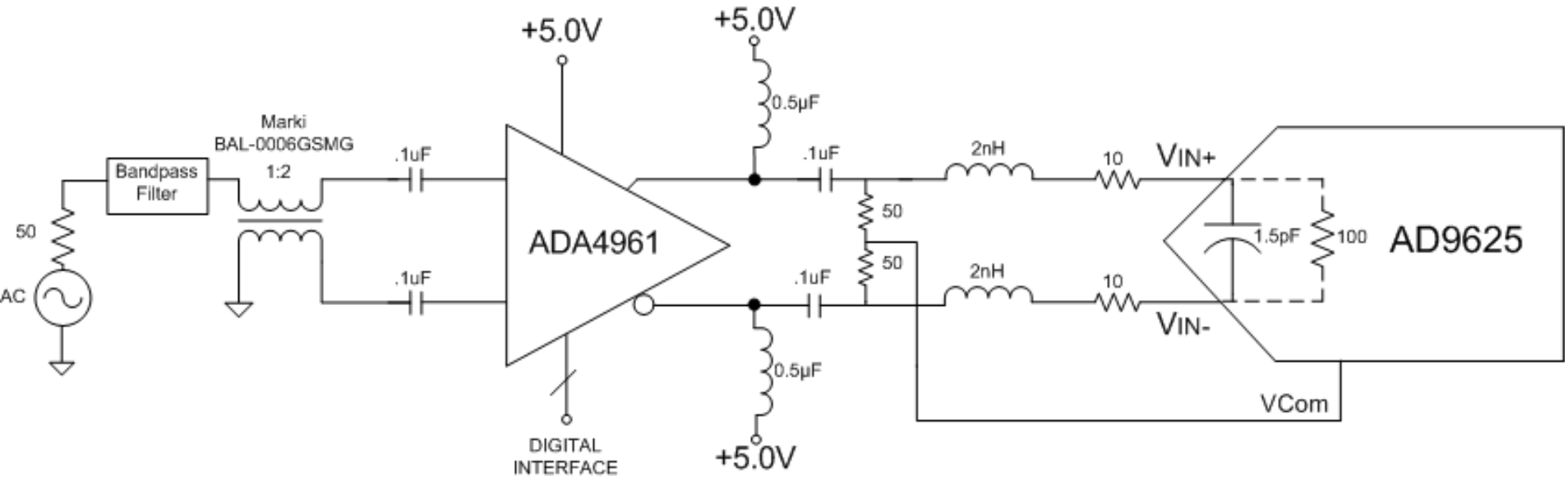
Available in 24-Lead 4 x 4 mm LFSCP package



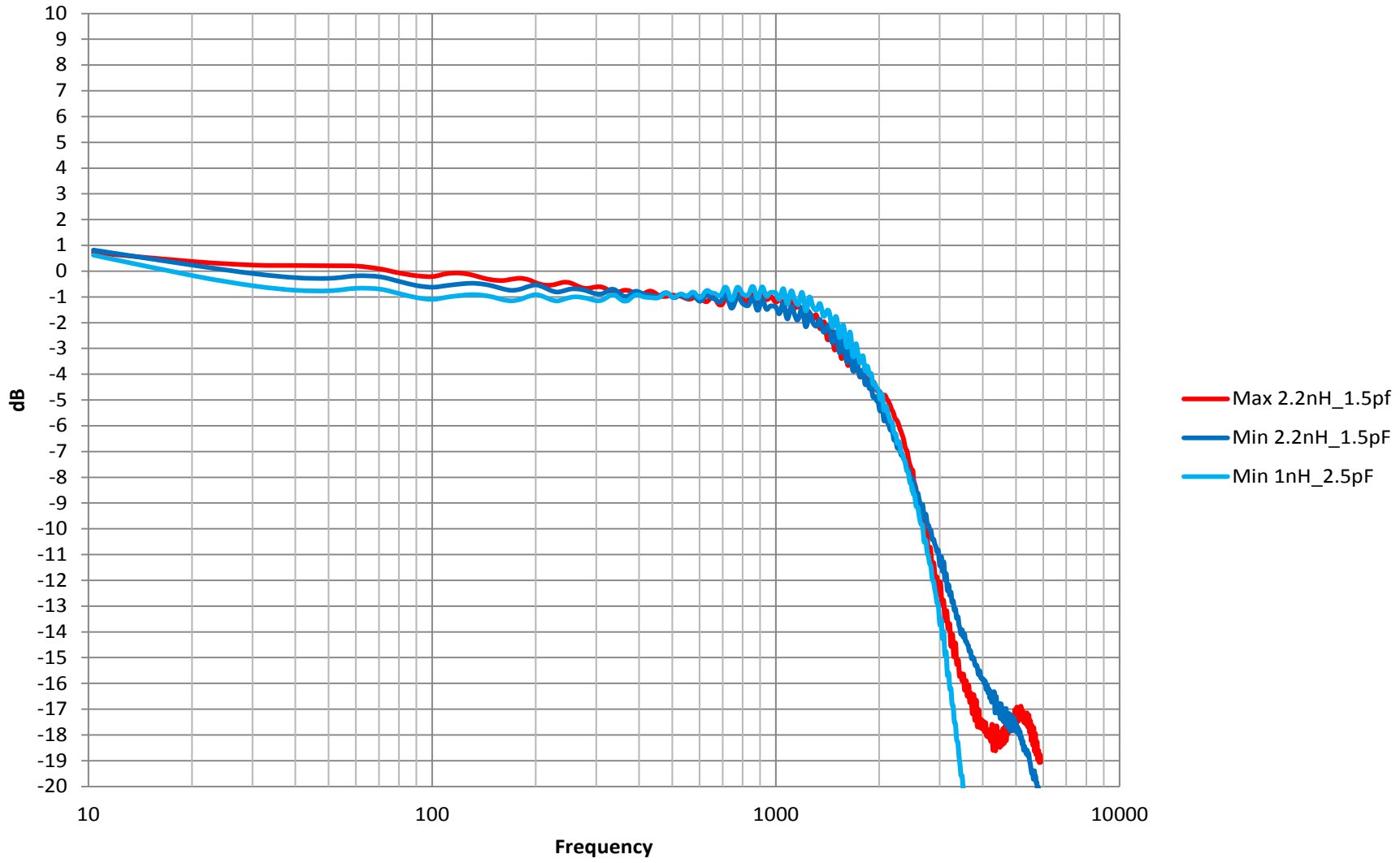


ANALOG DEVICES

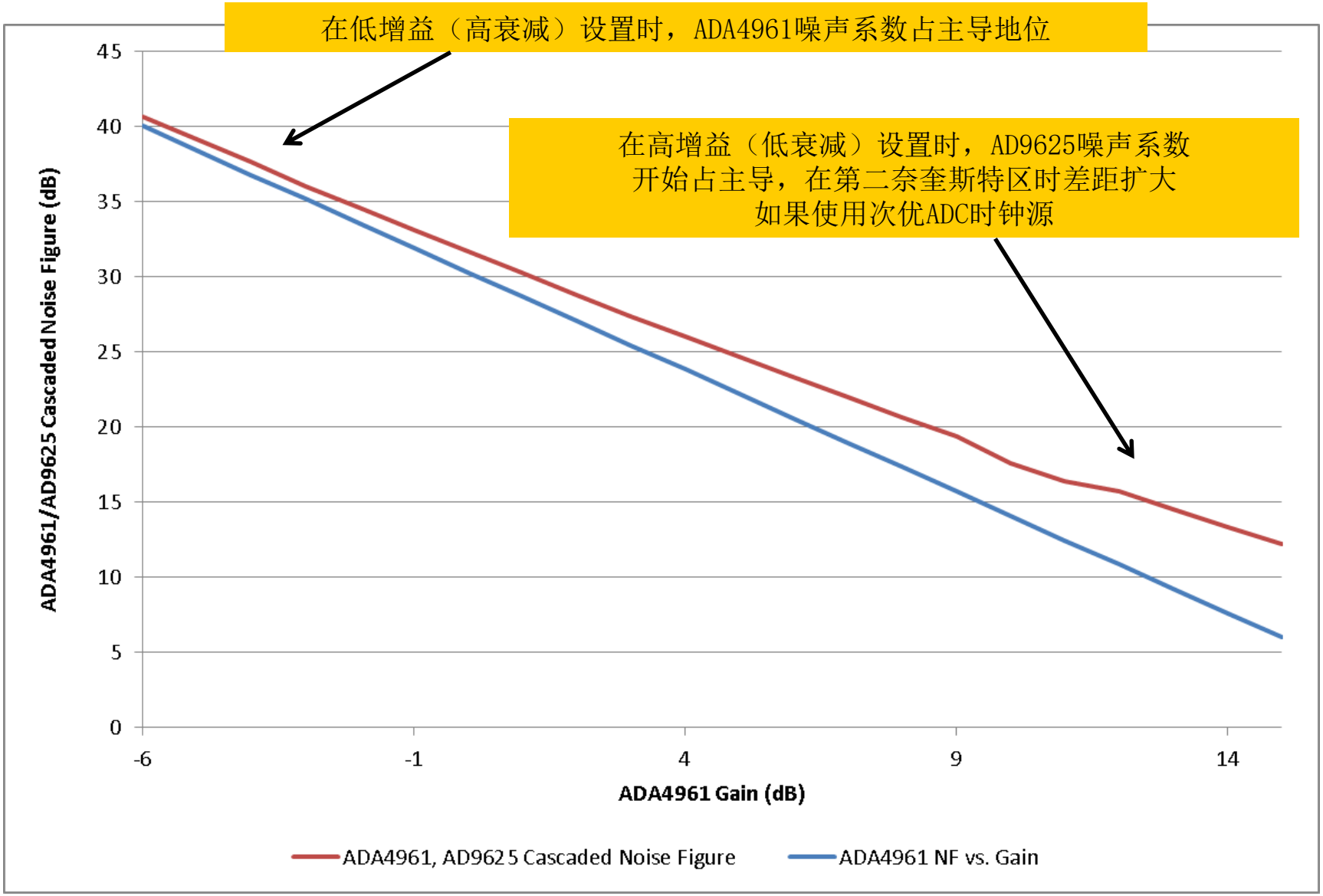
放大器和ADC前端框图



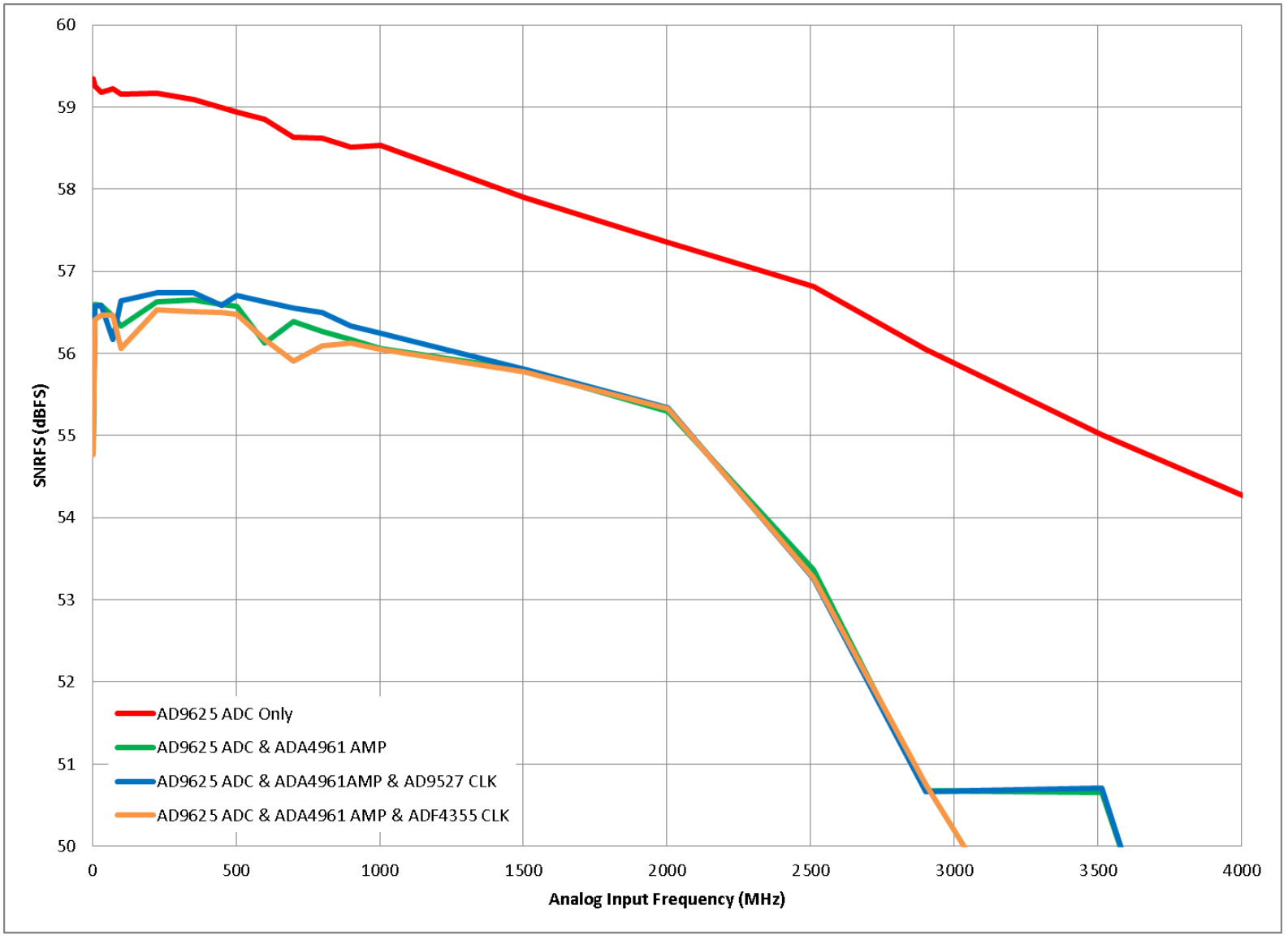
级联ADA4961 + 滤波器 + AD9625



AD9625 + ADA4961级联噪声系数



SNRFS - 完整的系统比较

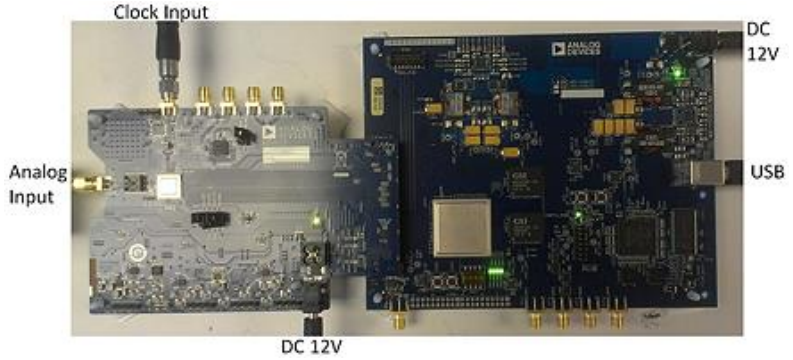


小结

- 理论上，GSPS转换器易于使用，但是，实现+1GHz范围的带宽会给前端网络设计带来新的挑战。
- 指定巴伦以产生最佳二阶线性度时，相位不平衡十分重要。
- 在驱动器技术上也有一些产品。ADA4961就是一个很好的例子，与AD9625级联时，可实现高带宽和低噪声系数。
- 最后，应谨慎选择转换器所用的时钟器件。只有低相位噪声时钟器件，比如有源时钟发生器、VCXO或振荡器，才能使系统实现数据手册给出的最佳性能。

利用GSPS ADC进行设计的完整硬件支持工具集

- **硬件和原理图**
  - **评估板 – 可连接ADI数据采集平台的传统产品性能评估板。**



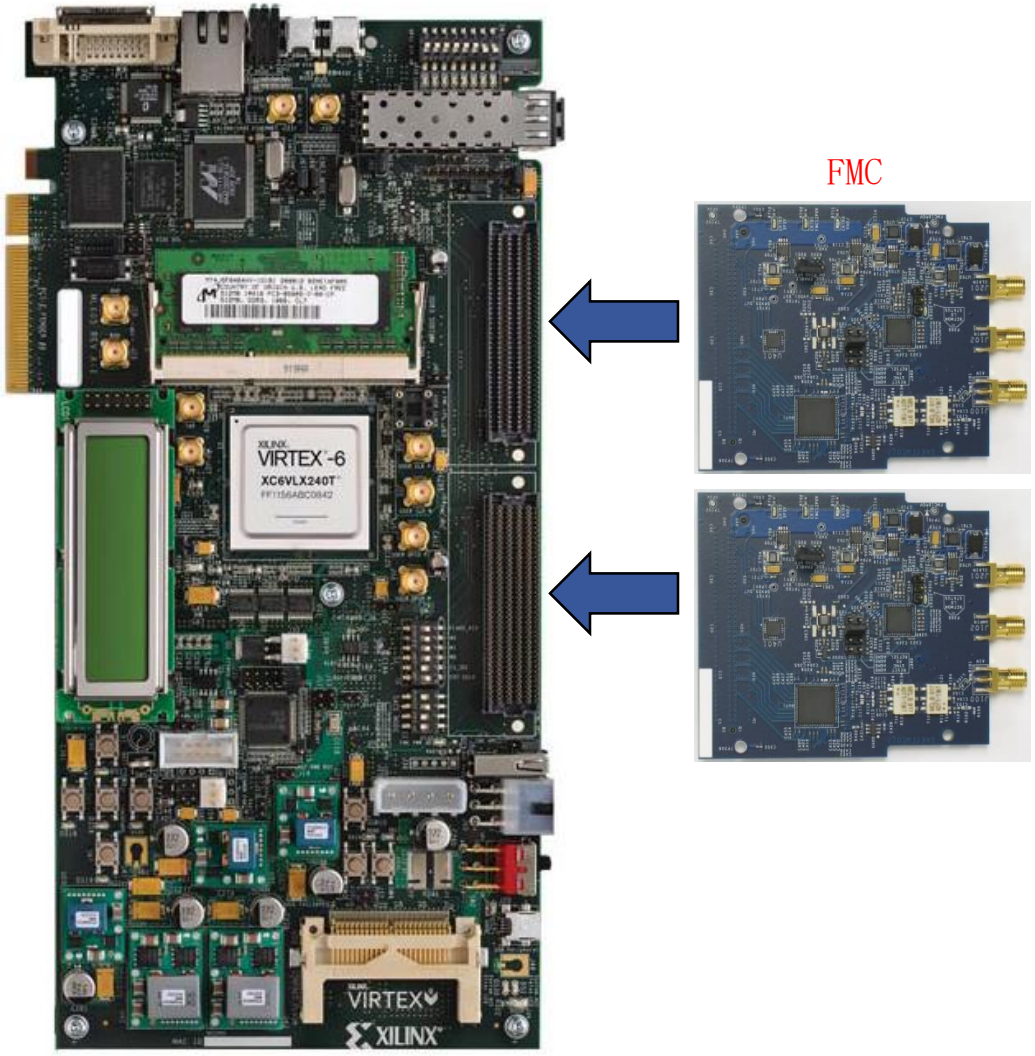
  - **新！FMC模块 – 用于快速原型设计和开发，可连接FPGA开发平台。**

信号链
器件
板上电源
板上时钟

ANALOG DEVICES

Xilinx评估卡 + ADI FMC开发

ML605

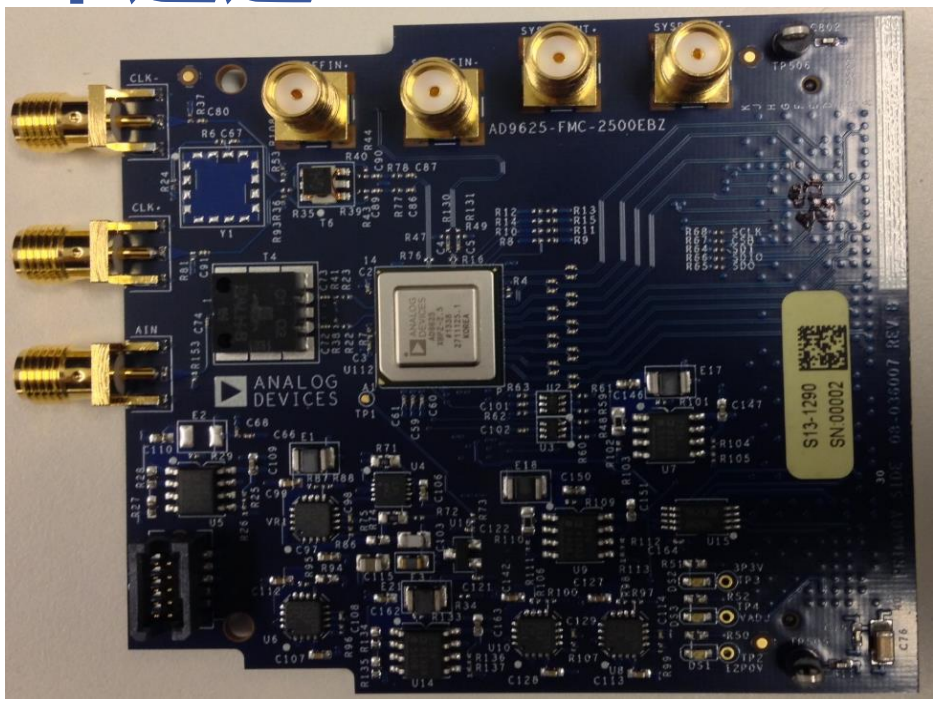


FMC

- **Xilinx ML605 /** ZC706 **+ ADI FMC**
  - ML605 / ZC706
    - 支持2个FMC接口
    - 众多其它外设，包括：
      - SFP
      - USB
      - DDR3 SDRAM
  - 为军用/航空系统开发提供功能强大的平台，同时可开发定制硬件
    - 支持开发概念验证系统
    - 双FMC支持多通道同步演示。
- FMC获得广泛接受
  - 广泛用于军用/航空中的原型和最终系统
  - VITA 57

ANALOG DEVICES

AD9625 FMC模块、12位、2.5GSPS、单通道



现已面市

- **AD-FMCADC2-EBZ**
  - 同类产品中性能和采样速率最高
  - +70dB SFDR / 58dBFS SNR、12位、2500MSPS ADC
  - 板上电源、时钟振荡器
  - 支持同步

经过验证的多板同步，支持相控阵和到达角检测

ANALOG DEVICES

AD9625/ADA4961 FMC模块、12位、2.5GSPS、单通道和宽带ADC驱动器

- 同类产品中性能和采样速率最高
- +70dB SFDR / 55dBFS SNR、12位、2500MSPS ADC
- 板上驱动放大器、电源、时钟振荡器
- 支持同步

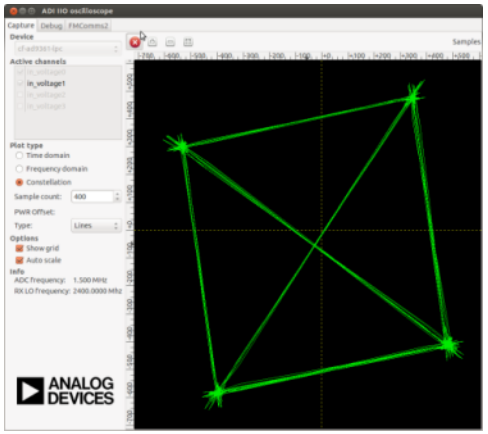
9月面市

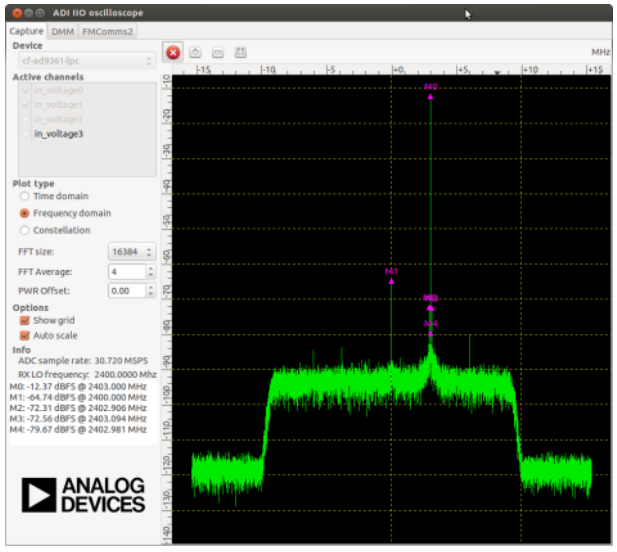
经过验证的多板同步，支持相控阵和到达角检测

ANALOG DEVICES

…以及软件工具

- Xilinx FPGA的HDL：
  - KC705 (Kintex)
  - VC707 (Virtex)
  - ZC706 (Zynq)
  - KC105 (Ultrascale)
- Altera的HDL
  - 即将推出(Arria 10)
- 软件
  - 设备驱动
  - 用于Zynq的用户软件
  - 数据以流形式馈入Visual Analog

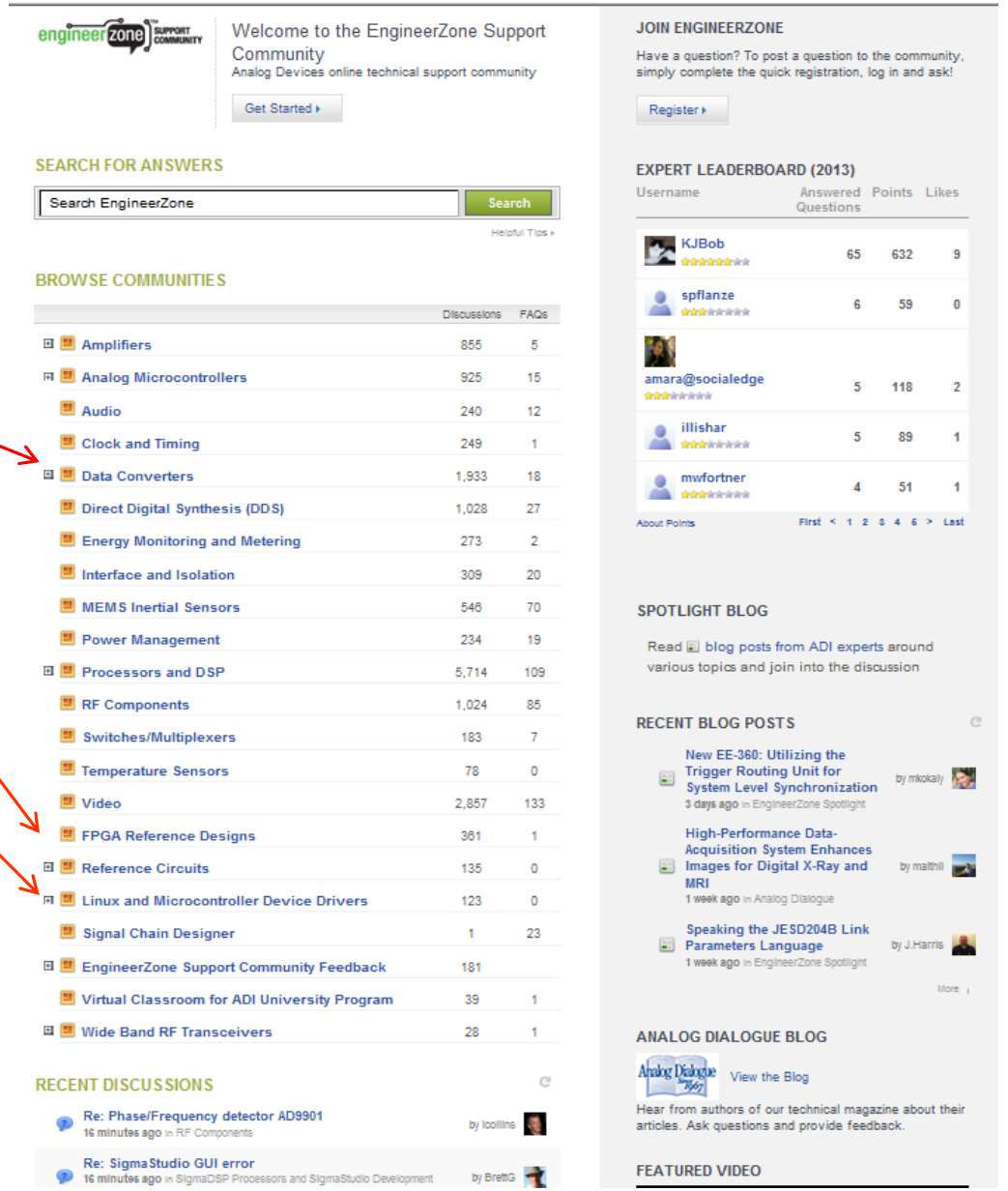




ANALOG DEVICES

通过中文技术论坛全天候联系ADI专家

- **三个非常活跃的社区**
  - **高速ADC**
    - 416+讨论
  - **FPGA参考设计**
    - 716 +讨论
  - **Linux和无操作系统驱动**
    - 257+讨论
  - **支持各种问题**
  - **高速转换器问题**
  - **FPGA参考设计社区中的FPGA**
  - **Linux驱动社区中的软件**

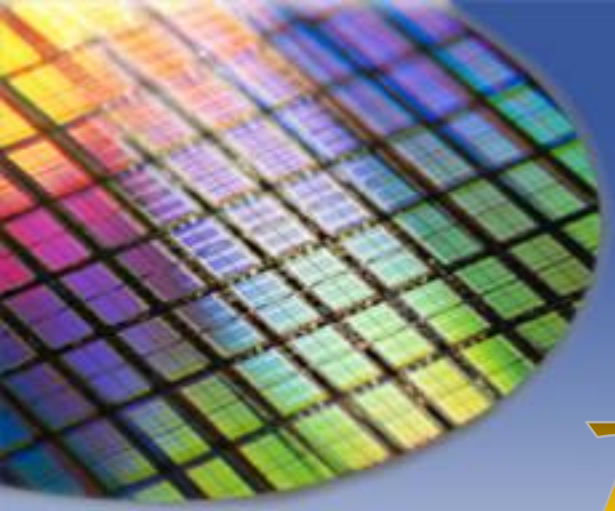


ANALOG DEVICES

相关设计资源

- www.analog.com/zh/WidebandRF本站点包含ADI公司GSPS转换器和AD-FMCADC2-EBZ FMC模块相关的技术文章、视频、其它在线研讨会和完整的产品列表。
- www.analog.com/zh/JESD204B本站点包含JESD204B高速数据转换器串行接口标准相关的技术文章、视频和在线研讨会。您还可以下载“JESD204B应用指南”。

- 其它相关文章：
  - 认识 宽带GSPS ADC中的无杂散动态范围 ADC　　*作者：Ian Beavers*
  - 高速转换器：内涵、原因和原理概述
    作者：Dave Robertson
  - GSPS转换器的宽带RF前端设计 转换器
    作者：Rob Reeder



谢谢！

ADI中国地区技术支持热线：4006 100 006

ADI中国地区技术支持信箱：china.support@analog.com

ADI样片申请网址：http://www.analog.com/zh/sample

ANALOG DEVICES